



СПРАВОЧНИК

**ИНТЕГРАЛЬНЫЕ
МИКРОСХЕМЫ**

**И ИХ ЗАРУБЕЖНЫЕ
АНАЛОГИ**

•
серии

K1564 – K1814

11

СПРАВОЧНИК

А. В. Нефедов

ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ И ИХ ЗАРУБЕЖНЫЕ АНАЛОГИ

•

Серии К1564 — К1814

Том 11

Каталог

ИЗДАТЕЛЬСКОЕ
ПРЕДПРИЯТИЕ
РадиоСофт

МОСКВА
2001

ИЗДАТЕЛЬСТВО «РАДИОСОФТ»

<http://www.radiosoft.ru>
e-mail: info@radiosoft.ru

Отдел реализации

тел./факс (095) 177-47-20
e-mail: real@radiosoft.ru

**Адрес и телефон для заявок на книги
по почте наложенным платежом:**

111578 Москва, а/я 1 «Пост-Пресс»
тел./факс (095) 307-0661, 307-0621
e-mail: postpres@dol.ru

Нефедов А. В.

Н58 Интегральные микросхемы и их зарубежные аналоги: Справочник.
Т. 11.— М.: ИП РадиоСофт, 2001.— 512 с.: ил.

ISBN 5-93037-049-4

В одиннадцатом томе справочника приводятся классификация, условные обозначения типов, габаритные размеры корпусов, особенности применения и основные параметры более 250 типов аналого-цифровых и цифровых микросхем, начиная с серии К1564. В приложении даются зарубежные аналоги представленных микросхем и перечень ИС 1–10 томов.

Предназначается специалистам, радиолюбителям и студентам, занимающимся конструированием, эксплуатацией и ремонтом радиоэлектронной аппаратуры.

ББК 32. 844.1

ISBN 5-93037-049-4



© Нефедов А. В. 2001

© Составление. Оформление.

Издательское предприятие РадиоСофт, 2001

ISBN 5-93037-049-4

Предисловие

Интегральные схемы (ИС), или микросхемы, нашли широкое применение в современной радиоэлектронной аппаратуре (РЭА) бытового, промышленного и специального назначения: в технике связи, в вычислительных машинах, в товарах культурно-бытового назначения (телевизорах цветного и черно-белого изображения, магнитофонах, радиовещательных приемниках, видеомагнитофонах, видеокамерах, кино- и фотоаппаратуре, охранных устройствах, электронных игрушках, электронных часах, электромузыкальных инструментах), в испытательной и измерительной технике, в транспортной электронике, сельском хозяйстве, медицине и многих других областях.

Настоящий справочник представляет собой одиннадцатый том многотомного издания, посвященного интегральным схемам. В первом разделе приведены общие сведения об интегральных схемах: классификация и система условных обозначений, принципы построения условных графических обозначений в схемах, наименование и буквенные обозначения параметров, используемые внутри страны и за рубежом, габаритные размеры стандартизованных корпусов, виды корпусов для автоматизированной сборки и поверхностного монтажа и особенности применения.

Во втором разделе даются (в цифровой последовательности, начиная с серии К1564) состав серии, функциональное назначение, степень интеграции (количество интегральных элементов), тип корпуса и его масса, назначение выводов, электрические (в том числе справочные, классификационные) параметры и предельно допустимые режимы эксплуатации, условные графические обозначения, структурные или типовые схемы включения, таблицы истинности, рекомендации по применению в соответствии с частными техническими условиями (ТУ) аналоговых и цифровых интегральных микросхем, изготовленных по различным схемно-технологическим решениям (транзисторно-транзистор-

ная логика — ТТЛ; транзисторно-транзисторная логика с диодами Шоттки — ТТЛШ; эмиттерно-связанная транзисторная логика — ЭСЛ, по биполярной, биполярно-полевой, МОП, БИМОП и БИКМОП технологиям).

В справочник включены микросхемы, предназначенные для применения в бытовой и промышленной радиоэлектронной аппаратуре. Электрические параметры приводятся при температуре окружающей среды +25 °С.

Необходимая информация для справочника использована из частных и общих технических условий, проспектов, каталогов и рекламных сообщений. Включен ряд изделий микроэлектроники, освоенных или осваиваемых в последние годы. Для морально устаревших и снятых с производства интегральных микросхем даются ограниченные технические данные, необходимые лишь для возможной замены их на типонаименования новых поколений интегральных схем. В приложениях указаны зарубежные аналоги микросхем, помещенных в справочник, а также перечень серий, включенных с первого по девятый тома.

Справочник может быть полезным источником информации для широкого круга специалистов, радиолюбителей и студентов, занимающихся конструированием, эксплуатацией и ремонтом различной радиоэлектронной аппаратуры.

ОБЩИЕ СВЕДЕНИЯ

1.1. Классификация и система условных обозначений микросхем

В зависимости от технологии (ГОСТ 17021–88) микросхемы подразделяются на полупроводниковые, пленочные или гибридные. В полупроводниковой микросхеме все элементы и межэлементные соединения выполнены в объеме и на поверхности полупроводника. В пленочной микросхеме (тонко- или толстопленочной) все элементы и межэлементные соединения выполнены в виде пленок проводящих и диэлектрических материалов. В гибридной микросхеме содержатся как элементы (диоды, транзисторы, резисторы и конденсаторы), так и простые и сложные компоненты (например, кристаллы полупроводниковых микросхем).

В зависимости от функционального назначения микросхемы делятся на аналоговые и цифровые, предназначенные для преобразования и обработки сигналов, изменяющихся соответственно по закону непрерывной и дискретной функций.

По ГОСТ 27394–87 микросхемы подразделяются также на заказные, полузаказные и общего назначения. К последним относятся микросхемы определенного функционального назначения, предназначенные для многих видов РЭА. К заказным относятся микросхемы, разработанные на основе стандартных или специально созданных элементов и узлов по функциональной схеме заказчика и предназначенные для определенной РЭА. К полузаказным относятся микросхемы, разработанные на основе базовых (в том числе матричных) кристаллов, имеющих определенный набор сформированных элементов (электрически соединенных и не соединенных между собой), и предназначенные для определенной (конкретной) РЭА.

Микросхемы часто выпускаются в виде серий, к которым относится ряд типов микросхем с различным функциональным на-

значением, имеющих единую конструктивно-технологическое исполнение и предназначенных для совместного использования.

Тип микросхемы указывает на конкретное функциональное назначение и определенные конструктивно-технологические и схемотехнические решения. Каждый тип микросхемы имеет свое условное обозначение. Ниже на конкретных примерах показана система условных обозначений микросхем широкого применения.

Система условных обозначений (маркировка) микросхем для устройств широкого применения состоит из шести элементов, например:

К 1 55 ЛА 1, К Р 1 118 ПА 1Б, К Б 1 402 УЕ 1-1
1 3 4 5 6 1 2 3 4 5 6 1 2 3 4 5 6

Первый элемент (буква К) — показывает, что микросхема предназначена для устройств широкого применения. Микросхемы, предназначенные для экспорта, (шаг выводов 1,27 и 2,54 мм), перед буквой К имеют букву Э.

Второй элемент (вторая буква) — это характеристика материала и типа корпуса: А — пластмассовый планарный корпус (четвертого типа); Е — металлополимерный корпус с параллельным двухрядным расположением выводов (второго типа); И — стеклокерамический планарный корпус (четвертого типа); М — металлокерамический, керамический или стеклокерамический корпус с параллельным двухрядным расположением выводов (второго типа); Н — кристаллоноситель (безвыводной); Р — пластмассовый корпус с параллельным двухрядным расположением выводов (второго типа); С — стеклокерамический корпус с двухрядным расположением выводов; Ф — микрокорпус.

Бескорпусные микросхемы характеризуются буквой Б (перед номером серии), а в конце условного обозначения через дефис вводится цифра, характеризующая модификацию конструктивного исполнения: 1 — с гибкими выводами; 2 — с ленточными выводами, в том числе на полиамидной пленке; 3 — с жесткими выводами; 4 — неразделенные на общей пластине; 5 — разделенные без потери ориентировки; 6 — с контактными площадками без выводов (кристалл).

Третий элемент (одна цифра) — указывает группу микросхемы по конструктивно-технологическому признаку: 1, 5, 6, 7 — полупроводниковые; 2, 4, 8 — гибридные; 3 — прочие (пленочные, керамические, вакуумные).

Четвертый элемент (две или три цифры) — определяет порядковый номер разработки серии. В совокупности третий и четвертый элементы обозначают номер конкретной серии.

Пятый элемент (две буквы) — обозначает функциональное назначение микросхемы. В зависимости от выполняемых функций микросхемы подразделяются на подгруппы (генераторы,

триггеры, усилители) и виды (преобразователи длительности, напряжения, частоты). Классификация микросхем по функциональному назначению приведена в табл. 1.1.

Шестой элемент — порядковый номер разработки в конкретной серии (среди микросхем одного вида). Следующие затем буквы от А до Я указывают на разбраковку (допуск на разброс) по электрическим параметрам.

Таблица 1.1

Буквенные обозначения функциональных подгрупп микросхем

Буквенное обозначение	Наименование
	Формирователи:
АА	адресных токов
АГ	импульсов прямоугольной формы
АР	разрядных токов
АФ	импульсов специальной формы
АП	прочие
	Схемы задержки:
БМ	пассивные
БР	активные
БП	прочие
	Схемы вычислительных устройств:
ВА	сопряжения с магистралью
ВБ	синхронизации
ВВ	управления вводом-выводом (схемы интерфейса)
ВГ	контроллеры
ВЕ	микроЭВМ
ВЖ	специализированные
ВИ	времязадающие
ВК	комбинированные
ВМ	микропроцессоры
ВН	управления прерыванием
ВР	функциональные расширители (в том числе расширители разрядности данных)
ВС	микропроцессорные секции
ВТ	управления памятью
ВУ	микропрограммного управления
ВФ	функциональные преобразователи информации (арифметические, тригонометрические, логарифмические, быстрого преобразования Фурье)

Буквенное обозначение	Наименование
ВХ ВП	микрокалькуляторы прочие
ГГ ГЛ ГМ ГС ГФ ГП	<p>Генераторы: прямоугольных сигналов (мультивибраторы, блокинг-генераторы) линейно-изменяющихся сигналов шума синусоидальных сигналов сигналов специальной формы прочие</p>
ДА ДИ ДС ДФ ДП	<p>Детекторы: амплитудные импульсные частотные фазовые прочие</p>
ЕВ ЕК ЕМ ЕН ЕС ЕТ ЕУ ЕП	<p>Схемы источников вторичного электропитания: выпрямители стабилизаторы напряжения импульсные преобразователи стабилизаторы напряжения непрерывные источники вторичного электропитания стабилизаторы тока управления импульсными стабилизаторами напряжения прочие</p>
ИА ИБ ИД ИЕ ИК ИЛ ИМ ИР ИП	<p>Схемы цифровых устройств: арифметико-логические шифраторы дешифраторы счетчики комбинированные полусумматоры сумматоры регистры прочие</p>

Буквенное обозначение	Наименование
	Коммутаторы и ключи:
КН	напряжения
КТ	тока
КП	прочие
	Логические элементы:
ЛА	И-НЕ
ЛБ	И-НЕ/ИЛИ-НЕ
ЛД	расширители
ЛЕ	ИЛИ-НЕ
ЛИ	И
ЛК	И-ИЛИ-НЕ/И-ИЛИ
ЛЛ	ИЛИ
ЛМ	ИЛИ-НЕ/ИЛИ
ЛН	НЕ
ЛР	И-ИЛИ-НЕ
ЛС	И-ИЛИ
ЛП	прочие
	Модуляторы:
МА	амплитудные
МИ	импульсные
МС	частотные
МФ	фазовые
МП	прочие
	Наборы элементов:
НД	диодов
НЕ	конденсаторов
НК	комбинированные
НР	резисторов
НТ	транзисторов
НФ	функциональные (в том числе матрицы R-2R)
НП	прочие
	Преобразователи:
ПА	цифро-аналоговые
ПВ	аналого-цифровые

Буквенное обозначение	Наименование
ПД ПЕ ПЛ ПМ ПН ПР ПС ПУ ПФ ПЦ ПП	длительности умножители частоты аналоговые синтезаторы частоты мощности напряжения (тока) код — код частоты (в том числе перемножители аналоговых сигналов) уровня (согласователи) фазы делители частоты цифровые прочие
Схемы запоминающих устройств:	
РА РВ РЕ РМ РР РТ РУ РФ РЦ РП	ассоциативные матрицы постоянных запоминающих устройств (ПЗУ) ПЗУ (масочные) матрицы ОЗУ ПЗУ с возможностью многократного электрического перепрограммирования ПЗУ с возможностью однократного программирования ОЗУ ПЗУ с ультрафиолетовым стиранием и электрической записью информации на ЦМД (цилиндрических магнитных доменах) прочие
Схемы сравнения:	
СА СВ СК СС СП	по напряжению (компараторы) по времени амплитудные (уровня сигналов) частотные прочие
Триггеры:	
ТВ ТД ТК	JK-триггер (универсальный) динамические комбинированные (RST, DRS, JKRS)

Буквенное обозначение	Наименование
ТЛ ТМ ТР ТТ ТП	триггер Шмитта D-триггер RS-триггер (с раздельным запуском) T-триггер (счетный) прочие
УВ УД УЕ УИ УК УЛ УМ УН УР УС УТ УП	Усилители: высокой частоты операционные повторители импульсные широкополосные считывания и воспроизведения индикации низкой частоты промежуточной частоты дифференциальные постоянного тока прочие
ФВ ФЕ ФН ФР ФП	Фильтры: верхних частот полосовые нижних частот режекторные прочие
ХА ХИ ХК ХЛ ХМ ХТ ХП	Многофункциональные устройства: аналоговые аналоговые матрицы комбинированные цифровые цифровые матрицы комбинированные матрицы прочие
ЦЛ ЦМ ЦП	Фоточувствительные устройства с зарядо- вой связью: линейные матричные прочие

1.2. Принципы построения условных графических обозначений аналоговых и цифровых элементов в схемах

В соответствии с действующим стандартом ГОСТ 2.701-84 составными частями радиоэлектронной аппаратуры (радиоэлектронных устройств и приборов) являются:

элементы — часть радиоэлектронного прибора, которая выполняет определенную функцию и не может быть разделена на составные части, имеющие самостоятельное функциональное назначение (транзисторы, диоды, микросхемы, резисторы, конденсаторы и др.);

устройства — совокупность элементов, представляющих единую конструкцию (плату, блок);

функциональные группы — совокупность элементов, не объединенных в единую конструкцию, но выполняющих совместно определенную функцию в изделии (усилитель, генератор, модулятор и др.).

В соответствии с ГОСТ 2.743-91 (взамен 2.743-82), ГОСТ 2.759-82, ГОСТ 2.708-81 условное графическое обозначение (УГО) аналогового и цифрового элемента имеет форму прямоугольника, содержащего три поля: основное и два дополнительных. Дополнительные поля располагаются справа и слева от основного поля и могут дополнительно разделяться горизонтальной линией на зоны (число зон не ограничено).

В дополнительных полях помещают информацию о назначениях выводов (метки выводов, указатели). Допускается проставлять указатель на линиях выводов на контуре УГО, между линией вывода и контуром УГО.

УГО может состоять только из основного поля и одного дополнительного (справа или слева), из основного и двух дополнительных.

Основное и дополнительное поля могут быть не отделены линией. При ориентациях УГО, когда входы находятся справа или снизу, а выходы — слева или сверху, необходимо на линиях выводов проставлять стрелки, указывающие направление распространения информации.

Соотношения размеров обозначений функций, меток и указателей выводов в УГО, а также расстояний между линиями выводов должны соответствовать таблице 1.3. Минимальная величина шага модульной сетки M выбирается исходя из требования микрофильмирования (ГОСТ 13.1.002). Надписи внутри УГО выполняют основным шрифтом по ГОСТ 2.304.

При необходимости показать сложную функцию элемента допускается составное (комбинированное) обозначение функции, например: четырехразрядный счетчик с дешифратором на выходе

CTR4DC, или обозначение сложной функции может быть составлено из обозначения функции и метки вывода, поясняющей это обозначение функции (стоит перед обозначением), например: генератор ускоренного переноса *CPG*, регистр данных *DRG*.

При использовании обозначений функций элементов, не установленных стандартом, их необходимо пояснять на полях схемы.







Для обозначения функций, выполняемых аналоговыми или цифровыми элементами, в основном поле на первой строке помещаются латинские буквы, цифры и специальные знаки (табл. 1.2.)




Таблица 1.2

Обозначение функций элементов

Обозначение	Наименование
<i>BUF</i>	Буфер
<i>CP</i>	Вычислитель:
<i>CPS</i>	секция вычислителя
<i>CPU</i>	вычислительное устройство
<i>P-Q</i> или <i>SUB</i>	Вычитатель
<i>DIV</i>	Делитель
<i>DM</i>	Демодулятор
<i>DX</i>	Демультимплексор
<i>DC</i>	Дешифратор
<i>DIC</i>	Дискриминатор
<i>DPY</i>	Дисплей
<i>PPI</i>	Интерфейс периферийный программируемый
<i>1</i>	Инвертор, повторитель
<i>COMP</i>	Компаратор
<i>MPU</i>	Микропроцессор
<i>MD</i>	Модулятор
<i>MOD</i>	Модификатор
<i>M</i>	Память
<i>MM</i>	Главная память
<i>GM</i>	Основная память
<i>FM</i>	Быстродействующая память
<i>FIFO</i>	Память типа «first-in, first-out»
<i>ROM</i>	Постоянное запоминающее устройство (ПЗУ):
<i>PROM</i>	программируемое ПЗУ (ППЗУ)
<i>RPRM</i>	ПЗУ с возможностью многократного программирования (РЭПЗУ)
<i>UVPRM</i>	репрограммируемое ППЗУ с ультрафиолетовым стиранием (РФПЗУ)
<i>RAM</i>	Оперативное запоминающее устройство с произвольной выборкой:
<i>SRAM</i>	ОЗУ с произвольной выборкой статическое (СОЗУ)

Обозначение	Наименование
DRAM NVRAM CAM PLM X/Y	ОЗУ с произвольной выборкой динамическое (ДОЗУ) Энергонезависимое ОЗУ (ЭНОЗУ) Ассоциативное запоминающее устройство Программируемая логическая матрица (ПЛИМ) Преобразователь:
П или A, или A # или D BIN DEC BCD OCT HEX GREY 7SEG TTL MOS ESL	Примечание. Буквы X и Y могут быть заменены обозначениями представляемой информации на входах и выходах преобразователя, например: аналоговый цифровой двоичный десятичный двоично-десятичный восьмиричный шестнадцатиричный код Грея семисегментный уровень ТТЛ уровень МОП уровень ЭСЛ
DAC ADC RTX P PS RG SRGn Σ или SM CTR CTRn CTR DIVn T TT	Примечание. Допускаются обозначения: цифро-аналоговый преобразователь аналого-цифровой преобразователь. Приемо-передатчик шинный. Процессор Секция процессора Регистр Сдвиговой регистр n-разрядный Сумматор Счетчик: счетчик n-разрядный счетчик по модулю n Триггер Двухступенчатый триггер
π или MPL > или ▷ DEV ALU HPRI	Примечание. Допускается не указывать обозначение функции при выполнении УГО триггеров. Умножитель Усилитель Устройство Устройство арифметическо-логическое Устройство приоритета кодирующее



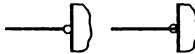
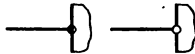
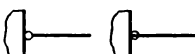
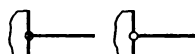
Обозначение	Наименование
SW BUS или B CD DEL или  $\geq n$ или \geq $\geq n/2$ EXOR или =1 &	Коммутирующее устройство, электронный ключ Шина Шифратор Элемент задержки Элемент логический: «большинство» «исключающее ИЛИ» «логическое И»
И ≥ 1 или 1 \neq $2k+1$ или $2K+1$ $2k$ или $2K$	Примечание. При выполнении УГО с помощью устройств вывода ЭВМ допускается обозначение функции: «логическое И» «логическое ИЛИ» «л и только л» «нечетность» «четность»
\boxtimes или \boxdot \boxtimes или \boxdot	Элемент монтажной логики: «монтажное ИЛИ» «монтажное И»
  *	Элемент моностабильный, одновибратор: с перезапуском без перезапуска
*ST, *ST *STU, *STU *STI, *STI	Элемент нелогический: стабилизатор, общее обозначение стабилизатор напряжения стабилизатор тока
*R, *R *C, *C *L, *L *D, *D	Набор нелогических элементов: резисторов конденсаторов индуктивностей диодов
*D→ или *D> *D← или *D< *T *TR	диодов с указанием полярности транзисторов трансформаторов
по ГОСТ 2.764 *FU *DR	индикаторов предохранителей комбинированных, например, диодно-резисторных
	Элемент нестабильный, генератор: общее обозначение
	Примечание. Если форма сигнала очевидна, допускается обозначение «G» без  . с синхронизацией запуска

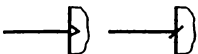

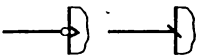
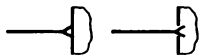





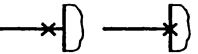
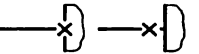
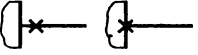
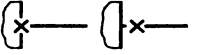
Обозначение	Наименование
	с синхронизацией останова по окончанию импульса
	с синхронизацией пуска и останова
Gn	Генератор серии из прямоугольных импульсов
GN	Генератор с непрерывной последовательностью импульсов
$G/$	Генератор линейно-изменяющихся сигналов
$GSIN$	Генератор синусоидального сигнала
 или TH	Элемент пороговый, гистерезисный

Выводы элементов подразделяются на несущие и не несущие логическую информацию. Выводы, несущие логическую информацию, подразделяют на статические и динамические, а также на прямые и инверсные. На прямом или инверсном статических выводах двоичная переменная имеет значение «1», если символ на этих выводах в активном состоянии находится соответственно в состоянии лог.1 ($LOG 1$) или в состоянии лог.0 ($LOG 0$) в принятом логическом соглашении.

На прямом или инверсном динамических выводах двоичная переменная имеет значение «1», если сигнал на этих выводах изменяется соответственно из состояния $LOG 0$ в состояние $LOG 1$ и из состояния $LOG 1$ в состояние $LOG 0$. Свойства выводов обозначают указателями (таблица 1.3).

Таблица 1.3

Обозначение		Наименование
Форма 1 (предпочтительная)	Форма 2	
		1. Прямой статический вход
		2. Прямой статический выход
		3. Инверсный статический вход
		4. Инверсный статический выход

Обозначение		Наименование
Форма 1 (предпочтительная)	Форма 2	
		5. Прямой динамический вход
		6. Инверсный динамический вход
		7. Статический вход с указателем полярности
		8. Статический выход с указателем полярности
		9. Динамический вход указателем полярности
Примечание к п.п. 7—9. Указатели применяются в случае, когда состоянию LOG 1 соответствует менее положительный уровень.		
		10. Вывод, не несущий логической информации: изображенный слева
		изображенный справа

Примечание. При выполнении УГО с помощью устройств вывода ЭВМ допускается выполнять:

инверсный статический вход, выход
 прямой динамический вход
 инверсный динамический вход
 вывод не несущий логической информации

— буквой O,
 — символом > или /,
 — символом < или \,
 — буквой X.

Метки вывода образуют из прописных букв латинского алфавита, арабских цифр и (или) специальных знаков, записанных в одной строке без пробелов.

Обозначения основных меток выводов элементов приведены в табл. 1.4.

Обозначения основных меток выводов элементов

Обозначение	Наименование
<i>ADR</i> или <i>A</i>	Адрес
<i>BY</i>	Байт
<i>LSB</i>	Бит: младший
<i>MSB</i>	старший
<i>INH</i>	Блокировка: запрет
<i>H</i>	захват
<i>ALI</i>	Блокировка сигнала неисправности
<i>I</i>	Ввод (информации)
<i>VEC</i>	Вектор
<i>BR</i>	Ветвление
<i>REC</i>	Восстановление
\square или <i>TH</i>	Вход двухпороговый, вход гистерезисный
?	Вход запроса ассоциативного запоминающего устройства
- <i>n</i> или <i>DOWN</i>	Вход обратного счета (вход уменьшения)
<i>Pn</i>	Вход операнда, над которым выполняется одна или несколько математических операций
	Примечания: 1. Параметр <i>n</i> заменяется десятичным эквивалентом этого бита. Если значения всех входов <i>Pn</i> есть степени с основанием 2, <i>n</i> может быть заменен двоичным порядком.
	2. В случае наличия второго операнда предпочтительно обозначением его является «Q».
+ <i>n</i> или <i>UP</i>	Вход прямого счета (вход увеличения)
	Примечание. Параметр <i>n</i> следует заменить значением, на которое увеличивается или уменьшается содержимое счетчика.
<i>T</i>	Вход, вызывающий изменение состояния на выходе элемента в дополнительное, каждый раз, когда он принимает состояние LOG 1
	Входы цифрового компаратора:
>	больше
<	меньше
=	равно
<i>SEL</i> или <i>SE</i>	Выбор (селекция)

Обозначение	Наименование
CAS RAS	Выбор адреса: столбца строки
CS	Выбор кристалла, доступ к памяти
O	Вывод (информации)
< > или < >	Вывод двунаправленный
NC	Вывод свободный (не имеющий ни одного внутреннего соединения в элементе)
«1»	Вывод фиксированного режима (состояния) Выход, изменение состояния которого задерживается до тех пор, пока вызывающий это изменение сигнал не возвратится в исходный уровень
◇ или ◇, или □	Выход открытый (например выход с открытым коллектором, с открытым эмиттером)
◇ или ◇, или □	Выход открытый Н-типа (например открытый коллектор <i>p-n-p</i> транзистора, открытый эмиттер <i>n-p-n</i> транзистора, открытый сток <i>P</i> канала, открытый исток <i>N</i> канала)
◇ или ◇, или □	Выход открытый L-типа (например открытый коллектор <i>n-p-n</i> транзистора, открытый эмиттер <i>p-n-p</i> транзистора, открытый исток <i>P</i> канала, открытый сток <i>N</i> канала)
▽	Выход с тремя состояниями
Z	Примечание: При выполнении конструкторской документации с помощью устройства вывода ЭВМ допускается обозначение.
!	Выход сравнения ассоциативного запоминающего устройства
	Выход цифрового компаратора:
* > или * >	больше
* < или * <	меньше
* = или * =	равно
	Примечание. Знак «*» должен быть заменен обозначениями операндов.
GEN	Генерирование

Обозначение	Наименование
<i>RDY</i>	Готовность
	Группа выводов, объединенных внутри элемента:
⌋	входов
⌋	выходов
{ $\frac{n}{m}$ или $\frac{n}{m}$ }	Группирование битов многобитового входа или выхода
	Примечание. $n...m$ заменяют десятичными эквивалентами реальной значимости или двоичным порядком. Промежуточные значения между n и m могут быть опущены.
]	Группирование связей: входных
[выходных
	Примечание. Обозначение используется при необходимости указания того, что для передачи одной и той же информации используется несколько выводов.
<i>D</i>	Данные:
<i>DIN</i>	входные
<i>DOUT</i>	выходные
<i>D→</i> или <i>D></i> , <i>D←</i> или <i>D<</i>	последовательные
	Примечание. Для запоминающих устройств допускаются обозначения:
<i>D</i>	входная информация
<i>Q</i>	выходная информация
<i>LD</i>	Загрузка (разрешение параллельной записи)
<i>DEL</i>	Задержка
<i>DD</i>	Задержка двойная
	Заем:
<i>BI</i>	вход, принимающий заем
<i>BO</i>	выход, выдающий заем
<i>BG</i>	образование заема
<i>BP</i>	распространение заема
<i>BUSY</i>	Занято
<i>WR</i>	Запись (команда записи)
<i>REQ</i> или <i>RQ</i>	Запрос
<i>SRQ</i>	запрос на обслуживание
<i>SI</i>	Знак

Обозначение	Наименование
<i>SIM</i>	Имитация
<i>N</i>	Инвертирование (отрицание)
<i>INS</i>	Инструкция, команда
<i>AK</i>	Квитирование
<i>CODE</i>	Код
<i>SW</i>	Коммутация (электронная)
<i>END</i>	Конец
<i>CORR</i>	Коррекция
<i>LOGO</i> или <i>LOGO</i>	«логический 0»
<i>LOG1</i>	«логическая 1»
<i>MK</i>	Маска, маскирование
<i>MR</i>	Маркер
<i>MPX</i>	Мультиплексирование
<i>ODD</i>	Нечетность
<i>WAIT</i> или <i>WT</i>	Ожидание
<i>OP</i>	Операция
<i>STOP</i>	Останов
<i>AN</i>	Ответ
<i>REJ</i>	Отказ
<i>CLR</i>	Очистка
<i>ERR</i> или <i>ER</i>	Ошибка
<i>EW</i>	Слово ошибки
<i>TX</i>	Передача
	Перенос:
<i>CI</i>	вход, принимающий перенос
<i>CO</i>	выход, распространяющий перенос
<i>CG</i>	образование переноса
<i>CP</i>	распространение переноса
<i>OF</i>	Переполнение
<i>ACK</i>	Подтверждение приема
<i>PO</i>	Позиция
<i>INT</i>	Прерывание:
<i>INTA</i>	подтверждение прерывания
<i>PCI</i>	программируемое прерывание
<i>RX</i>	Прием
<i>PRI</i> или <i>PR</i>	Приоритет
<i>GOON</i>	Продолжение
<i>START</i> или <i>ST</i>	Пуск, начало
<i>RUN</i>	Работа

Обозначение	Наименование
<i>EN</i>	Разрешение
<i>CE</i>	Разрешение прохождения импульсов, работы цепи
<i>EN</i> или <i>E∇</i>	Разрешение третьего состояния
<i>EZ</i>	Примечание. При выполнении УГО с помощью устройств вывода ЭВМ допускается обозначение.
<i>M</i> или <i>MO</i>	Режим
<i>RZ</i>	Результат нулевой
<i>SR</i>	Сброс:
<i>RES</i> или <i>R</i>	общий
<i>SH</i>	обнуление
$\rightarrow n$ или $>n$, или <i>SHRn</i>	Сдвиг: слева направо и сверху вниз (от младшего разряда к старшему)
$n\leftarrow$ или $n<$, или <i>SHLn</i>	справа налево или снизу вверх (от старшего разряда к младшему)
\rightarrow/\leftarrow или $</>$	Примечание. Параметр <i>n</i> следует заменить действительным значением позиций, на который происходит сдвиг. При $n=1$ это значение может быть опущено. влево или вправо
<i>SYNC</i> или <i>SYN</i>	Синхронизация
<i>SA</i>	Состояние
<i>ML</i>	Средний
<i>STR</i> или <i>ST</i>	Строб (сигнал выборки)
<i>CT</i>	Счет:
<i>CT=*</i>	вход, задающий содержимое элемента
<i>CT*</i>	выход, указывающий содержимое элемента
<i>RD</i>	Примечание. Знак «*» следует заменить на значение содержимого элемента Считывание (чтение)
<i>CL</i> или <i>CLK</i>	Такт
<i>C</i>	Управление
<i>CC</i>	Условие
<i>SET</i> или <i>S</i>	Установка в «1» Установка JK-триггера:
<i>J</i>	в состоянии LOG 1 (J-вход)
<i>K</i>	в состоянии LOG 0 (K-вход)
<i>F</i>	Функция
<i>EVEN</i>	Четность

Обозначение основных меток, указывающих функциональное назначение выводов, не несущих логической информации, приведены в табл. 1.5.

Обозначения основных меток выводов, не несущих логической информации

Обозначение	Наименование
V_{CC}	Вывод питания от источника напряжения
VCC	Примечания: 1. При выполнении УГО с помощью устройств вывода ЭВМ допускается обозначение. 2. Допускается обозначение. 3. Номинал напряжения питания проставляется рядом с УГО над линией вывода или рядом с ней. 4. Допускается проставлять номинал напряжения внутри УГО вместо метки вывода. 4. Перед меткой вывода допускается проставлять поясняющую информацию, например:
U	
$V_{CC} \text{] } * +5 V$	
$+5V \text{] } *$	
$2V_{CC}$	порядковый номер;
$\#V_{CC}$	указатель питания цифровой части элемента;
$\cap V_{CC}$	указатель питания аналоговой части
GND	Общий вывод, земля, корпус
$0V$	Примечания: 1. Допускается обозначение. 2. Перед меткой вывода допускается проставлять указатель общего вывода цифровой части и указатель общего вывода аналоговой части.
$\#0V, \cap 0V$	
I	Ток
$4 \dots 20 \text{ mA}$	Примечания: 1. Вместо обозначения « I » можно проставлять его значение. 2. Перед меткой вывода допускается проставлять порядковый номер.
$2I$	
CX	Вывод для подключения конденсатора
RX	Вывод для подключения резистора
LX	Вывод для подключения индуктивности
BQ	Вывод для подключения кварцевого резонатора
S	Выводы полевого транзистора: исток
D	сток
G	затвор
K	Выводы $n-p-n$ и $p-n-p$ транзистора: коллектор
B	база
E	эмиттер
$E \rightarrow$ или $E >$	эмиттер $n-p-n$ транзистора
$E \leftarrow$ или $E <$	эмиттер $p-n-p$ транзистора

1.3. БУКВЕННЫЕ ОБОЗНАЧЕНИЯ ПАРАМЕТРОВ МИКРОСХЕМ

Таблица 1.6

Общие параметры аналоговых и цифровых микросхем

Буквенное обозначение параметра		Параметр
отечественное	международное	
$U_{п}$	U_{CC}	Напряжение питания
$U_{вх}$	U_i	Входное напряжение
$U_{вых}$	U_o	Выходное напряжение
$U_{срб}$	$U_{ГПР}$	Напряжение срабатывания
$U_{отп}$	$U_{ПН}$	Напряжение отпускания
$I_{вх}$	I_i	Входной ток
$I_{вых}$	I_o	Выходной ток
$I_{ут}$	I_L	Ток утечки
$I_{пот}$	I_{CC}	Ток потребления
$I_{кз}$	I_{os}	Ток короткого замыкания
$P_{пот}$	P_{CC}	Потребляемая мощность
$P_{рас}$	P_{tot}	Рассеиваемая мощность
$R_{вх}$	R_i	Входное сопротивление
$R_{вых}$	R_o	Выходное сопротивление
$R_{г}$	R_G	Сопротивление источника сигнала (генератора)
$R_{н}$	R_L	Сопротивление нагрузки
$C_{вх}$	C_i	Входная емкость
$C_{вых}$	C_o	Выходная емкость
$C_{н}$	C_L	Емкость нагрузки
$t_{нар}$	t_r	Время нарастания сигнала
$t_{сп}$	t_f	Время спада сигнала
$t_{уст}$	t_{su}	Время установления
S	—	Чувствительность
$S_{прб}$	S_{con}	Крутизна преобразования

Таблица 1.7

Параметры аналоговых микросхем

Буквенное обозначение параметра		Параметр
отечественное	международное	
$U_{i, вх}$	U_{i0}	Входное напряжение покоя
$U_{o, вых}$	U_{o0}	Выходное напряжение покоя
$U_{ком}$	U_s	Коммутируемое напряжение
$U_{см}$	U_{i0}	Напряжение смещения нуля

Буквенное обозначение параметра		Параметр
отечественное	международное	
$U_{ш}$	U_n	Напряжение шума
$U_{ш,эф}$	$U_{n\text{eff}}$	Эффективное напряжение шума
$U_{ш,вых}$	U_{nO}	Напряжение шума на выходе
$U_{ш,вх}$	U_{In}	Напряжение шума, приведенное ко входу
$\Delta U_{ш}$	U_{npp}	Размах напряжения шума
$E_{ш,н}$	E_{nN}	Нормированная ЭДС шума
$U_{сф,вх}$	U_{IC}	Синфазное входное напряжение
$U_{д,вх}$	U_{ID}	Дифференциальное входное напряжение
$U_{огр,вх}$	$U_{I\text{lim}}$	Входное напряжение ограничения
$U_{ост}$	U_{DS}	Остаточное напряжение
$\Delta U_{вх}$	ΔU_I	Диапазон входных напряжений
$\Delta U_{вых}$	ΔU_O	Диапазон выходных напряжений
$\Delta U_{дин}$	ΔU_{dyn}	Динамический диапазон по напряжению
$U_{оп}$	U_{REF}	Опорное напряжение
$U_{апч}$	U_{AFC}	Напряжение АПЧ
$U_{ару}$	U_{AGC}	Напряжение автоматической регулировки усиления
$U_{зд,ару}$	$U_{AGC,d}$	Напряжение задержки автоматической регулировки усиления
$U_{пад}$	U_{dr}	Падение напряжения
$\Delta U_{вых,t}$	$\Delta U_{O(t)}$	Дрейф выходного напряжения
$U_{пл,п}$	$U_{CC,r}$	Напряжение пульсаций источника питания
$U_{гист}$	U_h	Напряжение гистерезиса
$U_{сх}$	—	Напряжение синхронизации
$\Delta I_{вх}$	I_{IO}	Разность входных токов
$I_{вх,ср}$	I_{IAV}	Средний входной ток
$I_{ком}$	I_s	Коммутируемый ток
$\Delta I_{вых,t}$	$\Delta I_{O(t)}$	Дрейф выходного тока
$I_{ш,н}$	I_{nN}	Нормированный ток шума
$I_{ару}$	I_{AGC}	Ток автоматической регулировки усиления
$I_{хх}$	I_0	Ток холостого хода
$P_{вых}$	P_O	Выходная мощность
$P_{ком}$	P_s	Коммутируемая мощность
f_H	f_L	Нижняя граничная частота полосы пропускания

Буквенное обозначение параметра		Параметр
отечественное	международное	
$f_{в}$	f_H	Верхняя граничная частота полосы пропускания
$f_{ком}$	f_S	Частота коммутации
$f_{ц}$	f_C	Центральная частота полосы пропускания
f_0	f_R	Частота резонанса
Δf	BW	Полоса пропускания
$\Delta f_{зд}$	Δf_G	Полоса задерживания
f_1	f_1	Частота единичного усиления
$f_{вх}$	f_i	Частота входного сигнала
f_r	f_g	Частота генерирования
$f_{срз}$	f_{CO}	Частота среза
f_p	f_P	Частота полной мощности
$\Delta f_{сх}$	—	Полоса захвата синхронизации
$t_{усп}$	t_{tr}	Время успокоения
$t_{зд}$	t_d	Время задержки импульса
$t_{вос.1}$	t_{RI}	Время восстановления по току
$t_{вкл}$	t_{on}	Время включения
$t_{выкл}$	t_{off}	Время выключения
$t_{пер}$	t_{tran}	Время переключения
$K_{у,у}$	A_U	Коэффициент усиления напряжения
$K_{у,1}$	A_I	Коэффициент усиления тока
$K_{у,р}$	A_P	Коэффициент усиления мощности
$K_{п}$	K_U	Коэффициент передачи напряжения
$K_{у,сф}$	A_{UC}	Коэффициент усиления синфазных входных напряжений
$K_{у,диф}$	A_{UD}	Коэффициент усиления дифференциальных входных напряжений
$K_{ос,сф}$	K_{CMB}	Коэффициент ослабления синфазных входных напряжений
$K_{вал,и,п}$	K_{SVR}	Коэффициент влияния нестабильности источников питания на напряжение смещения нуля
K_r	K_h	Коэффициент гармоник
$K_{пл}$	—	Коэффициент пульсаций
$K_{умн, f}$	—	Коэффициент умножения частоты
$K_{дел, f}$	—	Коэффициент деления частоты

Буквенное обозначение параметра		Параметр
отечественное	международное	
$\Delta K_{y,u}$	ΔA_u	Диапазон регулировки коэффициента усиления напряжения
K_u	K_{uH}	Коэффициент неустойчивости по напряжению
K_i	K_{iO}	Коэффициент неустойчивости по току
$K_{ст, u вх}$	K_{SI}	Коэффициент стабилизации входного напряжения
$K_{сг}$	K_{RR}	Коэффициент сглаживания пульсаций
$R_{отк}$	R_{ON}	Сопротивление в открытом состоянии
$V_{u вых}$	S_R	Максимальная скорость нарастания выходного напряжения
η	η	Коэффициент полезного действия
$\alpha_{I вых}$	α_{IO}	Температурный коэффициент выходного тока
$\alpha_{U вых}$	—	Температурный коэффициент выходного напряжения
$\Delta U_{см} / \Delta T$	$\Delta U_{20} / \Delta T$	Средний температурный дрейф напряжения смещения

Таблица 1.8

Параметры цифровых микросхем

Буквенное обозначение параметра		Параметр
отечественное	международное	
$U_{вх}^0$	U_{IL}	Входное напряжение низкого уровня
$U_{вх}^1$	U_{IH}	Входное напряжение высокого уровня
$U_{вых}^0$	U_{OL}	Выходное напряжение низкого уровня
$U_{вых}^1$	U_{OH}	Выходное напряжение высокого уровня
$U_{пом}^0$	M_L	Помехоустойчивость при низком уровне сигнала
$U_{пом}^1$	M_H	Помехоустойчивость при высоком уровне сигнала
$U_{п, хр}$	U_{COS}	Напряжение питания в режиме хранения
$U_{зп}$	U_{WR}	Напряжение сигнала записи
$U_{сч}$	U_{RD}	Напряжение сигнала считывания

Буквенное обозначение параметра		Параметр
отечественное	международное	
U_P	U_{CE}	Напряжение сигнала разрешения
U_a	U_A	Напряжение сигнала адреса
$U_{ЗП/СЧ}$	$U_{WR/RD}$	Напряжение сигнала запись/считывание
$U_{В,М}$	U_{GS}	Напряжение сигнала выбора
U_T	U_C	Напряжение тактового сигнала
$U_{В,А,К}$	U_{CAS}	Напряжение сигнала выбора адреса столбцов
$U_{В,А,С}$	U_{RAS}	Напряжение сигнала выбора адреса строк
$U_{СТ}$	U_{ERA}	Напряжение сигнала стирания
$U_{ПР}$	U_{PR}	Напряжение сигнала программирования
$I_{ВХ}^0$	I_{IL}	Входной ток низкого уровня
$I_{ВХ}^1$	I_{IH}	Входной ток высокого уровня
$I_{ВЫХ}^0$	I_{OL}	Выходной ток низкого уровня
$I_{ВЫХ}^1$	I_{OH}	Выходной ток высокого уровня
$I_{УТ,ВХ}^0$	I_{ILL}	Ток утечки низкого уровня на входе
$I_{УТ,ВХ}^1$	I_{ILH}	Ток утечки высокого уровня на входе
$I_{УТ,ВЫХ}^0$	I_{OLL}	Ток утечки низкого уровня на выходе
$I_{УТ,ВЫХ}^1$	I_{OLH}	Ток утечки высокого уровня на выходе
$I_{ПОТ,ХР}$	I_{CCS}	Ток потребления в режиме хранения
$I_{ВХ,И}$	I_{DI}	Ток сигнала входной информации
$I_{ЗП}$	I_{WR}	Ток сигнала записи
$I_{СЧ}$	I_{RD}	Ток сигнала считывания
I_A	I_A	Ток сигнала адреса
$I_{ЗП/СЧ}$	$I_{WR/RD}$	Ток сигнала запись/считывание
$I_{В,М}$	I_{CS}	Ток сигнала выбора
I_P	I_{CE}	Ток сигнала разрешения
$I_{СТР}$	I_{ERA}	Ток сигнала стирания
I_T	I_C	Ток тактового сигнала
t_B	t_A	Время выборки
t_Y	t_H	Время удержания
$t_{ЗП}$	t_{CYW}	Время цикла записи информации
$t_{СЧ}$	t_{CYR}	Время цикла считывания информации
$t_{РЕГ}$	t_{REF}	Время регенерации
$t_{СХ}$	t_V	Время сохранения сигнала
$t_{ХР}$	t_{SG}	Время хранения информации
$t_{Ц}$	t_{CY}	Время цикла

Буквенное обозначение параметра		Параметр
отечественное	международное	
$t_{\text{вос}}$	t_{REC}	Время восстановления
$t_{\text{ЗДР}}^1$	t_{PHL}	Время задержки распространения при включении
$t_{\text{ЗДР}}^{0,1}$	t_{PLH}	Время задержки распространения при выключении
$t_{\text{ЗД}}^1$	t_{DHL}	Время задержки включения
$t_{\text{ЗД}}^{0,1}$	t_{DLH}	Время задержки выключения
f_{T}	f_{C}	Частота следования импульсов тактовых сигналов
T_{T}	T_{C}	Период следования импульсов тактовых сигналов
$K_{\text{РАЗ}}$	N	Коэффициент разветвления по выходу
$K_{\text{ОБ}}$	N_{I}	Коэффициент объединения по входу

1.4. Конструкции корпусов микросхем

Конструкция микросхемы состоит из трех частей: кристалла, корпуса для защиты кристалла от климатических и механических воздействий и удобства монтажа, а также проводников для электрической связи между кристаллом и выводами корпуса. В зависимости от материала центральной части основания корпуса, на котором проводится монтаж кристалла, и материалов для изоляции выводов существуют четыре основных конструктивно-технологических варианта корпусов:

металлостеклянный (стеклянное или металлическое основание с изолированными выводами и металлическим колпачком, соединяемым с основанием сваркой или пайкой);

металлокерамический (керамическое основание и металлическая крышка);

керамический (керамическое основание и крышка);

пластмассовый (кристалл и рамка выводов опрессовываются или заливаются пластмассой).

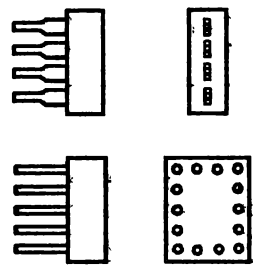
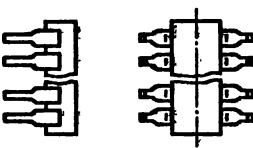
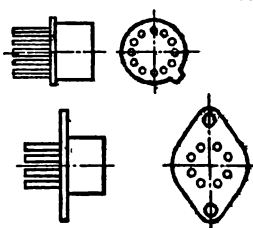
По форме проекции тела корпуса микросхемы на плоскость основания и расположению выводов корпуса подразделяются на типы, определяющие способ монтажа на плату, и на подтипы, определяющие размеры корпуса и число выводов.

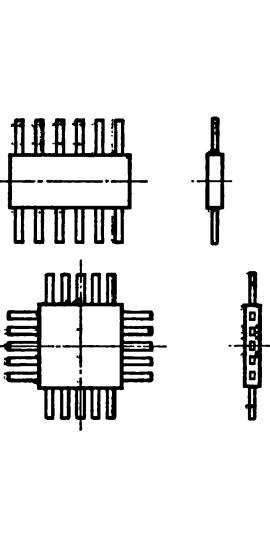
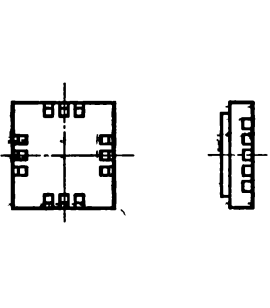
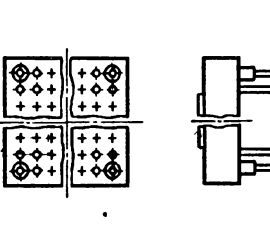
В соответствии с ГОСТ 17467–89 (вместо ГОСТ 17467–79) конструкции корпуса ИС подразделяются на шесть типов (табл. 1.9):

- прямоугольный с выводами, расположенными по периметру и перпендикулярно основанию (корпус типа 1);
 прямоугольный с параллельным расположением выводов, изогнутых перпендикулярно основанию (корпус типа 2);
 круглый с выводами, расположенными по окружности и перпендикулярно основанию (корпус типа 3);
 прямоугольный (плоский) с выводами, расположенными параллельно плоскости основания (корпус типа 4);

Таблица 1.9

Типы и подтипы корпусов микросхем

Тип корпуса	Подтип корпуса	Форма корпуса	Расположение выводов относительно плоскости основания	Внешний вид корпуса
1	11	Прямоугольная	Перпендикулярное, в один ряд	
	12		Перпендикулярное, в два ряда	
	13		Перпендикулярное, в три ряда	
	14		Перпендикулярное, по контуру прямоугольника	
	15		Перпендикулярное, в один ряд или в отформованном виде, в два ряда	
2	21	Прямоугольная	Перпендикулярное, в два ряда	
	22		Перпендикулярное, в четыре ряда в шахматном порядке	
3	31	Круглая	Перпендикулярное, по одной окружности	
	32		Перпендикулярное, по одной окружности	

Тип корпуса	Подтип корпуса	Форма корпуса	Расположение выводов относительно плоскости основания	Внешний вид корпуса
4	41	Прямоугольная	Параллельное, по двум противоположным сторонам	
	42		Параллельное, по четырем сторонам	
	43		Параллельное, отформованное по четырем сторонам	
	44		Параллельное, отформованное по четырем сторонам	
	45		Параллельное, отформованное под корпус по четырем сторонам	
5	51	Прямоугольная	Перпендикулярное для боковых выводных площадок по четырем сторонам, в плоскости основания, для нижних выводных площадок	
	52		Перпендикулярное для боковых площадок по двум сторонам	
6	61	Квадратная	Перпендикулярное, в четыре ряда и более	
	62		Перпендикулярное, в два ряда и более со стороны крышки корпуса	

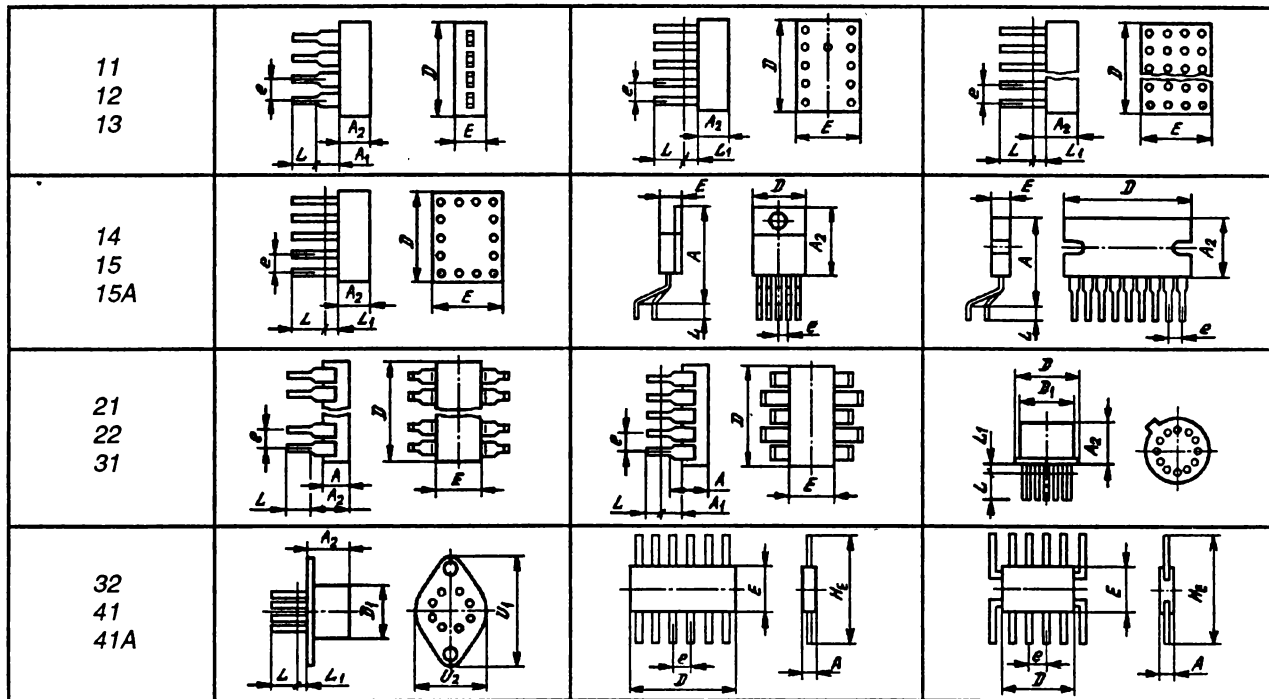


Рис. 1.1. Габаритные чертежи корпусов микросхем

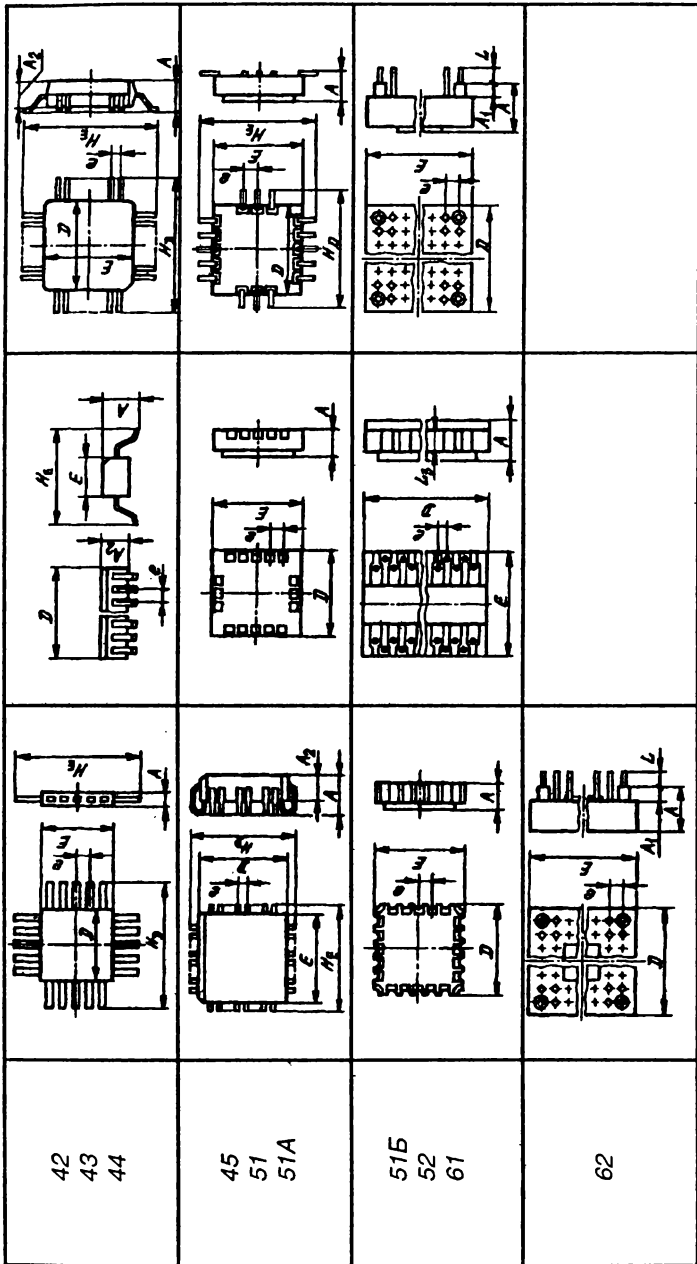


Рис 1 1 (Окончание)

прямоугольный (квадратный) плоский корпус безвыводной или с малыми размерами выводов (корпус типа 5);

квадратный корпус с выводами, расположенными перпендикулярно плоскости основания (корпус типа 6).

По габаритным и присоединительным размерам конструкции корпусов подразделяются на типоразмеры с цифровым обозначением подтипа (12, 21, 31, 41, 51, 61) и порядкового номера (две цифры).

Выводы корпусов микросхем в поперечном сечении могут быть круглой, квадратной или прямоугольной формы. Шаг выводов составляет 0,625; 1; 1,25; 1,7 и 2,5 мм.

Пример условного обозначения корпуса микросхемы:

4119.28-1 (старое обозначение 405.28-1, см. табл. 1.28)

где 4 — тип корпуса; 41 — подтип; 4119 — шифр типоразмера (подтип корпуса и порядковый номер типоразмера); 28 — число выводов; 1 — порядковый регистрационный номер.

Для микросхем, поставляемых на экспорт, вместо регистрационного номера вводится буквенное обозначение (например, буква E) в соответствии с латинским алфавитом.

Условные обозначения корпусов, присвоенные по ранее выпущенному ГОСТу 14767-79, остаются неизменными.

Каждому типу корпуса присущи свои достоинства и недостатки. Например, использование плоских прямоугольных металлокерамических и металлоглазанных корпусов позволяет повысить плотность монтажа (можно проводить сборку на обеих сторонах печатной платы без сверления в ней отверстий под выводы корпуса) и получить наилучшие массогабаритные характеристики. Пластмассовые корпуса самые дешевые, обеспечивают наилучшую защиту от механических воздействий, но хуже в отношении защиты от климатических воздействий и обеспечения оптимальных тепловых режимов работы.

Дальнейшим развитием плоских корпусов с четырехсторонним расположением выводов стали корпуса подтипов 51 и 52 (Н-типа) с укороченными выводами и безвыводные корпуса. Дальнейшим развитием корпусов типа 2 являются корпуса для мощных ИС. Габаритные размеры корпусов подтипов 11, 12, 13, 14, 15, 21, 22, 31, 32, 41, 42, 43, 44, 45, 51, 61 и 62 приведены ниже на рисунках и в табл. 1.10–1.27.

На рис. 1.1 приняты следующие буквенные обозначения: A — расстояние от плоскости, на которой устанавливается микросхема (установочная плоскость), до верхней точки корпуса; A_1 — расстояние между установочной плоскостью и плоскостью основания корпуса (плоскость через нижнюю точку тела корпуса, параллельная установочной плоскости); A_2 — расстояние от плоскости основания до верхней точки корпуса; D — длина корпуса (без учета выводов);

$\varnothing D$ — диаметр корпуса; $\varnothing D_1$ — диаметр крышки; E — ширина корпуса; e — шаг позиции выводов (расстояние между выводами); H_D — общая длина корпуса; H_E — общая ширина корпуса; L — длина вывода, пригодная для монтажа; L_1 — длина вывода, непригодная для монтажа; L_3 — длина выводной площадки.

Таблица 1.10

Размеры корпусов подтипа 11

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$A_{2\text{МАКС}}$ мм	$L + A_{11}$ мм	e , мм	Вид корпуса
1101	7	19,5	4,5	20	8,5	2,5	
1102	9	24,5	4,5	20	8,5	2,5	
1103	5	14,5	4,5	20	8,5	2,5	
1104	11	29,5	4,5	20	8,5	2,5	
1105	3	9,5	4,5	20	8,5	2,5	
1106	8	22	4,5	20	8,5	2,5	
1107	9	24,5	4,5	25	8,5	2,5	
1108	18	47	4,5	25	8,5	2,5	

Таблица 1.11

Размеры корпусов подтипа 12

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$A_{2\text{МАКС}}$ мм	$L + L_{11}$ мм	e , мм	Вид корпуса
1203	14	19,5	14,5	7,5	5,5	2,5	
1205	16	22	19,5	7,5	5,5	2,5	
1206	14	19,5	22	7,5	5,5	2,5	
1207	14	19,5	29,5	7,5	5,5	2,5	
1209	20	27	27	7,5	5,5	2,5	
1210	28	37	27	7,5	5,5	2,5	
1212	40	52	37	7,5	5,5	2,5	
1214	12	17	7	20	5,5	2,5	
1215	14	19,5	7	20	5,5	2,5	
1216	16	22	7	20	5,5	2,5	
1217	20	27	7	20	5,5	2,5	
1220	36	47	27	7,5	5,5	2,5	
1221	18	24,5	19,5	7,5	5,5	2,5	
1222	18	24,5	7	20	5,5	2,5	
1223	18	24,5	12	7,5	5,5	2,5	
1224	40	52	27	7,5	5,5	2,5	
1225	48	62	27	7,5	5,5	2,5	

Размеры корпусов подтипа 13

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	A_2 МАКС мм	$L + L_{11}$ мм	e , мм	Вид корпуса
1304	56	22	19,5	7,5	5,5	2,5	
1305	45	24,5	14,5	7,5	5,5	2,5	

Таблица 1.13

Размеры корпусов подтипа 14

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	A_2 МАКС мм	$L + L_{11}$ мм	e , мм	Вид корпуса
1402	20	19,5	14,5	7,5	5,5	2,5	
1403	26	22	19,5	7,5	5,5	2,5	
1404	28	27	17	7,5	5,5	2,5	
1407	68	57	37	7,5	5,5	2,5	
1408	20	17	17	7,5	5,5	2,5	

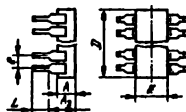
Таблица 1.14

Размеры корпусов подтипа 15

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	A_2 МАКС мм	$(L + A)$ МАКС мм	e , мм	Вид корпуса
1501	5	10,5	5	15,8	24,3	1,7	
1502	11	20,7	5	19,5	31,1	1,7	
1503	17	31,5	5	17,6	31	1,7	
1504	9	24,4	5	12,4	25,4	2,5	
1505	7	15,7	5	19	32	1,7	

Размеры корпусов подтипа 21

Шифр типо- размера	Число выво- дов	$D_{\text{МАКС}}$ ММ	$E_{\text{МАКС}}$ ММ	$A_2_{\text{МАКС}}$ ММ	$(L + A)_{\text{МАКС}}$ ММ	e , ММ	Вид корпуса
2101	8	12	7,4	5	10	2,5	
2102	14	19,5	7,4	5	10	2,5	
2103	16	22	7,4	5	10	2,5	
2104	18	24,5	7,4	5	10	2,5	
2105	14	19,5	9,9	5	10	2,5	
2106	16	22	9,9	5	10	2,5	
2107	18	24,5	9,9	5	10	2,5	
2108	22	29,5	9,9	5	10	2,5	
2109	24	32	9,9	5	10	2,5	
2114	32	42	12,4	5	10	2,5	
2115	14	19,5	14,9	5	10	2,5	
2116	16	22	14,9	5	10	2,5	
2117	18	24,5	14,9	5	10	2,5	
2120	24	32	14,9	5	10	2,5	
2121	28	37	14,9	5	10	2,5	
2122	32	42	14,9	5	10	2,5	
2123	40	52	14,9	5	10	2,5	
2124	42	54,5	14,9	5	10	2,5	
2125	44	57	14,9	5	10	2,5	
2126	48	62	14,9	5	10	2,5	
2127	14	19,5	17,4	5	12,5	2,5	
2128	64	82	14,9	5	10	2,5	
2129	48	62	22,4	5	12,5	2,5	
2130	24	32	17,4	5	12,5	2,5	
2131	50	64,5	19,4	5	12,5	2,5	
2132	32	42	17,4	5	12,5	2,5	
2133	52	67	22,4	5	12,5	2,5	
2134	18	34,5	29,9	5	17,5	2,5	
2135	18	34,5	32,4	5	17,5	2,5	
2136	64	82	22,4	5	12,5	2,5	
2137	20	37,5	37,5	5	17,5	2,5	
2138	30	39,5	27,4	5	12,5	2,5	
2139	32	52	47,7	5	17,5	2,5	
2140	20	27	7,4	5	10	2,5	
2141	6	9,5	7,4	5	10	2,5	
2142	24	32	7,4	5	10	2,5	
2144	28	37	9,9	5	10	2,5	



Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$, мм	$E_{\text{МАКС}}$, мм	$A_{2\text{МАКС}}$, мм	$(L + A)_{\text{МАКС}}$, мм	e , мм	Вид корпуса
2145	4	7	7,4	5	10	2,5	
2146	22	29,5	7,4	5	10	2,5	
2147	64	82	27,5	5	12,5	2,5	
2148	10	14,5	7,4	5	10	2,5	
2149	12	17	7,4	5	10	2,5	
2150	28	37	7,4	5	10	2,5	

Таблица 1.16

Размеры корпусов подтипа 22

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$, мм	$A_{2\text{МАКС}}$, мм	$(L + A)_{\text{МАКС}}$, мм	e , мм	Вид корпуса
2201	14	19,5	5	10	2,5	
2202	16	22	5	10	2,5	
2203	40	28,25	5	10	1,25	
2204	42	29,5	5	10	1,25	
2205	48	33,25	5	11,25	1,25	
2206	42	29,5	5	11,25	1,25	
2207	48	33,25	5	11,25	1,25	
2208	62	42	5	11,25	1,25	
2209	64	43,25	5	11,25	1,25	
2210	68	45,75	5	12,25	1,25	

Таблица 1.17

Размеры корпусов подтипа 31

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$, мм	$D_{1\text{МАКС}}$, мм	$A_{2\text{МАКС}}$, мм	Длина выводов, мм	Вид корпуса
3101	8	8,5	4,7	9,4	15	
3102	10	8,5	4,7	9,4	15	
3103	12	8,5	4,7	9,4	15	
3104	8	8,5	6,6	9,4	15	
3105	10	8,5	6,6	9,4	15	
3106	12	8,5	6,6	9,4	15	
3107	12	8,5	4,7	9,4	15	
3108	12	8,5	6,6	9,4	15	
3109	10	8,5	6,6	9,4	15	

Размеры корпусов подтипа 32

Шифр типоразмера	Число выводов	$D_{1\text{МАКС}}$ мм	$A_{2\text{МАКС}}$ мм	$U_{1\text{МАКС}}$ мм	$U_{2\text{МАКС}}$ мм	Длина выводов, мм	Вид корпуса
3201	8	16,5	15	40	27	11,2	
3202	10	16,5	15	40	27	11,2	
3203	8	22,86	7,5	40	27	11,2	
3204	10	22,86	7,5	40	27	11,2	

Таблица 1.19

Размеры корпусов подтипа 41

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$A_{\text{МАКС}}$ мм	$H_{\text{ЕМАКС}}$ мм	ϕ , мм	Вид корпуса
4101	6	4,2	4	2,5	25	1,25	
4102	8	5,4	4	2,5	25	1,25	
4103	8	5,4	6,5	2,5	26,5	1,25	
4104	10	6,7	6,5	2,5	26,5	1,25	
4105	14	10	6,5	2,5	26,5	1,25	
4106	16	10	6,5	2,5	26,5	1,25	
4107	12	8,25	6,5	2,5	26,5	1,25	
4108	16	10	9,6	5	30,2	1,25	
4109	20	12,5	9,6	5	30,2	1,25	
4110	24	14,8	12	5	35	1,25	
4112	16	12	9,6	5	30,2	1,25	
4114	24	14,8	9,6	5	30,2	1,25	
4115	14	10	12	5	24	1,25	
4116	18	12	9,6	5	30,2	1,25	
4117	22	14,8	12	5	35	1,25	
4118	24	15,75	12,2	5	35	1,25	
4119	28	18,25	12,75	5	35	1,25	
4120	32	20,75	12,75	5	35	1,25	
4121	10	6,7	4	2,5	25	1,25	
4122	40	25,75	12,75	5	35	1,25	
4123	48	30,75	12,75	5	35	1,25	
4124	16	12	12	5	35	1,25	
4125	28	18,25	13,5	5	36,5	1,25	
4126	32	20,75	13,5	5	36,5	1,25	
4128	40	25,75	13,5	5	36,5	1,25	
4129	42	27	13,5	5	36,5	1,25	
4130	48	30,75	13,5	5	36,5	1,25	
4131	24	14,8	14,8	5	37	1,25	

Шифр типо- размера	Число выво- дов	$D_{\text{МАКС}}$ ММ	$E_{\text{МАКС}}$ ММ	$A_{\text{МАКС}}$ ММ	$H_{\text{Е МАКС}}$ ММ	ϕ , ММ	Вид корпуса
4132	32	20,75	14,8	5	37	1,25	
4134	48	30,75	16,5	5	39	1,25	
4135	64	40,75	20	5	44	1,25	
4137	34	22	24,5	7,5	50	1,25	
4138	42	27	19,5	5	42,5	1,25	
4139	64	40,75	23,3	5	46	1,25	
4140	18	12	18,5	7,5	50	1,25	
4141	42	27	24,5	7,5	50	1,25	
4142	48	30,75	38,5	7,5	50	1,25	
4146	70	44,5	38,5	7,5	60	1,25	
4151	42	27	16,5	5	39	1,25	
4152	12	7,7	4	2,5	25	1,25	
4153	20	13	12	5	35	1,25	
4154	28	10,13	16,5	5	40	0,625	
4155	84	27,63	16,5	5	40	0,625	
4156	24	14,8	6,5	2,5	26,5	1,25	
4157	20	12,5	6,5	2,5	26,5	1,25	
4158	14	11	9,6	5	30,2	1,25	
4159	18	10	9,6	5	30,2	1,25	
4160	22	14,8	9,6	5	30,2	1,25	
4161	18	12,5	12	5	35	1,25	
4162	28	18,25	12	5	35	1,25	
4163	24	17,75	12,75	5	35	1,25	
4164	42	27	12,75	5	35	1,25	
4165	40	27	13,5	5	36,5	1,25	
4166	28	18,25	14,8	5	37	1,25	
4167	40	25,75	14,8	5	37	1,25	
4168	42	27	14,8	5	37	1,25	
4169	48	30,75	14,8	5	37	1,25	
4170	58	37	14,8	5	37	1,25	
4171	64	40,75	14,8	5	37	1,25	
4172	24	15,75	16,5	5	39	1,25	
4173	28	18,25	16,5	5	39	1,25	
4174	32	20,75	16,5	5	39	1,25	
4175	40	25,75	16,5	5	39	1,25	
4176	24	15,75	18,3	5	41	1,25	
4177	24	18,3	18,3	5	41	1,25	
4178	28	18,3	18,3	5	41	1,25	

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$A_{\text{МАКС}}$ мм	$H_{E \text{ МАКС}}$ мм	ϕ , мм	Вид корпуса
4179	40	25,75	18,3	5	41	1,25	
4180	42	27	18,3	5	41	1,25	
4181	48	30,75	18,3	5	42,5	1,25	
4182	24	15,75	19,5	5	42,5	1,25	
4183	28	19,5	19,5	5	42,5	1,25	
4184	32	20,75	19,5	5	42,5	1,25	
4185	40	25,75	19,5	5	42,5	1,25	
4186	48	30,75	19,5	5	42,5	1,25	
4187	34	22	23,3	5	46	1,25	
4188	42	27	23,3	5	46	1,25	
4189	24	15,75	24,5	7,5	50	1,25	

Таблица 1.20

Размеры корпусов подтипа 42

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$H_D \text{ МАКС}$ мм	$H_E \text{ МАКС}$ мм	$A_{\text{МАКС}}$ мм	ϕ , мм	Вид корпуса
4201	26	12,5	8,5	35	32	5	1,25	
4202	44	15	15	37	37	5	1,25	
4203	64	21,25	21,25	43	43	5	1,25	
4204	32	11,25	11,25	33	33	5	1,25	
4205	24	8,75	8,75	31	31	5	1,25	
4206	28	10	10	32	32	5	1,25	
4207	36	12,5	12,5	34,5	34,5	5	1,25	
4208	48	16,25	16,25	38	38	5	1,25	
4209	68	22,5	22,5	44,5	44,5	5	1,25	
4210	84	29,5	29,5	51,5	51,5	5	1,25	
4212	88	30,75	30,75	53	53	5	1,25	
4213	108	35	35	57	57	5	1,25	
4214	128	41,25	41,25	63	63	5	1,25	
4215	132	42,5	42,5	64,5	64,5	5	1,25	
4221	24	13	13	30	30	5	1	
4222	48	14	14	31,5	31,5	5	1	
4223	64	17	17	35	35	5	1	
4225	68	11,25	11,25	33,5	33,5	5	0,625	
4226	108	17,5	17,5	39,5	39,5	5	0,625	
4227	124	20	20	42	42	5	0,625	
4228	128	20,63	20,63	43	43	5	0,625	

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$, мм	$E_{\text{МАКС}}$, мм	$H_{D \text{ МАКС}}$, мм	$H_{E \text{ МАКС}}$, мм	$A_{\text{МАКС}}$, мм	e , мм	Вид корпуса
4229	132	21,25	21,25	43,5	43,5	5	0,625	
4230	172	27,5	27,5	49,5	49,5	5	0,625	
4231	220	35	35	57	57	5	0,625	
4232	256	41,25	41,25	63	63	5	0,625	

Таблица 1.21

Размеры корпусов подтипа 43

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$, мм	$E_{\text{МАКС}}$, мм	$H_{E \text{ МАКС}}$, мм	$A_{\text{МАКС}}$, мм	$A_2 \text{ МАКС}$, мм	e , мм	Вид корпуса
4301	4	2,54	4,2	6,7	2	1,8	1,25	
4302	6	3,81	4,2	6,7	2	1,8	1,25	
4303	8	5,08	4,2	6,7	2	1,8	1,25	
4304	10	6,35	4,2	6,7	2	1,8	1,25	
4305	12	7,62	4,2	6,7	2	1,8	1,25	
4306	14	8,89	4,2	6,7	2	1,8	1,25	
4307	16	10,16	4,2	6,7	2	1,8	1,25	
4308	16	10	5	7,3	2	1,75	1,25	
4309	8	5,4	4,65	6,8	2,54	2	1,25	
4310	10	6,7	4,65	6,8	2,54	2	1,25	
4311	14	9,2	4,65	6,8	2,54	2	1,25	
4312	16	10,5	4,65	6,8	2,54	2	1,25	
4313	14	9,2	5,8	8,2	2,54	2	1,25	
4314	16	10,5	5,8	8,2	2,54	2	1,25	
4315	18	11,75	5,8	8,2	2,54	2	1,25	
4316	20	13	5,8	8,2	2,54	2	1,25	
4317	10	6,7	7,6	10,7	2,65	2,45	1,25	
4318	14	9,2	7,6	10,7	2,65	2,45	1,25	
4319	16	10,5	7,6	10,7	2,65	2,45	1,25	
4320	18	11,7	7,6	10,7	2,65	2,45	1,25	
4321	20	13	7,6	10,7	2,65	2,45	1,25	
4322	24	15,6	7,6	10,7	2,65	2,45	1,25	
4323	28	18,1	7,6	10,7	2,65	2,45	1,25	
4324	24	15,6	8,9	12,7	3,05	2,65	1,25	
4325	28	18,1	8,9	12,7	3,05	2,65	1,25	

Размеры корпусов подтипа 44

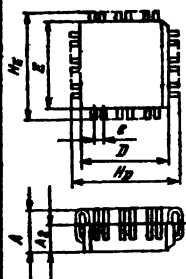
Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$H_{E \text{ МАКС}}$ мм	$H_{D \text{ МАКС}}$ мм	$A_{\text{МАКС}}$ мм	$A_{2 \text{ МАКС}}$ мм	Вид корпуса
4401	44	14,2	14,2	20	20	2,6	2,4	
4402	64	20,2	14,4	20,2	26	2,5	2,4	

Примечание. Шаг выводов составляет 1 мм.

Таблица 1.23

Размеры корпусов подтипа 45

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$H_{D \text{ МАКС}}$ мм	$H_{E \text{ МАКС}}$ мм	$A_{\text{МАКС}}$ мм	$A_{2 \text{ МАКС}}$ мм	Вид корпуса
4501	16	7,9	7,9	8,8	8,8	3,7	2,8	
4502	18	10,9	7,3	11,9	8,3	3,7	2,8	
4503	18	12,5	7,4	13,6	8,4	3,7	2,8	
4504	20	9,1	9,1	10	10	3,7	2,8	
4505	22	12,5	7,4	13,6	8,4	3,7	2,8	
4506	24	9,7	9,7	10,4	10,4	3,7	2,8	
4507	28	14,1	9	15,2	10,1	3,7	2,8	
4508	28	11,6	11,6	12,5	12,5	3,7	2,8	
4509	32	14,1	11,5	15,2	10,1	3,7	2,8	
4510	16	7,9	7,9	8,8	8,8	4,6	3,9	
4511	20	9,1	9,1	10	10	4,6	3,9	
4512	24	9,7	9,7	10,4	10,4	4,6	3,9	
4513	28	11,6	11,6	12,5	12,5	4,6	3,9	
4514	44	16,7	16,7	17,7	17,7	4,6	3,9	
4515	52	19,2	19,2	20,2	20,2	5,1	3,9	
4516	68	24,3	24,3	25,3	25,3	5,1	3,9	
4517	84	29,4	29,4	30,4	30,4	5,1	3,9	
4518	100	34,5	34,5	35,5	35,5	5,1	3,9	
4519	124	42,1	42,1	43,1	43,1	5,1	3,9	
4520	156	52,3	52,3	53,59	53,59	5,1	3,9	



Размеры корпусов подтипа 51

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$A_{\text{МАКС}}$ мм	H_D МАКС мм	H_E МАКС мм	A_2 МАКС мм	Вид корпуса	
5101	16	8,75	8,75	2,5	—	—	1,25		
5102	20	10	10	2,5	—	—	1,25		
5103	24	11,25	11,25	2,5	—	—	1,25		
5104	28	11,5	11,5	2,5	—	—	1,25		
5105	40	12,5	12,5	2,5	—	—	1,25		
5106	44	16,55	16,55	2,5	—	—	1,25		
5107	52	19,05	19,05	3	—	—	1,25		
5108	64	22,8	22,8	3	—	—	1,25		
5109	68	24,05	24,05	3	—	—	1,25		
5110	84	29,15	29,15	3	—	—	1,25		
5111	100	34,15	34,15	3	—	—	1,25		
5112	124	41,75	41,75	3	—	—	1,25	или	
5113	156	51,75	51,75	3	—	—	1,25		
5114	10	6,8	6,8	2,9	—	15,2	1		
5115	16	6,22	6,22	2,9	—	—	1		
5116	16	6,8	6,8	2,9	15,2	15,2	1		
5117	16	8,2	7,8	2,9	16,6	16,2	1		
5118	16	12,6	8,5	2,9	20,9	—	1		
5119	20	8,63	8,63	2,9	—	—	1		
5120	20	9,7	9,7	2,9	18,1	18,1	1		
5121	24	9,15	9,15	2,9	—	—	1		
5122	24	9,5	7,9	2,9	17,9	16,3	1		
5123	24	12,35	12,35	2,9	—	20,75	1		
5124	26	13,35	12,35	2,9	—	20,75	1		или
5125	28	9,15	9,15	2,9	—	—	1		
5126	32	9,7	9,7	2,9	18,1	18,1	1		
5127	32	10,92	10,92	2,9	—	—	1		
5128	36	10,42	10,42	2,9	14,45	14,45	1		
5129	40	12,49	12,49	2,9	—	—	1		
5130	42	12,49	12,49	2,9	20,9	20,9	1		
5131	42	14,2	14,2	2,9	22,6	22,6	1		
5132	46	12,9	12,9	2,9	21,4	21,4	1		
5133	48	14,52	14,52	2,9	22,9	22,9	1		
5134	64	18,62	18,62	2,9	27	27	1		
5135	68	18,62	18,62	2,9	27	27	1		
5136	84	23,76	23,76	2,9	32	32	1		

Размеры корпусов подтипа 52

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$A_{\text{МАКС}}$ мм	$L_{\text{МАКС}}$ мм	e , мм	Вид корпуса
5201	26	8,8	12,5	2,9	2	0,625	
5202	52	17,6	12,5	2,9	2	0,625	

Таблица 1.26

Размеры корпусов подтипа 61

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$A_{\text{МАКС}}$ мм	$(L + A_1)$, мм	e , мм	Вид корпуса
6101	20	13,5	11,5	4,5	6,7	2,5	
6102	25	13,5	13,5	4,5	6,7	2,5	
6103	36	16	16	4,5	6,7	2,5	
6104	49	18,5	18,5	4,5	6,7	2,5	
6105	64	22	22	5,5	6,7	2,5	
6106	81	24,5	24,5	5,5	6,7	2,5	
6107	100	27	27	5,5	6,7	2,5	
6108	121	29,5	29,5	5,5	6,7	2,5	
6109	144	32	32	5,5	6,7	2,5	
6110	169	34,5	34,5	5,5	6,7	2,5	
6111	196	37	37	5,5	6,7	2,5	
6112	225	39,5	39,5	5,5	6,7	2,5	
6113	256	42	42	5,5	6,7	2,5	
6114	324	47	47	5,5	6,7	2,5	
6115	400	52	52	5,5	6,7	2,5	

Таблица 1.27

Размеры корпусов подтипа 62

Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$ мм	$E_{\text{МАКС}}$ мм	$A_{\text{МАКС}}$ мм	$(L + A)$, мм	e , мм	Вид корпуса
6221	64	27	27	4,5	6,7	2,5	
6222	72	29,5	29,5	4,5	6,7	2,5	
6223	80	32	32	4,5	6,7	2,5	
6224	88	34,5	34,5	4,5	6,7	2,5	
6225	96	37	37	5,5	6,7	2,5	

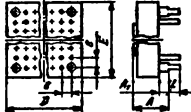
Шифр типоразмера	Число выводов	$D_{\text{МАКС}}$, мм	$E_{\text{МАКС}}$, мм	$A_{\text{МАКС}}$, мм	$(L + A)$, мм	e , мм	Вид корпуса
6231	96	29,5	29,5	5,5	6,7	2,5	
6232	108	32	32	5,5	6,7	2,5	
6233	120	34,5	34,5	5,5	6,7	2,5	
6234	132	37	37	5,5	6,7	2,5	
6235	144	39,5	39,5	5,5	6,7	2,5	
6236	156	42,5	42,5	5,5	6,7	2,5	
6241	128	32	32	7,5	6,7	2,5	
6242	144	34,5	34,5	7,5	6,7	2,5	
6243	160	37	37	7,5	6,7	2,5	
6244	176	39,5	39,5	7,5	6,7	2,5	
6245	192	42	42	7,5	6,7	2,5	
6246	208	44,5	44,5	7,5	6,7	2,5	
6247	224	47	47	7,5	6,7	2,5	
6251	220	42	42	7,5	6,7	2,5	
6252	260	47,5	47,5	7,5	6,7	2,5	
6253	300	52	52	7,5	6,7	2,5	
6254	340	57	57	7,5	6,7	2,5	
6255	380	62	62	7,5	6,7	2,5	
6261	288	49,5	49,5	7,5	6,7	2,5	
6262	336	52	52	7,5	6,7	2,5	
6263	384	57	57	7,5	6,7	2,5	
6264	432	62	62	7,5	6,7	2,5	
6265	480	67	67	7,5	6,7	2,5	

Таблица 1.28

Соответствие габаритно-присоединительных размеров микросхем в корпусах, условные обозначения которым присвоены до 1.01.89 г., типоразмерам по ГОСТ 17467-89

Условное обозначение корпуса, присвоенное до 1.01.89 (без регистрационного номера)	Шифр типоразмера по ГОСТ 17467-89	Условное обозначение корпуса, присвоенное до 1.01.89 (без регистрационного номера)	Шифр типоразмера по ГОСТ 17467-89
109.7	1101	151.14	1203
111.12	1216	151.15	1203
111.14	1215	151.20	1402
115.9	1109	153.14	1206
118.16	1222	153.15	1206
124.18	1222	157.29	1210

Условное обозначение корпуса, присвоенное до 1.01.89 (без регистрационного номера)	Шифр типоразмера по ГОСТ 17467-89	Условное обозначение корпуса, присвоенное до 1.01.89 (без регистрационного номера)	Шифр типоразмера по ГОСТ 17467-89
153.40	1304	2120.24	2120
155.15	1207	2121.28	2121
160.40	1212	2121.29	2121
1101.7	1101	2123.40	2123
1102.8	1106	2124.42	2124
1102.9	1102	2126.48	2126
1103.5	1103	2127.14	2127
1105.3	1105	2130.24	2130
1220.36	1220	2136.64	2136
1221.18	1221	2138.18	2138
1501.5	1501	2140.20	2140
1502.11	1502	2142.24	2142
1503.17	1503	244.48	2205
201.8	2103	2203.40	2203
201.9	2102	2204.42	2204
201.12	2103	2205.48	2205
201.14	2102	2206.42	2206
201.16	2103	2207.48	2207
201A.16	2106	301.8	3101
206.14	2127	301.12	3103
209.18	2129	302.4	3104
209.24	2130	302.8	3104
210A.22	2108	311.8	3203
210Б.16	2106	311.10	3204
210Б.24	2120	3101.8	3101
212.32	2114	3103.12	3103
218.30	2138	401.14	4105
238.12	2202	402.16	4112
238.16	2103	405.24	4110
238.18	2104	405.28	4119
239.24	2120	411.34	4137
2102.14	2102	413.48	4181
2103.16	2103	421.48	4142
2104.16	2103	425.64	4146
2104.18	2104	427.6	4115
2107.18	2107	427.8	4115
2108.22	2108	427.18	4161
2109.16	2109	461.5	4180
2115.14	2115	4101.6	4101
2118.20	2118	4103.8	4103

Условное обозначение корпуса, присвоенное до 1.01.89 (без регистрационного номера)	Шифр типоразмера по ГОСТ 17467-89	Условное обозначение корпуса, присвоенное до 1.01.89 (без регистрационного номера)	Шифр типоразмера по ГОСТ 17467-89
4105.14	4105	4153.20	4153
4106.16	4106	402.16	4108
4109.20	4109	H02.8	5114
4112.16	4108	H02.14	5116
4112.16	4112	H02.16	5116
4114.24	4114	H04.16	5117
4116.8	4116	H06.24	5122
4117.22	4117	H08.24	5124
4117.22	4160	H08.24	5123
4118.24	4118	H09.18	5120
4119.28	4119	H09.28	5126
4122.40	4122	H13.40	5129
4131.24	4176	H14.42	5130
4134.40	4167	H15.42	5132
4134.48	4134	H16.48	5133
4135.64	4135	H18.64	5134
4137.34	4137	H18.64	5135
4138.42	4138	H23.16	5118
4151.42	4151	H21.24	5201
4151.42	4180	H22.50	5202

Примечание. Нумерация выводов микросхем в корпусах, выпущенных до 1.01.89 г., не регламентируется.

1.5. Элементы для автоматизированной сборки и поверхностного монтажа

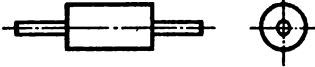
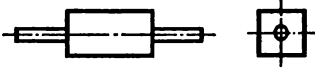
Элементы для автоматизированной сборки радиоаппаратуры (резисторы, конденсаторы, полупроводниковые приборы, оптоэлектронные приборы, интегральные схемы, трансформаторы, дроссели, катушки индуктивности, пьезоэлектрические приборы, коммутационные изделия, электрические соединители), обеспечивающие механизацию и автоматизацию технологических процессов, в зависимости от технической совместимости и технологических процессов сборки подразделяют на 16 конструктивно-технологических групп в соответствии с табл. 1.29.

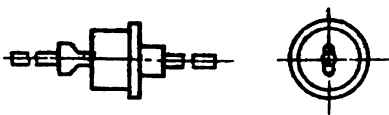
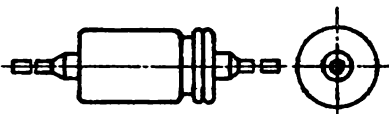




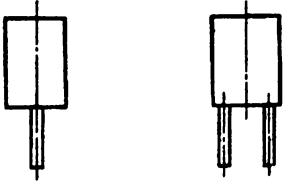
Для ориентации и контроля правильности установки при выполнении монтажно-сборочных работ элементы имеют ориентир в виде ключа, расположенного в зоне первого вывода (выводы

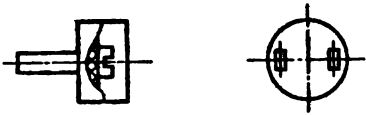
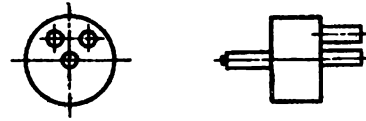
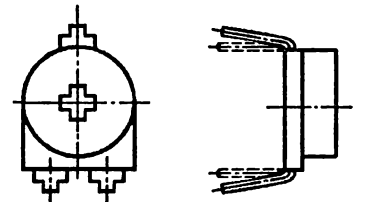
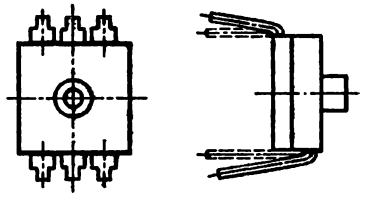
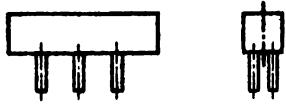
нумеруются слева направо или по часовой стрелке со стороны расположения выводов). Ключ делается визуальным (металлизированная метка) или механическим (выемка или паз на корпусе, выступ на выводе) и выполняется в виде цилиндрической выемки на корпусе, обозначающий положительный вывод (для групп IV, V, VI); одного укороченного вывода и знака на корпусе в виде линии вдоль положительного вывода. Для ряда элементов ключом являются: расположение выводов (группа V); наличие регулировочного винта (группа IV); выступ на фланце корпуса (группа VII); скос на корпусе (группа VIII); сквозной цилиндрический паз на боковой стенке корпуса или выемка на продольной оси корпуса (группа IX); ориентированное расположение элемента в тарелке-спутнике (группа X); выступ по центру торца элемента, срез угла корпуса или цветовая маркировка (группа XI); выступ на первом выводе в зоне монтажа (группа XII); в виде металлизации на нижней поверхности корпуса, направленной острием в сторону расположения первого вывода, и точки, расположенной в зоне первого вывода со стороны маркировки (группа XIII); в виде среза угла корпуса (группа XV); взаимное расположение выводов, скос корпуса и маркировочная метка в виде выемки или полоски на поверхности корпуса в зоне первого вывода. Требования по радиусу изгиба выводов указываются в технических условиях на элементы конкретных типов. Выводы элементов, предназначенные для накрутки на них монтажных проводов, должны иметь прямоугольное или квадратное сечение.

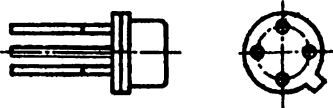
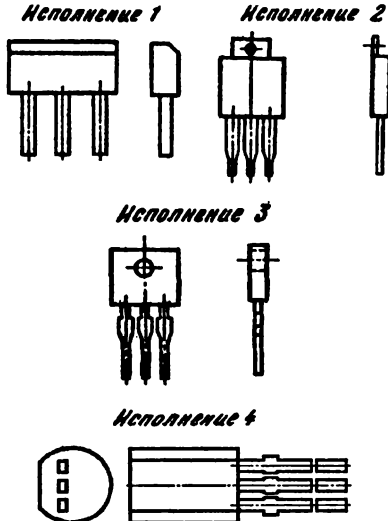
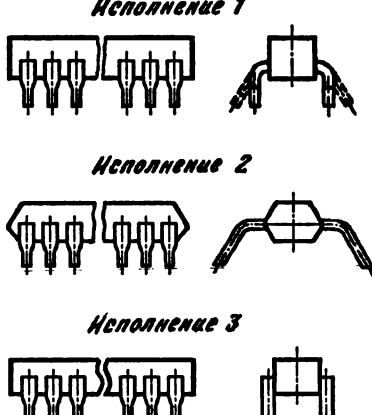
Таблица 1.29

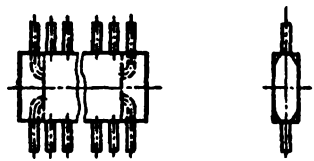
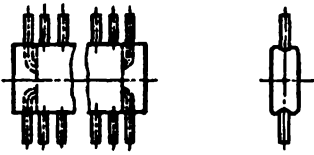
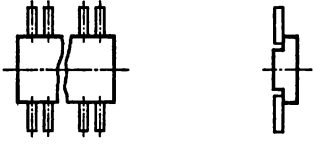
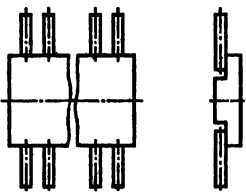
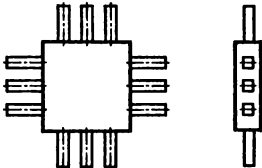
Конструктивно-технологические группы элементов

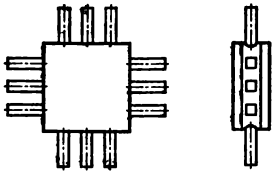
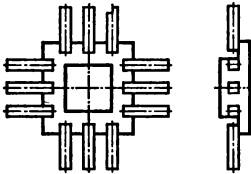
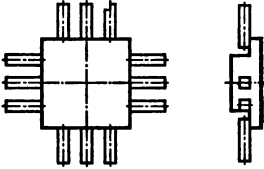
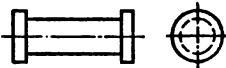
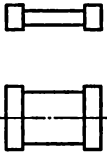
Номер группы	Характеристика группы	Упрощенное изображение корпуса
I	Элементы с цилиндрической (исполнение 1) и прямоугольной (исполнение 2) формами корпуса и двумя неполярными осевыми выводами	<p style="text-align: center;"><i>Исполнение 1</i></p>  <p style="text-align: center;"><i>Исполнение 2</i></p> 

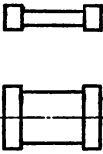
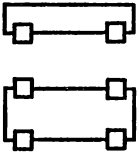
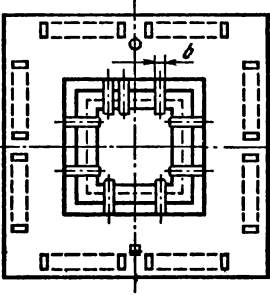
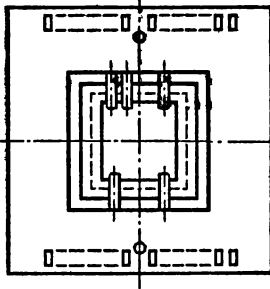
Номер группы	Характеристика группы	Упрощенное изображение корпуса
II	Элементы с цилиндрической (исполнения 1 и 2) и двумя полярными осевыми выводами	<p style="text-align: center;"><i>Исполнение 1</i></p>  <p style="text-align: center;"><i>Исполнение 2</i></p> 
III	Элементы полярные и неполярные в прямоугольном (исполнение 1) и округленные с дискообразной (исполнение 2), прямоугольной (исполнение 3) и каплевидной (исполнение 4) формами корпуса и однонаправленными выводами	<div style="display: flex; justify-content: space-around;"> <div style="text-align: center;"> <p><i>Исполнение 1</i></p>  </div> <div style="text-align: center;"> <p><i>Исполнение 2</i></p>  </div> </div> <div style="display: flex; justify-content: space-around; margin-top: 20px;"> <div style="text-align: center;"> <p><i>Исполнение 3</i></p>  </div> <div style="text-align: center;"> <p><i>Исполнение 4</i></p>  </div> </div>
IV	Элементы в цилиндрическом корпусе с двумя однонаправленными выводами	

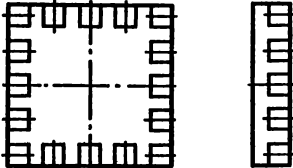
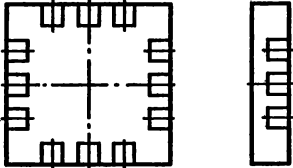
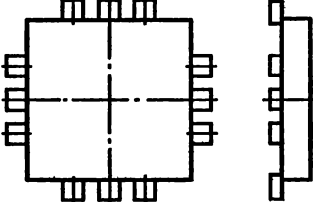

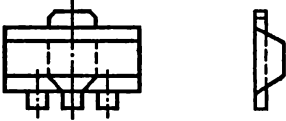
Номер группы	Характеристика группы	Упрощенное изображение корпуса
V	Элементы с цилиндрической формы корпуса с двумя (исполнение 1) и более (исполнение 2) однонаправленными выводами	<p style="text-align: center;"><i>Исполнение 1</i></p>  <p style="text-align: center;"><i>Исполнение 2</i></p> 
Va	Элементы с дискообразной (исполнение 1) и прямоугольной (исполнение 2) формами корпуса с тремя и более однонаправленными выводами	<p style="text-align: center;"><i>Исполнение 1</i></p>  <p style="text-align: center;"><i>Исполнение 2</i></p> 
VI	Элементы с прямоугольной или квадратной формами корпуса с тремя и более однонаправленными выводами	

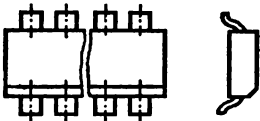
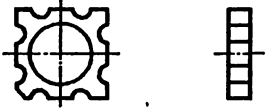
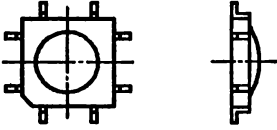
Номер группы	Характеристика группы	Упрощенное изображение корпуса
VII	Элементы в цилиндрическом корпусе с двумя и более однонаправленными выводами, требующими ориентации по полярности	
VIII	Элементы с прямоугольной (исполнения 1, 2, 3) и цилиндрической (исполнение 4) формами корпуса с тремя однонаправленными выводами, требующими ориентации по полярности (например, транзисторы и ИС в корпусах КТ-12, КТ-13, КТ-26, КТ-27, КТ-28)	<p><i>Исполнение 1</i> <i>Исполнение 2</i></p>  <p><i>Исполнение 3</i></p> <p><i>Исполнение 4</i></p>
IX	Элементы в стеклокерамическом (исполнение 1), пластмассовом (исполнение 2), керамическом (исполнение 3) корпусах прямоугольной формы с двусторонним расположением выводов, требующим ориентации по полярности (например, в корпусах подтипа 21)	<p><i>Исполнение 1</i></p>  <p><i>Исполнение 2</i></p> <p><i>Исполнение 3</i></p>

Номер группы	Характеристика группы	Упрощенное изображение корпуса
X	<p>Элементы в корпусе прямоугольном корпусе с двусторонним расположением выводов прямоугольного сечения, расположенными параллельно плоскости основания (исполнения 1-4) и с выводами по четырем сторонам (исполнения 5-8), например, в корпусах типа 4, подтипы 41, 42, 44</p>	<p style="text-align: center;">Исполнение 1</p>  <p style="text-align: center;">Исполнение 2</p>  <p style="text-align: center;">Исполнение 3</p>  <p style="text-align: center;">Исполнение 4</p>  <p style="text-align: center;">Исполнение 5</p> 

Номер группы	Характеристика группы	Упрощенное изображение корпуса
		<p style="text-align: center;"><i>Исполнение 6</i></p>  <p style="text-align: center;"><i>Исполнение 7</i></p>  <p style="text-align: center;"><i>Исполнение 8</i></p> 
XI	<p>Элементы полярные и неполярные безвыводные с цилиндрической (исполнение 1) и прямоугольной (исполнения 2, 3, 4) формами корпуса</p>	<p style="text-align: center;"><i>Исполнение 1</i></p>  <p style="text-align: center;"><i>Исполнение 2</i></p> 

Номер группы	Характеристика группы	Упрощенное изображение корпуса
		<p style="text-align: center;"><i>Исполнение 2</i></p>  <p style="text-align: center;"><i>Исполнение 4</i></p> 
XII	<p>Элементы на гибком носителе с четырехсторонним (исполнение 1) и двухсторонним (исполнение 2) расположением ленточных выводов из медной фольги с металлическим покрытием или из алюминиевой фольги</p>	<p style="text-align: center;"><i>Исполнение 1</i></p>  <p style="text-align: center;"><i>Исполнение 2</i></p> 

Номер группы	Характеристика группы	Упрощенное изображение корпуса
XIII	<p>Элементы в керамическом или пластмассовом носителе с выводами в виде контактных площадок (исполнения 1 и 2) и жестко ориентированными плоскими выводами (исполнение 3), например, в корпусах подтипов 45, 51</p>	<p><i>Исполнение 1</i></p>  <p><i>Исполнение 2</i></p>  <p><i>Исполнение 3</i></p> 
XIV	<p>Элементы в миниатюрном пластмассовом корпусе с жестко ориентированными плоскими выводами (исполнения 1-3), например, транзисторы в корпусах КТ-46, КТ-47, микросхемы в корпусе подтипа 43</p>	<p><i>Исполнение 1</i></p>  <p><i>Исполнение 2</i></p> 

Номер группы	Характеристика группы	Упрощенное изображение корпуса
		<p style="text-align: center;"><i>Исполнение 3</i></p> 
XV	<p>Элементы в керамическом или пластмассовом каркасе с выводами в виде металлизированных луженых контактных площадок (исполнение 1) или жестко ориентированными плоскими выводами (исполнение 2)</p>	<p style="text-align: center;"><i>Исполнение 1</i></p>  <p style="text-align: center;"><i>Исполнение 2</i></p> 

Конструкция элементов, материал выводов (или их покрытие) обеспечивают качественное подсоединение выводов к контактным площадкам платы приклеиванием, пайкой — для жестких выводов (плоских или в виде контактных площадок), сваркой и пайкой — для ленточных выводов.

Выводы элементов групп XIII и XV располагаются по четырем сторонам корпуса носителя (иногда на трех или двух). Число выводов элементов групп XIII и XV может быть следующим: 4, 6, 8, 10, 12, 14, 16, 18, 20, 22, 24, 28, 32, 36, 40, 42, 44, 48, 60, 64, 84, 88, 92, 96, 100, 104, 108, 112, а элементы группы XIV: 3, 4, 6, 8, 10, 12, 14, 16, 18, 20, 24.

Кроме распространенной технологии монтажа изделий на печатной плате со сквозными отверстиями широкое применение нашла новая технология поверхностного монтажа, предусматривающая пайку элементов на поверхность печатной платы. Эта технология позволяет роботизировать процесс монтажа и связать его с системой автоматизированного проектирования, автоматизировать проверку и сортировку элементной базы; она проще, де-

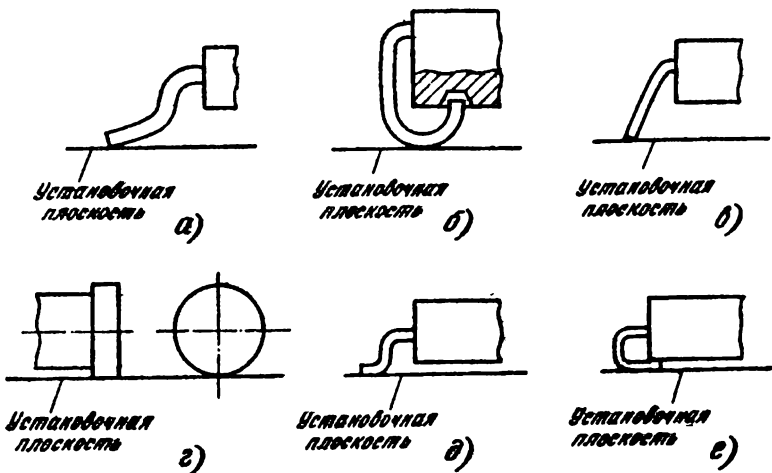


Рис. 1.2. Варианты форм выводов элементов для поверхностного монтажа.

шевле и используется для экономии места на печатных платах. Кроме того, не требуется сверлить отверстия в плате под каждый вывод корпуса, сокращаются размеры печатных плат из-за малых размеров компонентов, увеличивается устойчивость к воздействиям вибрации.

Для поверхностного монтажа разработаны специальные конструкции миниатюрных корпусов для групповых методов пайки с укороченными выводами и отформованными так, что монтаж выполняется непосредственно на контактные облуженные площадки печатных плат. Из-за малой длины выводов у них снижены значения паразитных индуктивностей, емкостей и сопротивлений. К миниатюрным корпусам, отличающимся размерами, конфигурацией, расположением и формой выводов, относятся:

микрокорпуса (подтип 43), имеющие по сравнению с корпусами с двухрядным расположением выводов (подтипы 21 и 22) меньшие массу и габариты; они стандартизованы в МЭК (Публикация 191-2);

кристаллоносители квадратной и прямоугольной формы, имеющие L-образные выводы (т. е. выводы загнуты под корпус), расположенные по четырем сторонам (подтип 45) с шагом 1,27, 1 и 0,63 мм и числом выводов от 18 до 124;

плоские корпуса с двусторонним и четырехсторонним расположением выводов (подтип 44);

безвыводные кристаллоносители, имеющие выводы в виде контактных площадок, расположенных в пределах проекции тела корпуса (подтип 51);

бескорпусные микросхемы на монтажном носителе.

По ГОСТ Р50044-92 (МЭК 191-6-90) «Микросхемы интегральные и приборы полупроводниковые для поверхностного монтажа» элементы для поверхностного монтажа удовлетворяют требованиям автоматизированной сборки аппаратуры без предварительной технологической подготовки (рихтовка, формовка, обрезка выводов), имеют форму и качество поверхностей, позволяющие проводить захват и удержание их вакуумным инструментом. Шаг выводов для них выбирается из ряда: 1,27 (как у зарубежных элементов); 1; 0,8; 0,65; 0,5; 0,4; 0,3 мм — для микросхем и 2,3; 1,9; 1,7; 1,5; 0,95; 0,65 мм — для полупроводниковых приборов (рис. 1.2).

В таких элементах предусматривается ключ, однозначно определяющий положение первого вывода, для микросхем — скос горизонтального или вертикального ребра корпуса на стороне расположения первого вывода и маркировочная метка на поверхности корпуса; для полупроводниковых приборов — форма и расположение выводов относительно установочной плоскости (плоскость, на которую свободно опираются выводы корпуса).

Микросхемы, предназначенные для поверхностного монтажа: в корпусах с двухрядным расположением выводов, сформованных в стороны от корпуса; с четырехсторонним расположением выводов, сформованных в стороны от корпуса; с четырехсторонним расположением выводов, сформованных под корпус (типы 4501— 4520).

Полупроводниковые приборы, предназначенные для поверхностного монтажа: диоды в цилиндрических безвыводных корпусах и в прямоугольном корпусе с ленточными формованными выводами; транзисторы в прямоугольных корпусах с формованными выводами (КТ-46, КТ-48), в корпусах с теплоотводом (КТ-47, КТ-49), диоды в корпусе КД-29, резисторы, конденсаторы и другие элементы.

1.6. Особенности применения микросхем

Микросхемы подвергаются воздействию различных внешних факторов: механических, температурных, химических и электрических. Механические воздействия прикладываются к микросхемам на операциях комплектации, формовки и обрезки выводов,

установки и приклеивания их к плате. Температурные воздействия связаны с операциями лужения, пайки, демонтажа. Химические воздействия проявляются при флюсовании, очистке плат от остатков флюса, влагозащите и демонтаже. Электрические воздействия связаны с настройкой и испытаниями РЭА, а также появлением зарядов статического электричества, когда необходимо принимать специальные меры по уменьшению и отводу статических зарядов.

В разделе «Справочные сведения» приводятся значения параметров микросхем для двух режимов эксплуатации.

Предельно-допустимые электрические режимы — это режимы применения, в пределах которых изготовитель микросхем обеспечивает ее работоспособность в течение наработки, установленной в технических условиях.

Предельные электрические режимы — это режимы применения, при которых параметры микросхем не регламентируются, а после снятия воздействия и перехода на предельно-допустимые электрические режимы электрические параметры соответствуют норме. За пределами этих режимов микросхема может быть повреждена.

Неправильные режимы эксплуатации и применения могут привести к появлению дефектов в микросхемах, проявляющихся в нарушении герметичности корпуса, травлении материала покрытия корпусов и их маркировки, перегреву кристалла и выводов, нарушению внутренних соединений, что может приводить к постепенным и полным отказам микросхем.

Формовка выводов микросхем

При подготовке микросхем к монтажу на печатные платы (операции рихтовки, формовки и обрезки выводов) выводы подвергаются растяжению, изгибу и сжатию. Поэтому при выполнении операций по формовке необходимо следить, чтобы растягивающее усилие было минимальным. В зависимости от сечения выводов микросхем оно не должно превышать определенных значений (например, для сечения выводов от 0,1 до 2 мм² — не более 0,245...19,6 Н).

Формовка выводов прямоугольного поперечного сечения должна производиться с радиусом изгиба не менее удвоенной толщины вывода, а выводов круглого сечения — с радиусом изгиба не менее двух диаметров вывода (если в ТУ не указывается конкретное значение). Участок вывода на расстоянии 1 мм от тела корпуса не должен подвергаться изгибающим и крутящим дефор-

мациям. Обрезка незадействованных выводов микросхем допускается на расстоянии 1 мм от тела корпуса.

В процессе операций формовки и обрезки не допускаются сколы и насечки стекла и керамики в местах заделки выводов в тело корпуса и деформация корпуса. В радиолюбительской практике формовка выводов может проводиться вручную с помощью пинцета с соблюдением приведенных мер предосторожности, предотвращающих нарушение герметичности корпуса микросхемы и его деформацию.

Лужение и пайка микросхем

Основным способом соединения микросхем с печатными платами является пайка выводов, обеспечивающая достаточно надежное механическое крепление и электрическое соединение выводов микросхем с проводниками платы.

Для получения качественных паяных соединений производят лужение выводов корпуса микросхемы припоями и флюсами тех же марок, что и при пайке. При замене микросхем в процессе настройки и эксплуатации РЭА производят пайку различными паяльниками с предельной температурой припоя 250°C , предельным временем пайки не более 2 с и минимальным расстоянием от тела корпуса до границы припоя по длине вывода 1,3 мм.

Качество операции лужения должно определяться следующими признаками:

минимальная длина участка лужения по длине вывода от его торца должна быть не менее 0,6 мм, причем допускается наличие «сосул» на концах выводов микросхем;

равномерное покрытие припоем выводов;

отсутствие перемычек между выводами.

При лужении нельзя касаться припоем гермовыводов корпуса. Расплавленный припой не должен попадать на стеклянные и керамические части корпуса.

Необходимо поддерживать и периодически контролировать (через 1...2 ч) температуру жала паяльника с погрешностью не хуже $\pm 5^{\circ}\text{C}$. Кроме того, должен быть обеспечен контроль времени контактирования выводов микросхем с жалом паяльника, а также контроль расстояния от тела корпуса до границы припоя по длине выводов. Жало паяльника должно быть заземлено (переходное сопротивление заземления не более 5 Ом).

Рекомендуются следующие режимы пайки выводов микросхем для различных типов корпусов:

максимальная температура жала паяльника для микросхем с планарными выводами 265° С, со штырьковыми выводами 280° С;

максимальное время касания каждого вывода жалом паяльника 3 с;

минимальное время между пайками соседних выводов 3 с;

минимальное расстояние от тела корпуса до границы припоя по длине вывода 1 мм;

минимальное время между повторными пайками одних и тех же выводов 5 мин.

При пайке корпусов микросхем с планарными выводами допускаются: заливная форма пайки, при которой контуры отдельных выводов полностью скрыты под припоем со стороны пайки соединения на плате; неполное покрытие припоем поверхности контактной площадки по периметру пайки, но не более чем в двух местах, не превышающих 15% от общей площади; наплывы припоя конусообразной и скругленной форм в местах отрыва паяльника; небольшое смещение вывода в пределах контактной площадки, растекание припоя (только в пределах длины выводов, пригодной для монтажа).

Растекание припоя со стороны корпусов должно быть ограничено пределами контактных площадок. Торец вывода может быть нелуженым. Монтажные металлизированные отверстия должны быть заполнены припоем на высоту не менее 2/3 толщины платы.

Растекание припоя по выводам микросхем не должно уменьшать минимальное расстояние от корпуса до места пайки, т. е. быть в пределах зоны, пригодной для монтажа и оговоренной в технической документации. На торцах выводов допускается отсутствие припоя.

Через припой должны проявляться контуры входящих в соединение выводов. При пайке не допускается касание расплавленным припоем изоляторов выводов и затекание припоя под основание корпуса. Жало паяльника не должно касаться корпуса микросхемы.

Допускается однократное исправление дефектов пайки отдельных выводов. При исправлении дефектов пайки микросхем со штырьковыми выводами не допускается исправление дефектных соединений со стороны установки корпуса на плату.

После пайки места паяных соединений необходимо очистить от остатков флюса жидкостью, рекомендованной в ТУ на микросхемы.

Все отступления от рекомендованных режимов лужения и пайки указываются в ТУ на конкретные типы микросхем.

Установка микросхем на платы

Установка и крепление микросхем на платах должны обеспечивать их нормальную работу в условиях эксплуатации РЭА.

Микросхемы устанавливаются на двух- или многослойные печатные платы с учетом ряда требований, основными из которых являются:

- получение необходимой плотности компоновки;
- надежное механическое крепление микросхемы и электрическое соединение ее выводов с проводниками платы;
- возможность замены микросхемы при изготовлении и настройке узла;
- эффективный отвод теплоты за счет конвекции воздуха или с помощью теплоотводящих шин;
- исключение деформации корпусов микросхем, так как прогиб платы в несколько десятых миллиметра может привести либо к растрескиванию герметизирующих швов корпуса, либо к деформации дна и отрыву от него подложки или кристалла;
- возможность покрытия влагозащитным лаком без попадания его на места, не подлежащие покрытию.

Шаг установки микросхем на платы должен быть кратен 2,5; 1,25 или 0,5 мм (в зависимости от типа корпуса). Микросхемы с расстоянием между выводами, кратным 2,5 мм, должны располагаться на плате так, чтобы их выводы совпадали с узлами координатной сетки платы.

Если прочность соединения всех выводов микросхемы с платой в заданных условиях эксплуатации меньше, чем утреннее значение массы микросхемы с учетом динамических перегрузок, то используют дополнительное механическое крепление.

В случае необходимости плата с установленными микросхемами должна быть защищена от климатических воздействий. Микросхемы недопустимо располагать в магнитных полях трансформаторов, дросселей и постоянных магнитов.

Микросхемы со штырьковыми выводами устанавливают только с одной стороны платы, с планарными выводами — либо с одной стороны, либо с обеих сторон платы.

Для ориентации микросхем на плате должны быть предусмотрены «ключи», определяющие положение первого вывода микросхемы.

Устанавливать микросхемы в корпусах типа 1 на плату в металлизированные отверстия следует без дополнительного крепления с зазором $1^{+0,5}$ мм между установочной плоскостью и плоскостью основания корпуса.

Для улучшения механического крепления допускается устанавливать микросхемы в корпусах типа 1 на изоляционных прокладках толщиной $1,0 \times 1,5$ мм. Прокладка крепится к плате или всей плоскости основания корпуса клеем или обволакивающим лаком. Прокладку следует размещать под всей площадью корпуса или между выводами на площади не менее $2/3$ площади основания; при этом ее конструкция должна исключать возможность касания выступающих изоляторов выводов.

Микросхемы в корпусах типа 2 следует устанавливать на платы с металлизированными отверстиями с зазором между платой и основанием корпуса, который обеспечивается конструкцией выводов.

Микросхемы в корпусах типа 3 с неформуемыми (жесткими) выводами устанавливают на плату с металлизированными отверстиями с зазором $1^{+0,5}$ мм между установочной плоскостью и плоскостью основания корпуса. Микросхемы с формуемыми (мягкими) выводами устанавливают на плату с зазором $3^{+0,5}$ мм. Если аппаратура подвергается повышенным механическим воздействиям при эксплуатации, то при установке микросхем должны применяться жесткие прокладки из электроизоляционного материала. Прокладка должна быть приклеена к плате и основанию корпуса и ее конструкция должна обеспечивать целостность гермовводов микросхемы (место заделки выводов в тело корпуса).

Установка микросхем в корпусах типов 1–3 на коммутационные платы с помощью отдельных промежуточных шайб не допускается.

Микросхемы в корпусах типа 4 с отформованными выводами можно устанавливать вплотную на плату или на прокладку с зазором до 0,3 мм; при этом дополнительное крепление обеспечивается обволакивающим лаком. Зазор может быть увеличен до 0,7 мм, но при этом зазор между плоскостью основания корпуса и платой должен быть полностью заполнен клеем. Допускается установка микросхем в корпусах типа 4 с зазором 0,3...0,7 мм без дополнительного крепления, если не предусматриваются повышенные механические воздействия. При установке микросхем в корпусах типа 4 допускается смещение свободных концов выводов в горизонтальной плоскости в пределах $\pm 0,2$ мм для их совмещения с контактными площадками. В вертикальной плоскости свободные концы выводов можно перемещать в пределах $\pm 0,4$ мм от положения выводов после формовки.

Приклеивание микросхем к платам рекомендуется осуществлять клеем ВК-9 или АК-20, а также мастикой ЛН. Температура сушки материалов, используемых для крепления микросхем на

платы, не должна превышать предельно допустимую для эксплуатации микросхемы. Рекомендуемая температура сушки $65 \pm 5^\circ \text{C}$. При приклеивании микросхем к плате усилие прижатия не должно превышать 0,08 мкПа.

Не допускается приклеивать микросхемы клеем или мастикой, нанесенными отдельными точками на основание или торцы корпуса, так как это может привести к деформации корпуса.

Для повышения устойчивости к климатическим воздействиям платы с микросхемами покрывают, как правило, защитными лаками УР-231 или ЭП-730. Оптимальная толщина покрытия лаком УР-231 составляет 35...55 мкм, лаком ЭП-730 — 35...100 мкм. Платы с микросхемами рекомендуется покрывать в три слоя.

При покрытии лаком плат с микросхемами, установленными с зазорами, недопустимо наличие лака под микросхемами в виде перемычек между основанием корпуса и платой.

При установке микросхем на платы необходимо избегать усилий, приводящих к деформации корпуса, отклеиванию подложки или кристалла от посадочного места в корпусе, обрыву внутренних соединений микросхемы.

Защита микросхем от электрических воздействий

Из-за малых размеров элементов микросхем и высокой плотности упаковки элементов на поверхности кристалла они чувствительны к разрядам статического электричества. Одной из причин их отказов является воздействие разрядов статического электричества (СЭ), которое вызывает электрические, тепловые и механические воздействия, приводящие к появлению дефектов в микросхемах и ухудшению их параметров.

Статическое электричество отрицательно влияет на МОП- и КМОП-приборы, некоторые типы биполярных приборов и микросхемы (особенно ТТЛШ, пробивающиеся при энергии СЭ в 3 раза меньшей, чем ТТЛ). МОП-приборы с металлическим затвором более восприимчивы к СЭ, чем приборы с кремниевым затвором.

Статическое электричество всегда накапливается на теле человека при его движении (хождении, движении руками или корпусом). При этом могут накапливаться потенциалы в несколько тысяч вольт, что при разряде на чувствительный к СЭ элемент может вызвать появление дефектов, деградацию его характеристики или разрушение из-за электрических, тепловых и механических воздействий.

Для обнаружения и контроля уровня СЭ и его устранения или нейтрализации используются различные приборы и приспособления, обеспечивающие одинаковый потенциал инструментов операторов и полупроводниковых приборов путем применения электропроводящих материалов или заземления. Например, заземляющие (антистатические) браслеты, укрепляемые на запястье и соединенные через высокое сопротивление (1...100 МОм) с землей (для защиты работающего), является одним из наиболее эффективных средств нейтрализации СЭ, накапливающегося на теле человека, так как через них заряд СЭ может стекать на землю.

Кроме того, используются защитные токопроводящие коврики, столы и стулья из проводящего покрытия, заземленная одежда операторов (халаты, нарукавники, фатуки) из антистатического материала (хлопчатобумажный или синтетический материалы, пропитанные антистатическими растворами, материал с вплетенным экраном из пленки из нержавеющей стали).

Для уменьшения влияния статического электричества необходимо пользоваться рабочей одеждой из малоэлектризующихся материалов, например халатами из хлопчатобумажной ткани, обувью на кожаной подошве. Не рекомендуется применять одежду из шелка, капрона, лавсана.

Для покрытия поверхностей рабочих столов и полов малоэлектризующимися материалами необходимо принять меры по снижению удельного поверхностного сопротивления покрытий. Рабочие столы следует покрывать металлическими листами размером 100×200 мм, соединенными через ограничительное сопротивление 10^6 Ом с заземляющей шиной.

Оборудование и инструмент, не имеющие питания от сети, подключаются к заземляющей шине через сопротивление 10^6 Ом. Оснастку и инструмент, которые питаются от сети, подключают к заземляющей шине непосредственно.

Должен быть обеспечен непрерывный контакт оператора с «землей» с помощью специального антистатического браслета, соединенного через высоковольтный резистор (например, типа КЛВ на напряжение 110 кВ). В рабочем помещении рекомендуется обеспечивать влажность воздуха не ниже 50—60%.

Демонтаж микросхем

Если демонтируются микросхемы с планарными выводами, то следует удалить лак в местах пайки выводов, отпаять выводы по режиму, не нарушающему режим пайки, указанной в паспорте микросхемы, приподнять концы выводов в местах их заделки

в гермоввод, снять микросхему с платы термомеханическим путем с помощью специального приспособления, нагреваемого до температуры, исключающей перегрев корпуса микросхемы выше температуры, указанной в паспорте. Время нагрева должно быть достаточным для снятия микросхемы без трещин, сколов и нарушений конструкции корпуса. Концы выводов допускается приподнимать на высоту 0,5...1 мм, исключая при этом изгиб выводов в местах заделки, что может привести к разгерметизации микросхемы.

При демонтаже микросхем со штырьковыми выводами удаляют лак в местах пайки выводов, отпаивают выводы специальным паяльником (с отсосом припоя), снимают микросхему с платы (не допуская трещин, сколов стекла и деформации корпуса и выводов). При необходимости допускается (если корпус прикреплен к плате лаком или клеем) снимать микросхемы термомеханическим путем, исключающим перегрев корпуса, или с помощью химических растворителей, не оказывающих влияния на покрытие, маркировку и материал корпуса.

Возможность повторного использования демонтированных микросхем указывается в ТУ на их поставку.

Серии К1564, КР1564, КФ1564

В состав серий К1564, КР1564, КФ1564, изготовленных по КМОП технологии с поликремниевым затвором и предназначенных для создания микропроцессорных систем и арифметических устройств, входят типы:

КР1564АГ1 — мультивибратор с триггером Шмитта на входе;

КР1564АГ3 — два одновибратора с повторным запуском;

КР1564АП3 — два четырехразрядных шинных формирователя с инверсией и тремя состояниями на выходе;

КР1564АП4 — два четырехразрядных шинных формирователя с тремя состояниями на выходе;

КР1564АП5 — два четырехразрядных шинных формирователя с тремя состояниями на выходе;

КР1564АП6 — восьмиразрядный двунаправленный шинный формирователь с тремя состояниями на выходе;

КР1564АП9 — восьмиразрядный двунаправленный шинный формирователь с тремя состояниями на выходе;

КР1564АП25 — восьмиразрядный двунаправленный шинный формирователь с тремя состояниями на выходе;

КР1564АП26 — восьмиразрядный двунаправленный шинный формирователь с тремя состояниями на выходе;

КР1564ГГ1 — два управляемых мультивибратора;

КР1564ИВ3 — приоритетный шифратор 10×4;

КР1564ИД3 — дешифратор-демультиплексор 4×16;

КР1564ИД4 — вдвоенный дешифратор-мультиплексор 2×4;

КР1564ИД5 — вдвоенный дешифратор-мультиплексор 2×4 с открытым стоком;

К1564ИД7, КР1564ИД7 — двоичный дешифратор на 8 направлений;

КР1564ИД14 — два дешифратора 2×4;

КР1564ИД23 — двоично-десятичный дешифратор для управления семисегментным индикатором;

КР1564ИЕ6 — четырехразрядный синхронный реверсивный десятичный счетчик с параллельной загрузкой;

- КР1564ИЕ7 — четырехразрядный синхронный реверсивный двоичный счетчик с параллельной загрузкой;
- КР1564ИЕ9 — четырехразрядный синхронный двоично-десятичный счетчик;
- КР1564ИЕ10 — четырехразрядный двоичный счетчик;
- КР1564ИЕ15 — четырехразрядный асинхронный двоичный счетчик;
- КР1564ИЕ18 — четырехразрядный двоичный счетчик;
- КР1564ИЕ19 — два четырехразрядных двоичных счетчика;
- КР1564ИП5 — девятиразрядная схема контроля четности;
- КР1564ИП7 — четырехшинный передатчик с тремя состояниями на выходе;
- К1564ИР8, КР1564ИР8 — восьмиразрядный сдвиговый регистр с последовательным входом и параллельным выходом;
- КР1564ИР9 — восьмиразрядный регистр с параллельно-последовательным вводом информации;
- КР1564ИР10 — восьмиразрядный регистр сдвига с последовательно-параллельным вводом информации;
- КР1564ИР22 — восьмиразрядный регистр-защелка с потенциальным управлением;
- КР1564ИР23 — восьмиразрядный регистр-защелка с импульсным управлением;
- КР1564ИР35 — восьмиразрядный D-триггер;
- КР1564ИР37 — триггер D-типа на три состояния;
- КР1564ИР40 — восьмиразрядный регистр-защелка с инверсным выходом;
- КР1564ИР41 — восьмиразрядный триггер D-типа с инверсным выходом на три состояния;
- КР1564КП2 — сдвоенный цифровой селектор-мультиплексор 4-1;
- КР1564КП7 — селектор-мультиплексор данных на 8 каналов со стробированием;
- К1564КП11, КР1564КП11 — четырехразрядный селектор 2-1 с тремя состояниями на выходе;
- К1564КП12, КР1564КП12 — двухразрядный 4-канальный коммутатор с тремя состояниями на выходе;
- К1564КП13, КР1564КП13 — четыре двухвходовых мультиплексора с запоминанием;
- КР1564КП14 — четырехразрядный селектор-мультиплексор с инверсией и тремя состояниями на выходе;
- КР1564КП15 — восьмивходовой селектор-мультиплексор с тремя состояниями на выходе;
- КР1564КП16 — четырехразрядный селектор-мультиплексор 2-1;
- КР1564КП18 — четырехразрядный селектор-мультиплексор с инверсией;

КР1564КТ3, КФ1564КТ3 — четыре двунаправленных переключателя;

К1564ЛА1, КР1564ЛА1 — два логических элемента 4И-НЕ;

К1564ЛА2, КР1564ЛА2 — логический элемент 8И-НЕ;

К1564ЛА3, КР1564ЛА3 — четыре логических элемента 2И-НЕ;

К1564ЛА4, КР1564ЛА4 — три логических элемента 3И-НЕ;

КР1564ЛА7 — два логических элемента 4И-НЕ с открытым

стоком;

КР1564ЛА9 — четыре логических элемента 2И-НЕ с откры-

тым стоком;

К1564ЛЕ1, КР1564ЛЕ1 — четыре логических элемента 2ИЛИ-НЕ;

К1564ЛЕ4, КР1564ЛЕ4 — три логических элемента 3ИЛИ-НЕ;

КР1564ЛЕ5 — четыре логических элемента 2ИЛИ-НЕ с повышенной нагрузочной способностью;

К1564ЛЕ9, КР1564ЛЕ9 — два логических элемента 4ИЛИ-НЕ;

К1564ЛИ1, КР1564ЛИ1 — четыре логических элемента 2И;

КР1564ЛИ2 — четыре логических элемента 2И с открытым

стоком;

К1564ЛИ3, КР1564ЛИ3 — три логических элемента 3И;

К1564ЛЛ1, КР1564ЛЛ1 — четыре логических элемента 2ИЛИ;

К1564ЛН1, КР1564ЛН1 — шесть логических элементов НЕ;

КР1564ЛН2 — шесть логических элементов НЕ с открытым

стоком;

КР1564ЛН7 — шесть инверсных буферов с тремя состояниями на выходе;

КР1564ЛН9 — шесть логических элементов НЕ с тремя состояниями на выходе;

К1564ЛП5, КР1564ЛП5 — четыре двухвходовых элемента Иключающее ИЛИ;

КР1564ЛП8 — четыре буферных элемента с тремя состояниями;

КР1564ЛП10 — шесть повторителей с тремя состояниями;

К1564ЛП11, КР1564ЛП11 — шесть повторителей с тремя состояниями;

К1564ЛП13, КР1564ЛП13 — четыре двухвходовых элемента Иключающее ИЛИ-НЕ;

К1564ЛР11, КР1564ЛР11 — логические элементы 2-2И-2ИЛИ-НЕ, 3-3И-2ИЛИ-НЕ;

К1564ПУ1, КР1564ПУ1 — шесть инвертирующих понижающих преобразователей логических уровней;

К1564ПУ2, КР1564ПУ2 — шесть понижающих преобразователей логических уровней;

К1564СП1, КР1564СП1 — четырехразрядная схема сравнения двух чисел;

КР1564ТВ9 — два JK-триггера со сбросом;
 КР1564ТВ15 — два JK-триггера со сбросом;
 К1564ТЛ2, КР1564ТЛ2 — шесть триггеров Шмитта с инверсией;
 КР1564ТМ2 — два D-триггера;
 К1564ТМ5, КР1564ТМ5 — четыре D-триггера;
 К1564ТМ7 — четыре D-триггера;
 К1564ТМ8, КР1564ТМ8 — четыре D-триггера с прямыми и инверсными выходами;
 КР1564ТМ9 — шесть D-триггеров.

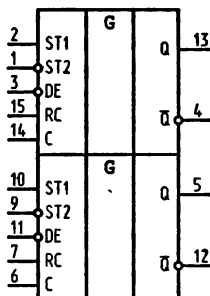
ИС серии КР1564 по сравнению с ИС серий К564, КР564 имеют более высокое быстродействие, нагрузочную способность и меньшее изменение времени задержки в зависимости от емкостной нагрузки. Преимуществом ИС этой серии по сравнению с КМОП ИС с металлическими затворами является значительно больший уровень выходного тока, что позволяет работать на большие токовые и емкостные нагрузки.

ИС серии КР1564 аналогичны по параметрам соответствующим зарубежным ИС серий MM74НС фирмы National Semiconductor Corp., MC74НС фирмы Motorola, CD74НС фирмы RCA, PC74НС фирмы Valvo, TC74НС фирмы Toshiba.

КР1564АГ3

Микросхема представляет собой 2 одно-вибратора с повторным запуском. В состав ИС входят 3 формирователя, блок триггеров, 2 усилителя и узел опорного напряжения. Корпус типа 238.16-1, масса не более 1,5 г.

Назначение выводов: 1, 9 — входы пуска отрицательным фронтом $\overline{ST2}$; 2, 10 — входы пуска положительным фронтом $ST1$; 3, 11 — входы блокировки \overline{DE} ; 4, 12 — выходы инверсные \overline{Q} ; 5, 13 — выходы прямые Q ; 6, 14 — для подключения конденсатора; 7, 15 — для подключения резистора и конденсатора; 8 — общий; 16 — напряжение питания.



Условное графическое обозначение КР1564АГ3

Электрические параметры

Напряжение питания 2...6 В
 Выходное напряжение высокого уровня:
 при $U_{п} = 2$ В, $U_{вх}^0 = 0,3$ В, $U_{вх}^1 = 1,5$ В,
 $I_{вх}^1 = 20$ мкА $\geq 1,9$ В

при $U_{\Pi}=4,5$ В, $U_{\text{ВХ}}^0=0,9$ В, $U_{\text{ВХ}}^1=3,15$ В, $I_{\text{ВЫХ}}^1=20$ мкА	$\geq 4,4$ В
при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=1,2$ В, $U_{\text{ВХ}}^1=4,2$ В, $I_{\text{ВЫХ}}^1=20$ мкА	$\geq 5,9$ В
при $U_{\Pi}=4,5$ В, $U_{\text{ВХ}}^0=0,9$ В, $U_{\text{ВХ}}^1=3,15$ В, $I_{\text{ВЫХ}}^1=4$ мА	$\geq 3,98$ В
при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=1,2$ В, $U_{\text{ВХ}}^1=4,2$ В, $I_{\text{ВЫХ}}^1=5,2$ мА	$\geq 5,48$ В

Выходное напряжение низкого уровня

при $U_{\Pi}=2; 4,5; 6$ В; $U_{\text{ВХ}}^0=0,3; 0,9; 1,2$ В, $I_{\text{ВЫХ}}^1=20$ мкА	$\leq 0,1$ В
при $U_{\Pi}=4,5$ В, $U_{\text{ВХ}}^0=0,9$ В, $I_{\text{ВЫХ}}^1=4$ мА	$\leq 0,26$ В
при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=1,2$ В, $I_{\text{ВЫХ}}^1=6$ мА	$\leq 0,26$ В

Входной ток низкого уровня при $U_{\text{ПИТ}}=6$ В, $U_{\text{ВХ}}^1=6$ В:

по выводам 1...3, 9...11	$\leq 0,1$ мкА
по выводам 7, 15	$\leq 0,5$ мкА

Входной ток высокого уровня при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=0$ В:

по выводам 1...3, 9...11	$\leq 0,1$ мкА
по выводам 7, 15	$\leq 0,5$ мкА

Ток потребления:

при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=0$ В, $U_{\text{ВХ}}^1=6$ В (по выводам 7, 15)	≤ 80 мкА
при $U_{\Pi}=4,5$ В, $U_{\text{ВХ}}^1=2,25$ В	≤ 1 мкА
при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^1=3$ В	≤ 2 мкА

Время задержки распространения сигнала

при включении

от вывода 5 к выводам 9...11, от вывода 13
к выводам 1...3:

при $U_{\Pi}=4,5$ В, $C_{\text{Н}}=50$ пФ	≤ 42 нс
при $U_{\Pi}=6$ В, $C_{\text{Н}}=50$ пФ	≤ 32 нс
при $U_{\Pi}=2$ В, $C_{\text{Н}}=50$ пФ	≤ 69 нс
при $U_{\Pi}=5$ В, $C_{\text{Н}}=15$ пФ	≤ 33 нс

от вывода 5 к выводу 11, от вывода 13

к выводу 3:

при $U_{\Pi}=4,5$ В, $C_{\text{Н}}=50$ пФ	≤ 114 нс
при $U_{\Pi}=6$ В, $C_{\text{Н}}=50$ пФ	≤ 34 нс
при $U_{\Pi}=2$ В, $C_{\text{Н}}=50$ пФ	≤ 28 нс
при $U_{\Pi}=5$ В, $C_{\text{Н}}=15$ пФ	≤ 27 нс

Время задержки распространения сигнала

при выключении

от вывода 5 к выводам 9...11, от вывода 13
к выводам 1...3:

при $U_{\Pi}=4,5$ В, $C_{\text{Н}}=50$ пФ	≤ 48 нс
при $U_{\Pi}=6$ В, $C_{\text{Н}}=50$ пФ	≤ 38 нс
при $U_{\Pi}=2$ В, $C_{\text{Н}}=50$ пФ	≤ 197 нс

при $U_{п}=5$ В, $C_{н}=15$ пФ	≤ 42 нс
от вывода 12 к выводу 11, от вывода 4 к выводу 3:	
при $U_{п}=4,5$ В, $C_{н}=50$ пФ	≤ 36 нс
при $U_{п}=6$ В, $C_{н}=50$ пФ	≤ 29 нс
при $U_{п}=2$ В, $C_{н}=50$ пФ	≤ 116 нс
при $U_{п}=5$ В, $C_{н}=15$ пФ	≤ 33 нс
Длительность выходного импульса:	
при $U_{п}=5$ В, $C_{вх}=28$ пФ, $R_{вх}=2$ кОм	≤ 400 нс
при $U_{п}=2$ В, $C_{вх}=28$ пФ, $R_{вх}=6$ кОм	≤ 1500 нс
при $U_{п}=4,5$ В, $C_{вх}=28$ пФ, $R_{вх}=2$ кОм	≤ 450 нс
при $U_{п}=6$ В, $C_{вх}=28$ пФ, $R_{вх}=2$ кОм	≤ 380 нс
при $U_{п}=5$ В, $C_{вх}=1000$ пФ, $R_{вх}=10$ кОм	≥ 0,01 мс
при $U_{п}=4,5$ В, $C_{вх}=0,1$ мкФ, $R_{вх}=10$ кОм	0,9...1,1 мс
Время перехода при включении (выключении):	
при $U_{п}=2$ В, $C_{н}=50$ пФ	≤ 75 нс
при $U_{п}=4,5$ В, $C_{н}=50$ пФ	≤ 15 нс
при $U_{п}=6$ В, $C_{н}=50$ пФ	≤ 13 нс
Входная емкость (выводы 7, 15)	≤ 20 пФ
Входная емкость (кроме выводов 7, 15)	≤ 10 пФ

Таблица истинности

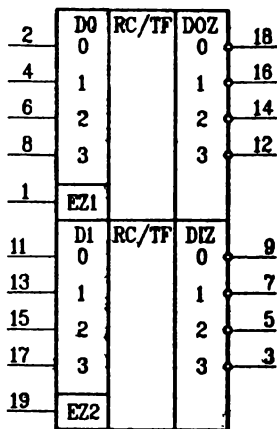
$\overline{ST2}$	ST1	\overline{DE}	Q	\overline{Q}
1	X	1	0	1
X	0	1	0	1
0	┐	1	┐	┐
┐	1	1	┐	┐
X	X	0	0	1
0	1	┐	┐	┐

Примечания. ┐, ┐ — сформированный импульс на выходе; X — входное состояние безразлично; ┐, ┐ — переход входного воздействия из 1 в 0; из 0 в 1.

КР1564АПЗ

Микросхема представляет собой 2 четырехразрядных шинных формирователя с инверсией и тремя состояниями на выходе. В состав ИС входят 2 формирователя и 8 буферов. Корпус типа 2140.20-8, масса не более 4 г.

Назначение выводов: 1, 19 — входы разрешения состояния высокого импеданса EZ1, EZ2; 2, 4, 6, 8 — входы данных



Условное графическое обозначение КР1564АП3

$D0.0...D0.3$; 3, 5, 7, 9 — выходы данных $\overline{D1.3...D1.0}$; 10 — общий; 11, 13, 15, 17 — входы данных $D1.0...D1.3$; 12, 14, 16, 18 — выходы данных $\overline{D0.3...D0.0}$; 20 — напряжение питания.

Таблица истинности

EZ	D	\overline{D}
0	0	1
0	1	0
1	0	Z
1	1	Z

Примечание. Z — состояние «отключено» на выходе

Электрические параметры

- Напряжение питания 2...6 В
- Выходное напряжение высокого уровня:
- при $U_{\text{п}}=2$ В, $U_{\text{вх}}^0=0,3$ В, $U_{\text{вх}}^1=1,5$ В,
 $I_{\text{вх}}^1=20$ мкА $\geq 1,9$ В
- при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $U_{\text{вх}}^1=3,15$ В,
 $I_{\text{вх}}^1=20$ мкА $\geq 4,4$ В
- при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=1,2$ В, $U_{\text{вх}}^1=4,2$ В,
 $I_{\text{вх}}^1=20$ мкА $\geq 5,9$ В
- при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $U_{\text{вх}}^1=3,15$ В,
 $I_{\text{вх}}^1=6$ мА $\geq 3,98$ В
- при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=1,2$ В, $U_{\text{вх}}^1=4,2$ В,
 $I_{\text{вх}}^1=7,8$ мА $\geq 5,48$ В
- Выходное напряжение низкого уровня
- при $U_{\text{п}}=2; 4,5; 6$ В; $U_{\text{вх}}^0=0,3; 0,9; 1,2$ В,
 $I_{\text{вх}}^1=20$ мкА $\leq 0,1$ В
- при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $I_{\text{вх}}^1=6$ мА $\leq 0,26$ В
- при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=1,2$ В, $I_{\text{вх}}^1=7,8$ мА $\leq 0,26$ В
- Входной ток низкого уровня при $U_{\text{п}}=6$ В,
 $U_{\text{вх}}^1=6$ В $\leq 0,1$ мкА
- Входной ток высокого уровня при $U_{\text{п}}=6$ В,
 $U_{\text{вх}}^0=0$ В $\leq 0,1$ мкА
- Выходной ток в состоянии «выключено» $U_{\text{п}}=6$ В .. $\leq 0,5$ мкА
- Ток потребления при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$ В, $U_{\text{вх}}^1=6$ В
(по выводу 20) ≤ 8 мкА

Время задержки распространения сигнала

при включении (выключении):

при $U_{\text{п}}=2$ В, $C_{\text{н}}=50$ пФ	≤ 100 нс
при $U_{\text{п}}=2$ В, $C_{\text{н}}=150$ пФ	≤ 150 нс
при $U_{\text{п}}=4,5$ В, $C_{\text{н}}=50$ пФ	≤ 20 нс
при $U_{\text{п}}=4,5$ В, $C_{\text{н}}=150$ пФ	≤ 30 нс
при $U_{\text{п}}=6$ В, $C_{\text{н}}=50$ пФ	≤ 17 нс
при $U_{\text{п}}=6$ В, $C_{\text{н}}=150$ пФ	≤ 26 нс

Время задержки распространения сигнала при переходе из состояния «выключено» в состояние вы-

сокого (низкого) уровня при $U_{\text{п}}=5$ В, $C_{\text{н}}=50$ пФ,

$R_{\text{н}}=1$ КОм, от выводов 2, 4, 6, 8, 11, 13, 15, 17

к выводам 3, 5, 7, 9, 12, 14, 16, 18

Время задержки распространения сигнала при переходе из состояния высокого (низкого) уровня

в состояние «выключено» при $U_{\text{п}}=6,5$ В, $C_{\text{н}}=50$ пФ,

$R_{\text{н}}=1$ КОм

Время перехода при включении (выключении)

от выводов 2, 4, 6, 8, 11, 13, 15, 17 к выводам

3, 5, 7, 9, 12, 14, 16, 18:

при $U_{\text{п}}=2$ В, $C_{\text{н}}=50$ пФ, $R_{\text{н}}=1$ КОм

при $U_{\text{п}}=4,5$ В, $C_{\text{н}}=50$ пФ, $R_{\text{н}}=1$ КОм

при $U_{\text{п}}=6$ В, $C_{\text{н}}=50$ пФ, $R_{\text{н}}=1$ КОм

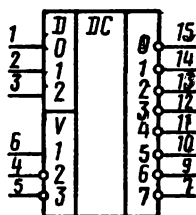
Входная емкость

Выходная емкость

К1564ИД7, КР1564ИД7

Микросхемы представляют собой двоичный дешифратор на 8 направлений. Корпус типа 238.16—1, масса не более 1,5 г.

Назначение выводов: 1...3 — входы информационные $D_0...D_2$; 4, 5 — входы разрешения $\overline{V_2}$, $\overline{V_3}$; 6 — вход разрешения V_1 ; 7, 9, 10...15 — выходы $Y_7...Y_0$; 8 — общий; 16 — напряжение питания.



Условное графическое обозначение КР1564ИД7

Электрические параметры

Напряжение питания

Выходное напряжение низкого уровня при $U_{\text{п}}=4,5$ В,

$I_{\text{вых}}^0=20$ мкА

Выходное напряжение низкого уровня при $U_{\text{п}}=4,5 \text{ В}$, $I_{\text{ВЫХ}}^0 = 4 \text{ мА}$	$\leq 0,26 \text{ В}$
Выходное напряжение высокого уровня при $U_{\text{п}}=6 \text{ В}$, $I_{\text{ВЫХ}}^1 = -20 \text{ мкА}$	$\geq 5,9 \text{ В}$
Выходное напряжение высокого уровня при $U_{\text{п}}=6 \text{ В}$, $I_{\text{ВЫХ}}^1 = -5,2 \text{ мА}$	$\geq 5,48 \text{ В}$
Ток потребления при $U_{\text{п}}=6 \text{ В}$	$\leq 8 \text{ мкА}$
Динамический ток потребления при $f=1 \text{ МГц}$	$\leq 2 \text{ мА}$
Входной ток высокого уровня	$\leq 0,1 \text{ мкА}$
Входной ток низкого уровня	$\leq -0,1 \text{ мкА}$
Время задержки распространения сигнала при включении:	
от информационных входов до любого выхода при $U_{\text{п}}=6 \text{ В}$, $C_{\text{Н}}=50 \text{ пФ}$	$\leq 34 \text{ нс}$
от прямого входа разрешения до любого выхода	$\leq 26 \text{ нс}$
от инверсных входов разрешения до любого выхода	$\leq 30 \text{ нс}$
при выключении при $U_{\text{п}}=6 \text{ В}$, $C_{\text{Н}}=50 \text{ пФ}$	$\leq 26 \text{ нс}$
Входная емкость при $U_{\text{п}}=0 \text{ В}$	$\leq 10 \text{ пФ}$

Таблица истинности

Входы						Выходы							
Разрешения			Информационные										
V_1	\bar{V}_2	\bar{V}_3	D_2	D_1	D_0	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7
X	1	1	X	X	X	1	1	1	1	1	1	1	1
0	X	X	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	0	0	1	1	1	1	0	1	1	1
1	0	0	1	0	1	1	1	1	1	1	0	1	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0

Примечание. X — безразличное состояние

К1564ИД23

Микросхема представляет собой двоично-десятичный дешифратор для управления семисегментным индикатором. Корпус типа 238.16-1, масса не более 1,5 г.

Назначение выводов: 1, 2, 6, 7 — входы B, C, D, A ; 3 — вход контроля индикаторов \overline{LT} ; 4 — блокирующий вход \overline{BL} ; 5 — вход LE ; 8 — общий; 10, 11, 12, 13, 14, 15 — выходы d, c, b, a, g, f ; 16 — напряжение питания.

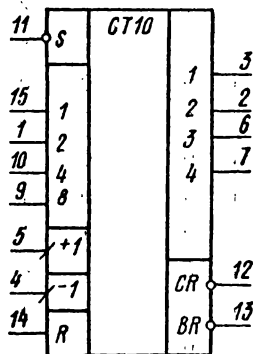
Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение низкого уровня при $U_n=6$ В, $I_{\text{вых}}^0=5,2$ мкА	$\leq 0,4$ В
Выходное напряжение высокого уровня при $U_n=4,5$ В, $I_{\text{вых}}^1=-20$ мкА	$\geq 4,4$ В
Входной ток низкого уровня при $U_n=6$ В	$\leq -0,1 $ мкА
Входной ток высокого уровня при $U_n=6$ В	$\leq 0,1$ мкА
Время задержки распространения сигнала при включении (выключении) от информационных входов, от входов $\overline{BL}, \overline{LT}$ до любого выхода:	
при $U_n=2$ В, $C_H=50$ пФ	≤ 600 нс
при $U_n=4,5$ В, $C_H=50$ пФ	≤ 156 нс
при $U_n=6$ В, $C_H=50$ пФ	≤ 130 нс
Входная емкость	≤ 10 пФ

КР1564ИЕ6

Микросхема представляет собой четырехразрядный синхронный реверсивный двоично-десятичный счетчик с параллельной загрузкой. Корпус типа 238.16-1, масса не более 1,5 г.

Назначение выводов: 1 — вход разряда 2 D_2 ; 2 — выход разряда 2 Q_2 ; 3 — выход разряда 1 Q_1 ; 4 — вход тактовый на вычитание -1 ; 5 — вход тактовый на сложение $+1$; 6 — выход разряда 3 Q_3 ; 7 — выход разряда 4 Q_8 ; 8 — общий; 9 — вход разряда 4 D_8 ; 10 — вход разряда 3 D_4 ; 11 — вход разрешения установки по входу D, \overline{S} ; 12 — выход переноса при сложении CR ; 13 — выход переноса



Условное графическое обозначение КР1564ИЕ6

при вычитании \overline{BR} ; 14 — вход установки в состоянии лог. 0 R ; 15 — вход разряда 1 $D1$; 16 — напряжение питания.

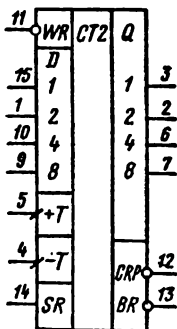
Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение низкого уровня при $U_{\text{п}}=4,5$ В, $U_{\text{ВХ}}^0=0,9$ В, $U_{\text{ВХ}}^1=3,15$ В, $I_{\text{ВЫХ}}^0=5,2$ мА	$\leq 0,26$ В
Выходное напряжение высокого уровня при $U_{\text{п}}=6$ В, $U_{\text{ВХ}}^0=1,2$ В, $U_{\text{ВХ}}^1=4,2$ В, $I_{\text{ВЫХ}}^1=-5,2$ мА	$\geq 5,48$ В
Ток потребления	≤ 8 мкА
Входной ток низкого уровня	$\leq -0,1 $ мкА
Входной ток высокого уровня	$\leq 0,1$ мкА
Время задержки распространения сигнала при включении (выключении):	
от тактового входа к информационным выходам	≤ 40 (52) нс
от тактового входа к выходу переноса	≤ 26 (24) нс
от входа сброса к информационным выходам	≤ 47 нс
от входа установки к информационным выходам	≤ 42 (55) нс

Таблица истинности

+1	-1	\overline{S}	R	Режим работы
$\overline{1}$	1	1	0	Сложение
1	$\overline{1}$	1	0	Вычитание
X	X	0	0	Установка по входам D
X	X	X	1	Установка лог. 0 (сброс)

КР1564ИЕ7



Микросхема представляет собой четырехразрядный синхронный реверсивный двоичный счетчик с параллельной загрузкой. Корпус типа 238.16-1, масса не более 1,5 г.

Назначение выводов: 1 — вход разряда 2; 2 — выход разряда 1; 3 — выход разряда 1; 4 — вход тактовый на вычитание -1; 5 — вход тактовый на сложение +1; 6 — выход разряда 3; 7 — выход разряда 4; 8 — общий; 9 — вход разряда 4; 10 — вход разряда 3; 11 — вход разрешения установки по входу D ; 12 — выход переноса при сложении; 13 — выход переноса при

Условное графическое обозначение КР1564ИЕ7

вычитании; 14 — вход установки в состоянии лог. 0; 15 — вход разряда 1; 16 — напряжение питания

Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение низкого уровня при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $U_{\text{вх}}^1=3,15$ В, $I_{\text{вых}}^1=5,2$ мА	$\leq 0,26$ В
Выходное напряжение высокого уровня при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=1,2$ В, $U_{\text{вх}}^1=4,2$ В, $I_{\text{вых}}^1=-5,2$ мА	$\geq 5,48$ В
Ток потребления при $U_{\text{п}}=6$ В	≤ 8 мкА
Входной ток низкого уровня	$\leq -0,1 $ мкА
Входной ток высокого уровня ..	$\leq 0,1$ мкА
Время задержки распространения сигнала при вклю- чении (выключении):	
от тактового входа к информационным выходам	≤ 40 (52) нс
от тактового входа к выходу переноса	≤ 26 (24) нс
от входа сброса к информационным выходам ..	≤ 47 нс
от входа установки к информационным выходам	≤ 42 (55) нс

Таблица истинности

+T	-T	\overline{WR}	SR	Режим работы
$\overline{1}$	1	1	0	Сложение
1	$\overline{1}$	1	0	Вычитание
X	X	0	\emptyset	Установка по входам D
X	X	X	1	Установка лог. 0 (сброс)

КР1564ИЕ10

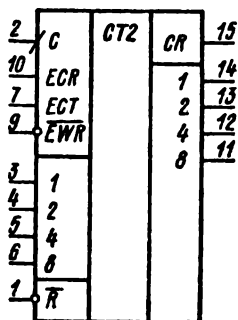
Микросхема представляет собой четырехразрядный двоичный счетчик. Корпус типа 238.16-1, масса не более 1,5 г.

Назначение выводов: 1 — вход установки в состояние лог 0 \overline{R} ; 2 — вход тактовый C; 3 — вход разряда 1; 4 — вход разряда 2; 5 — вход разряда 3; 6 — вход разряда 4; 7 — вход разрешения счета ECT; 8 — общий; 9 — вход разрешения установки по входам D $\overline{EW\overline{R}}$; 10 — вход разрешения переноса ECR; 11 — выход разряда 4; 12 — выход разряда 3; 13 — выход разряда 2; 14 — выход разряда 1; 15 — выход переноса; 16 — напряжение питания.

Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение низкого уровня при $U_{\Pi}=4,5$ В, $U_{\text{ВХ}}^0=0,9$ В, $U_{\text{ВХ}}^1=3,15$ В, $I_{\text{ВЫХ}}^0=5,2$ мА	$\leq 0,26$ В
Выходное напряжение высокого уровня при $U_{\Pi}=6$ В, $U_{\text{ВХ}}=1,2$ В, $U_{\text{ВХ}}^1=4,2$ В, $I_{\text{ВЫХ}}^1=-5,2$ мА	$\geq 5,48$ В
Ток потребления при $U_{\Pi}=6$ В	≤ 8 мкА
Входной ток низкого уровня	$\leq -0,1 $ мкА
Входной ток высокого уровня	$\leq 0,1$ мкА
Время задержки распространения сигнала при включении (выключении):	

от тактового входа к информационным выходам	≤ 34 нс
от тактового входа к выходу переноса	≤ 35 нс
от входа сброс к информационным выходам ..	≤ 32 нс
от входа установки к информационным выходам	≤ 38 нс



Условное графическое обозначение КР1564ИЕ10

Таблица истинности

C	\overline{EWR}	R	ECT	ECR	Режим работы
┌	1	1	1	1	Счет
┐	0	1	X	X	Установка по входам D
X	X	0	X	X	Установка лог. 0 (сброс)
X	1	1	0	0	Запрет счета и переноса
X	1	1	1	0	
X	1	1	0	1	Запрет счета

КР1564ИЕ19

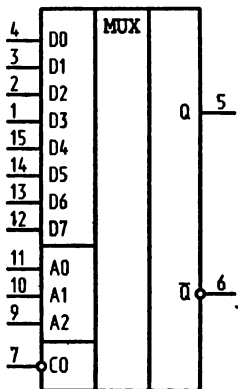
Микросхема представляет собой два четырехразрядных двоичных счетчика. Корпус типа 238.16-1, масса не более 1,5 г.

Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение низкого уровня	$\leq 0,26$ В
Выходное напряжение высокого уровня	$\geq 5,48$ В
Входной ток низкого уровня	$\leq -0,1 $ мкА
Входной ток высокого уровня	$\leq 0,1$ мкА
Ток потребления	≤ 8 мкА
Выходной ток низкого уровня	≤ 4 мА
Время задержки распространения сигнала	≤ 87 нс

КР1564КП7

Микросхема представляет собой селектор-мультиплексор данных на 8 каналов со стробированием. Корпус типа 238.16-1, масса не более 1,5 г.



Условное графическое обозначение КР1564КП7

Назначение выводов: 1...4 — входы данных разряды 3...0, D3...D0; 5 — выход прямой Q; 6 — выход инверсный \bar{Q} ; 7 — вход управления $\bar{C0}$; 8 — общий; 9...11 — входы адреса разряды 2, 1, 0 A2...A0; 12...15 — входы данных разряды 7...4 D7...D4; 16 — напряжение питания.

Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение высокого уровня	
при $U_{\text{п}}=2$ В, $U_{\text{вх}}^0=0,3$ В, $U_{\text{вх}}^1=1,5$ В, $I_{\text{вх}}^1=20$ мкА	$\geq 1,9$ В
при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $U_{\text{вх}}^1=3,15$ В, $I_{\text{вх}}^1=20$ мкА	$\geq 4,4$ В
при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=1,2$ В, $U_{\text{вх}}^1=4,2$ В, $I_{\text{вх}}^1=20$ мкА	$\geq 5,9$ В
при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $U_{\text{вх}}^1=3,15$ В, $I_{\text{вх}}^1=4$ мА	$\geq 3,98$ В
при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=1,2$ В, $U_{\text{вх}}^1=4,2$ В, $I_{\text{вх}}^1=5,2$ мА	$\geq 5,48$ В
Выходное напряжение низкого уровня при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $I_{\text{вх}}^0=20$ мкА	$\leq 0,1$ В
Выходное напряжение низкого уровня при $U_{\text{п}}=4,5$ В, $I_{\text{вх}}^0=5,2$ мА	$\leq 0,26$ В
Входной ток низкого уровня	$\leq -0,1 $ мкА
Входной ток высокого уровня при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$ В	$\leq 0,1$ мкА
Ток потребления при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$ В, $U_{\text{вх}}^1=6$ В	≤ 8 мкА
Время задержки распространения сигнала при включении (выключении):	
от выводов 5, 6 к выводам 9, 10, 11:	
при $U_{\text{п}}=5$ В, $C_{\text{н}}=15$ пФ	≤ 35 нс
при $U_{\text{п}}=2$ В, $C_{\text{н}}=50$ пФ	≤ 205 нс
при $U_{\text{п}}=4,5$ В, $C_{\text{н}}=50$ пФ	≤ 41 нс
при $U_{\text{п}}=6$ В, $C_{\text{н}}=50$ пФ	≤ 35 нс
от вывода 5 к выводам 1...4, 12...15:	
при $U_{\text{п}}=5$ В, $C_{\text{н}}=15$ пФ	≤ 29 нс
при $U_{\text{п}}=6$ В, $C_{\text{н}}=50$ пФ	≤ 33 нс
от вывода 6 к выводам 1...3, 12...15:	
при $U_{\text{п}}=5$ В, $C_{\text{н}}=15$ пФ; при $U_{\text{п}}=6$ В, $C_{\text{н}}=50$ пФ	≤ 32 нс
при $U_{\text{п}}=2$ В, $C_{\text{н}}=50$ пФ	≤ 185 нс
от вывода 6 к выводу 7:	
при $U_{\text{п}}=5$ В, $C_{\text{н}}=15$ пФ	≤ 21 нс
при $U_{\text{п}}=2$ В, $C_{\text{н}}=50$ пФ	≤ 127 нс
при $U_{\text{п}}=4,5$ В, $C_{\text{н}}=50$ пФ	≤ 25 нс
при $U_{\text{п}}=6$ В, $C_{\text{н}}=50$ пФ	≤ 22 нс
от вывода 5 к выводу 7:	
при $U_{\text{п}}=5$ В, $C_{\text{н}}=15$ пФ	≤ 23 нс
при $U_{\text{п}}=2$ В, $C_{\text{н}}=50$ пФ	≤ 140 нс

при $U_{\text{п}}=4,5 \text{ В}$, $C_{\text{н}}=50 \text{ пФ}$ $\leq 41 \text{ нс}$
 при $U_{\text{п}}=6 \text{ В}$, $C_{\text{н}}=50 \text{ пФ}$ $\leq 22 \text{ нс}$

Время перехода при включении (выключении):

при $U_{\text{п}}=2 \text{ В}$, $C_{\text{н}}=50 \text{ пФ}$ $\leq 75 \text{ нс}$
 при $U_{\text{п}}=4,5 \text{ В}$, $C_{\text{н}}=50 \text{ пФ}$ $\leq 15 \text{ нс}$
 при $U_{\text{п}}=6 \text{ В}$, $C_{\text{н}}=50 \text{ пФ}$ $\leq 13 \text{ нс}$

Входная емкость $\leq 10 \text{ пФ}$

Таблица истинности

A_2	A_1	A_0	$\overline{C_0}$	Q	\overline{Q}
X	X	X	1	0	1
0	0	0	0	D_0	D_0
0	0	1	0	D_1	D_1
0	1	0	0	D_2	D_2
0	1	1	0	D_3	D_3
1	0	0	0	D_4	D_4
1	0	1	0	D_5	D_5
1	1	0	0	D_6	D_6
1	1	1	0	D_7	D_7

K1564КП11, КР1564КП11

Микросхемы представляют собой 4-разрядный селектор 2-1 с тремя состояниями на выходе. Корпус типа 238.16-1, масса не более 1,5 г.

Назначение выводов: 1 — вход разрешения V ; 2, 5, 11, 14 — входы информационные $A_0...A_3$; 3, 6, 10, 13 — входы информационные $B_0...B_3$; 4, 7, 9, 12 — выходы $Y_0...Y_3$; 8 — общий; 15 — вход управления состоянием «выключено» \overline{W} ; 16 — напряжение питания.

Электрические параметры

Напряжение питания 2...6 В
 Выходное напряжение низкого уровня при $U_{\text{п}}=4,5 \text{ В}$,
 $U_{\text{вх}}^1=3,15 \text{ В}$, $I_{\text{вых}}^0=6 \text{ мА}$ $\leq 0,26 \text{ В}$
 Выходное напряжение высокого уровня при
 $U_{\text{п}}=4,5 \text{ В}$, $I_{\text{вых}}^0=0,9 \text{ В}$, $U_{\text{вх}}^1=3,15 \text{ В}$, $I_{\text{вых}}^1=-6 \text{ мА}$ $\geq 3,98 \text{ В}$
 Входной ток низкого уровня $\leq |-0,1| \text{ мкА}$
 Входной ток высокого уровня $\leq 0,1 \text{ мкА}$

Ток потребления при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^1=U_{\text{п}}$ $\leq 8 \text{ мкА}$

Ток потребления динамический при $f=1 \text{ МГц}$ $\leq 2 \text{ мА}$

Время задержки распространения сигнала при включении (выключении):

от информационных входов до любого выхода:

при $C_{\text{н}}=50 \text{ пФ}$, $U_{\text{п}}=2 \text{ В}$ $\leq 110 \text{ нс}$

при $C_{\text{н}}=50 \text{ пФ}$, $U_{\text{п}}=4,5 \text{ В}$ $\leq 28 \text{ нс}$

при $C_{\text{н}}=50 \text{ пФ}$, $U_{\text{п}}=6 \text{ В}$ $\leq 24 \text{ нс}$

от прямого входа разрешения до любого

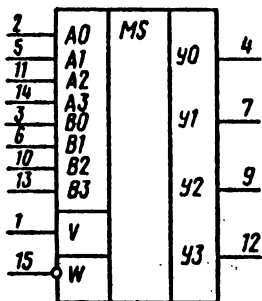
выхода $\leq 110 \text{ нс}$

Время задержки распространения сигнала при переходе из состояния «выключено» в состояние высокого (низкого) уровня при $U_{\text{п}}=6 \text{ В}$, $C_{\text{н}}=50 \text{ пФ}$,

$R_{\text{н}}=1 \text{ кОм}$ $\leq 31 \text{ нс}$

Входная емкость при $U_{\text{п}}=0 \text{ В}$ $\leq 10 \text{ пФ}$

Таблица истинности



Условное графическое обозначение К1564КП11, КР1564КП11

Входы				Выход
\bar{W}	V	A	B	Y
1	X	X	X	Z
0	0	0	X	0
0	0	1	X	1
0	1	X	0	0
0	1	X	1	1

Примечание. X — безразличное состояние; Z — состояние «выключено».

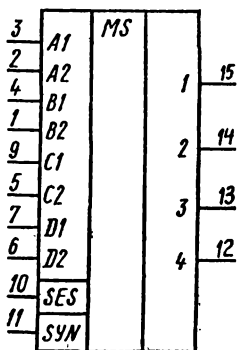
КР1564КП13

Микросхема представляет собой четыре двухвходовых мультиплексора с запоминанием. Корпус типа 238.16-1, масса не более 1,5 г.

Назначение выводов: 1...7, 9 — входы информационных B2, A2, A1, B1, C2, D2, D1, C1; 8 — общий; 10 — вход выбора слова SES; 11 — вход синхронизации SYN; 12...15 — выходы Q4...Q1; 16 — напряжение питания.

Электрические параметры

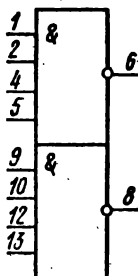
Напряжение питания	2...6 В
Выходное напряжение низкого уровня	$\leq 0,26$ В
Выходное напряжение высокого уровня	$\geq 5,48$ В
Входной ток низкого уровня	$\leq -0,1 $ мкА
Входной ток высокого уровня	$\leq 0,1$ мкА
Ток потребления при $U_{п} = 6$ В	≤ 8 мкА
Выходной ток	4 мА
Время задержки распространения сигнала	≤ 56 нс



Условное графическое обозначение КР1564КП13

К1564ЛА1, КР1564ЛА1

Микросхемы представляют собой 2 логических элемента 4И-НЕ. Корпус типа 201.14-1, масса не более 1 г.



Условное графическое обозначение КР1564ЛА1

Назначение выводов: 1, 2, 4, 5, 9, 10, 12, 13 — входы; 6, 8 — выходы; 7 — общий; 14 — напряжение питания.

Электрические параметры

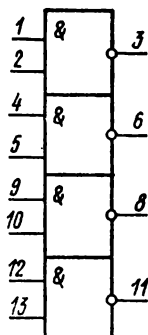
Напряжение питания	2...6 В
Выходное напряжение низкого уровня при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^1=3,15$ В, $I_{\text{вых}}^0=4$ мА	$\leq 0,26$ В
Выходное напряжение высокого уровня при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $U_{\text{вх}}^1=3,15$ В, $I_{\text{вых}}^1=4$ мА	$\geq 3,98$ В
Входной ток высокого (низкого) уровня $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$, $U_{\text{вх}}^1=U_{\text{п}}$	$\leq 0,1$ мкА
Ток потребления при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$, $U_{\text{вх}}^1=U_{\text{п}}$	≤ 2 мкА
Ток потребления динамический при $U_{\text{п}}=6$ В, $f=10$ МГц	≤ 12 мА
Время задержки распространения сигнала при включении (выключении):	
при $C_{\text{н}}=50$ пФ, $U_{\text{п}}=2$ В	≤ 90 нс
при $C_{\text{н}}=50$ пФ, $U_{\text{п}}=4,5$ В	≤ 18 нс
при $C_{\text{н}}=50$ пФ, $U_{\text{п}}=6$ В	≤ 15 нс
Входная емкость при $U_{\text{п}}=0$ В	≤ 10 пФ

К1564ЛАЗ, КР1564ЛАЗ

Микросхемы представляют собой 4 логических элемента 2И-НЕ. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1, 2, 4, 5, 9, 10, 12, 13 — входы; 3, 6, 8, 11 — выходы; 7 — общий; 14 — напряжение питания.

Электрические параметры



Условное графическое обозначение
К1564ЛАЗ,
КР1564ЛАЗ

Напряжение питания	2...6 В
Выходное напряжение низкого уровня при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^1=3,15$ В, $I_{\text{вых}}^0=4$ мА	$\leq 0,26$ В
Выходное напряжение высокого уровня при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $U_{\text{вх}}^1=3,15$ В, $I_{\text{вых}}^1=4$ мА	$\geq 3,98$ В
Входной ток высокого (низкого) уровня при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$, $U_{\text{вх}}^1=U_{\text{п}}$	$\leq 0,1$ мкА
Ток потребления при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$, $U_{\text{вх}}^1=U_{\text{п}}$	≤ 2 мкА
Ток потребления динамический при $f=10$ МГц	≤ 12 мА

Время задержки распространения сигнала при включении (выключении):

при $C_H=50$ пФ, $U_{\Pi}=2$ В	≤ 90 нс
при $C_H=50$ пФ, $U_{\Pi}=4,5$ В	≤ 18 нс
при $C_H=50$ пФ, $U_{\Pi}=6$ В	≤ 15 нс
Входная емкость при $U_{\Pi}=0$ В	≤ 10 пФ

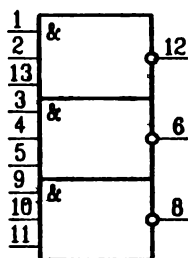
K1564ЛА4, КР1564ЛА4

Микросхемы представляют собой три трехходовых элемента И-НЕ. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1 — вход X1; 2 — вход X2; 3 — вход X4; 4 — вход X5; 5 — вход X6; 6 — выход Y2; 7 — общий; 8 — выход Y3; 9 — вход X9; 10 — вход X7; 11 — вход X8; 12 — выход Y1; 13 — вход X3; 14 — напряжение питания.

Таблица истинности

Вход			Выход
X1	X2	X3	\overline{Y}
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1



Условное графическое обозначение
K1564ЛА4,
КР1564ЛА4

Электрические параметры

Напряжение питания 2...6 В

Выходное напряжение высокого уровня:

при $U_{\Pi}=2$ В, $U_{ВХ}^0=0,3$ В, $U_{ВХ}^1=1,5$ В,
 $I_{ВЫХ}^1=-20$ мкА $\geq 1,9$ В

при $U_{\Pi}=4,5$ В, $U_{ВХ}^0=0,9$ В, $U_{ВХ}^1=3,15$ В,
 $I_{ВЫХ}^1=-20$ мкА $\geq 4,4$ В

при $U_{\Pi}=6$ В, $U_{ВХ}^0=1,2$ В, $U_{ВХ}^1=4,2$ В,
 $I_{ВЫХ}^1=-20$ мкА $\geq 5,9$ В

при $U_{\Pi}=4,5$ В, $U_{ВХ}^0=0,9$ В, $U_{ВХ}^1=3,15$ В,
 $I_{ВЫХ}^1=-4$ мА $\geq 3,98$ В

при $U_{\Pi}=6$ В, $U_{ВХ}^0=1,2$ В, $U_{ВХ}^1=4,2$ В,
 $I_{ВЫХ}^1=-5,2$ мА $\geq 5,48$ В

Выходное напряжение низкого уровня:

при $U_{\text{п}}=4,5 \text{ В}$, $U_{\text{вх}}^0=0,9 \text{ В}$, $U_{\text{вх}}^1=3,15 \text{ В}$,

$I_{\text{вх}}^0=20 \text{ мкА}$ $\leq 0,1 \text{ В}$

при $U_{\text{п}}=4,5 \text{ В}$, $I_{\text{вх}}^0=5,2 \text{ мА}$ $\leq 0,26 \text{ В}$

Входной ток низкого уровня при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=0$... $\leq |-0,1| \text{ мкА}$

Входной ток высокого уровня при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^1=6 \text{ В}$.. $\leq 0,1 \text{ мкА}$

Ток потребления при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=0$, $U_{\text{вх}}^1=6 \text{ В}$ $\leq 2 \text{ мкА}$

Динамический ток потребления при $U_{\text{п}}=5 \text{ В}$,

$f=1 \text{ МГц}$ $\leq 1 \text{ мА}$

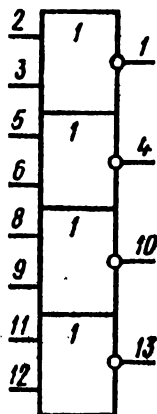
Время задержки распространения сигнала при включении (выключении):

при $U_{\text{п}}=4,5 \text{ В}$, $C_{\text{н}}=50 \text{ пФ}$ $\leq 23 \text{ нс}$

при $U_{\text{п}}=6 \text{ В}$, $C_{\text{н}}=50 \text{ пФ}$ $\leq 19 \text{ нс}$

Входная емкость при $U_{\text{п}}=0 \text{ В}$ $\leq 10 \text{ пФ}$

К1564ЛЕ1, КР1564ЛЕ1



Условное графическое обозначение К1564ЛЕ1, КР1564ЛЕ1

Микросхемы представляют собой четыре логических элемента 2ИЛИ-НЕ. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1, 4, 10, 13 — выходы $\overline{Y1} \dots \overline{Y4}$; 2, 3, 5, 6, 8, 9, 11, 12 — входы 1D1, 1D2, 2D1, 2D2, 3D1, 3D2, 4D1, 4D2; 7 — общий; 14 — напряжение питания.

Таблица истинности

D1	D2	\overline{Y}
1	1	0
0	1	0
1	0	0
0	0	1

Электрические параметры

Напряжение питания 2...6 В

Выходное напряжение высокого уровня:

при $U_{\text{п}}=2 \text{ В}$, $U_{\text{вх}}^0=0,3 \text{ В}$, $U_{\text{вх}}^1=1,5 \text{ В}$,

$I_{\text{вх}}^1=-20 \text{ мкА}$ $\geq 1,9 \text{ В}$

при $U_{\text{п}}=4,5 \text{ В}$, $U_{\text{вх}}^0=0,9 \text{ В}$, $U_{\text{вх}}^1=3,15 \text{ В}$,

$I_{\text{вх}}^1=-20 \text{ мкА}$ $\geq 4,4 \text{ В}$

при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=1,2 \text{ В}$, $U_{\text{вх}}^1=4,2 \text{ В}$, $I_{\text{вх}}^1=-20 \text{ мкА}$	$\geq 5,9 \text{ В}$
при $U_{\text{п}}=4,5 \text{ В}$, $U_{\text{вх}}^0=0,9 \text{ В}$, $U_{\text{вх}}^1=3,15 \text{ В}$, $I_{\text{вх}}^1=-4 \text{ мА}$	$\geq 3,98 \text{ В}$
при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=1,2 \text{ В}$, $U_{\text{вх}}^1=4,2 \text{ В}$, $I_{\text{вх}}^1=-5,2 \text{ мА}$	$\geq 5,48 \text{ В}$
Выходное напряжение низкого уровня:	
при $U_{\text{п}}=2 \text{ В}$; $4,5 \text{ В}$; 6 В , $I_{\text{вх}}^0=20 \text{ мкА}$	$\leq 0,1 \text{ В}$
при $U_{\text{п}}=4,5 \text{ В}$; 6 В , $I_{\text{вх}}^0=4 \text{ мА}$; $5,2 \text{ мА}$	$\leq 0,26 \text{ В}$
Входной ток высокого низкого уровня при $U_{\text{п}}=6 \text{ В}$,	
$U_{\text{вх}}^0=0$	$\leq -0,1 \text{ мкА}$
Входной ток высокого уровня при $U_{\text{п}}=6 \text{ В}$,	
$U_{\text{вх}}^1=6 \text{ В}$	$\leq 0,1 \text{ мкА}$
Ток потребления при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=0$,	
$U_{\text{вх}}^1=6 \text{ В}$	$\leq 2 \text{ мкА}$
Динамический ток потребления при $U_{\text{п}}=6 \text{ В}$,	
$U_{\text{вх}}^0=0$, $U_{\text{вх}}^1=6 \text{ В}$, $f=1 \text{ МГц}$	$\leq 10 \text{ мА}$
Время задержки распространения сигнала при вклю-	
чении (выключении):	
при $U_{\text{вх}}^0=0 \text{ В}$, $U_{\text{вх}}^1=U_{\text{п}}$, $C_{\text{н}}=50 \text{ пФ}$	$\leq 90 \text{ нс}$
при $U_{\text{п}}=4,5 \text{ В}$	$\leq 18 \text{ нс}$
при $U_{\text{п}}=6 \text{ В}$	$\leq 15 \text{ нс}$
Входная емкость при $U_{\text{п}}=0 \text{ В}$	$\leq 10 \text{ пФ}$

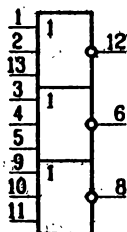
К1564ЛЕ4, КР1564ЛЕ4

Микросхемы представляют собой 3 логических элемента ЗИЛИ-НЕ. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1...5, 9...11, 13 — входы информационные 1D1, 1D2, 2D1, 2D2, 2D3, 3D1, 3D2, 3D3, 1D3; 6, 8, 12 — выходы 2Y, 3Y, 1Y; 7 — общий; 14 — напряжение питания.

Таблица истинности

D1	D2	D3	Y
1	X	X	0
X	1	X	0
X	X	1	0
0	0	0	1



Условное графическое обозначение
К1564ЛЕ4, КР1564ЛЕ4

Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение высокого уровня:	
при $U_{\text{п}}=2$ В, $U_{\text{вх}}^0=0,3$ В, $U_{\text{вх}}^1=1,5$ В, $I_{\text{вх}}^1=-20$ мкА	≥ 1,9 В
при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $U_{\text{вх}}^1=3,15$ В, $I_{\text{вх}}^1=-20$ мкА	≥ 4,4 В
при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=1,2$ В, $U_{\text{вх}}^1=4,2$ В, $I_{\text{вх}}^1=-20$ мкА	≥ 5,9 В
при $U_{\text{п}}=4,5$ В, $U_{\text{вх}}^0=0,9$ В, $U_{\text{вх}}^1=3,15$ В, $I_{\text{вх}}^1=-4$ мА	≥ 3,98 В
при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=1,2$ В, $U_{\text{вх}}^1=4,2$ В, $I_{\text{вх}}^1=-5,2$ мА	≥ 5,48 В
Выходное напряжение низкого уровня:	
при $U_{\text{п}}=2; 4,5; 6$ В, $I_{\text{вх}}=20$ мкА	≤ 0,1 В
при $U_{\text{п}}=4,5; 6$ В, $I_{\text{вх}}=4; 5,2$ мА	≤ 0,26 В
Входной ток низкого уровня при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$	≤ -0,1 мкА
Входной ток высокого уровня при $U_{\text{п}}=6$ В, $U_{\text{вх}}^1=6$ В ..	≤ 0,1 мкА
Ток потребления при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$, $U_{\text{вх}}^1=6$ В	≤ 2 мкА
Динамический ток потребления при $U_{\text{п}}=6$ В, $U_{\text{вх}}^0=0$ В, $U_{\text{вх}}^1=6$ В, $f=1$ МГц	≤ 0,25 мА
Время задержки распространения сигнала при вклю- чении (выключении) при $U_{\text{вх}}^0=0$ В, $U_{\text{вх}}^1=6$ В, $C_{\text{н}}=50$ пФ:	
при $U_{\text{п}}=2$ В	≤ 80 нс
при $U_{\text{п}}=4,5$ В	≤ 17 нс
при $U_{\text{п}}=6$ В	≤ 14 нс
Входная емкость при $U_{\text{п}}=0$ В	≤ 10 пФ

КР1564ЛЕ9

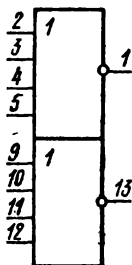
Микросхема представляет собой два логических элемента 4ИЛИ-НЕ и предназначена для применения в аппаратуре связи, вычислительной технике, автоматике высокого быстродействия. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1 — выход $\bar{Y1}$; 2...5 — входы $X1...X4$; 7 — общий; 8 — свободный; 9...12 — входы $X8...X5$; 13 — выход $\bar{Y2}$; 14 — напряжение питания.

Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение низкого уровня при $U_{\text{п}}=4,5$ В	≤ 0,26 В
Выходное напряжение высокого уровня при $U_{\text{п}}=6$ В, $I_{\text{вх}}^1=-5,2$ мА	≥ 5,48 В

Входной ток низкого уровня	$\leq -0,1 $ мкА
Входной ток высокого уровня	$\leq 0,1$ мкА
Ток потребления при $U_{ВХ}^0 = 0, U_{ВХ}^1 = U_{П}$	≤ 2 мкА
Ток потребления динамический при $U_{П} = 5$ В, $f = 1$ МГц	$\leq 1,5$ мА
Время задержки распространения сигнала при включении (выключении):	
при $C_{Н} = 50$ пФ, $U_{П} = 2$ В	≤ 120 нс
при $C_{Н} = 50$ пФ, $U_{П} = 6$ В	≤ 20 нс
Входная емкость при $U_{П} = 0$ В	≤ 10 пФ



Условное графическое обозначение KP1564LE9

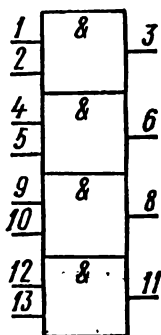
Таблица истинности

Входы				Выходы
X1	X2	X3	X4	$\bar{Y1}$
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

К1564ЛИ1, КР1564ЛИ1

Микросхемы представляют собой 4 логических элемента 2И. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1, 2, 4, 5, 9, 10, 12, 13 — входы информационные 1D1, 1D2, 2D1, 2D2, 3D2, 3D1, 4D2, 4D1; 3, 6, 8, 11 — выходы Y1...Y4; 7 — общий; 14 — напряжение питания.



Условное графическое обозначение К1564ЛИ1, КР1564ЛИ1

Таблица истинности

D1	D2	Y
1	1	1
0	1	0
1	0	0
0	0	0

Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение высокого уровня:	
при $U_{п}=2$ В, $U_{вх}^0=0,3$ В, $U_{вх}^1=1,5$ В, $I_{вх}^1=-20$ мкА	$\geq 1,9$ В
при $U_{п}=4,5$ В, $U_{вх}^0=0,9$ В, $U_{вх}^1=3,15$ В, $I_{вх}^1=-20$ мкА	$\geq 4,4$ В
при $U_{п}=6$ В, $U_{вх}^0=1,2$ В, $U_{вх}^1=4,2$ В, $I_{вх}^1=-20$ мкА	$\geq 5,9$ В
при $U_{п}=4,5$ В, $U_{вх}^0=0,9$ В, $U_{вх}^1=3,15$ В, $I_{вх}^1=-4$ мА	$\geq 3,98$ В
при $U_{п}=6$ В, $U_{вх}^0=1,2$ В, $U_{вх}^1=4,2$ В, $I_{вх}^1=-5,2$ мА	$\geq 5,48$ В
Выходное напряжение низкого уровня:	
при $U_{п}=2$ В; 4,5 В; 6 В, $I_{вх}=20$ мкА	$\leq 0,1$ В
при $U_{п}=4,5$ В; 6 В, $I_{вх}=4; 5,2$ мА	$\leq 0,26$ В
Входной ток низкого уровня при $U_{п}=6$ В, $U_{вх}^0=0$ В, $U_{вх}^1=6$ В	$\leq -0,1 $ мкА
Входной ток высокого уровня при $U_{п}=6$ В, $U_{вх}^1=6$ В, $U_{вх}^0=0$ В	$\leq 0,1$ мкА
Ток потребления при $U_{п}=6$ В, $U_{вх}^0=0$, $U_{вх}^1=6$ В ...	≤ 2 мкА
Динамический ток потребления при $U_{п}=6$ В, $U_{вх}^0=0$ В, $U_{вх}^1=6$ В, $f=10$ МГц	≤ 10 мА

Время задержки распространения сигнала при включении при $U_{\text{вх}}^0 = 0 \text{ В}$, $U_{\text{вх}}^1 = U_{\text{п}}$, $C_{\text{н}} = 50 \text{ пФ}$:

при $U_{\text{п}} = 2 \text{ В}$	$\leq 121 \text{ нс}$
при $U_{\text{п}} = 4,5 \text{ В}$	$\leq 24 \text{ нс}$
при $U_{\text{п}} = 6 \text{ В}$	$\leq 20 \text{ нс}$

Время задержки распространения сигнала при выключении при $U_{\text{вх}}^0 = 0 \text{ В}$, $U_{\text{вх}}^1 = U_{\text{п}}$, $C_{\text{н}} = 50 \text{ пФ}$:

при $U_{\text{п}} = 2 \text{ В}$	$\leq 75 \text{ нс}$
при $U_{\text{п}} = 4,5 \text{ В}$	$\leq 15 \text{ нс}$
при $U_{\text{п}} = 6 \text{ В}$	$\leq 13 \text{ нс}$

Входная емкость при $U_{\text{п}} = 0 \text{ В}$

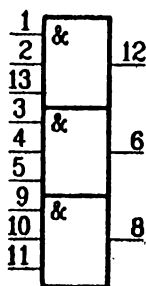
К1564ЛИЗ, КР1564ЛИЗ

Микросхемы представляют собой 3 логических элемента 3И. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1...4, 9...11, 13 — входы информационные 1D1, 1D2, 2D1, 2D2, 2D3, 3D1, 3D2, 3D3, 1D3; 6, 8, 12 — выходы 2Y, 3Y, 1Y; 7 — общий; 14 — напряжение питания.

Таблица истинности

D1	D2	D3	Y
1	1	1	1
0	1	1	0
1	0	1	0
0	0	1	0
1	1	0	0
0	1	0	0
1	0	0	0
0	0	0	0



Условное графическое обозначение К1564ЛИЗ, КР1564ЛИЗ

Электрические параметры

Напряжение питания

Выходное напряжение низкого уровня:

при $U_{\text{п}} = 4,5; 6 \text{ В}$, $U_{\text{вх}}^0 = 0,9; 1,2 \text{ В}$, $U_{\text{вх}}^1 = 3,15; 4,2 \text{ В}$,

$I_{\text{вых}} = 4; 5,2 \text{ мА}$

при $U_{\text{п}} = 2; 4,5; 6 \text{ В}$, $U_{\text{вх}}^0 = 0,3; 0,9; 1,2 \text{ В}$,

$U_{\text{вх}}^1 = 1,5; 3,15; 4,2 \text{ В}$, $I_{\text{вых}} = 20 \text{ мкА}$

Выходное напряжение высокого уровня:	
при $U_{\Pi}=2$ В, $U_{\text{ВХ}}^0=0,3$ В, $U_{\text{ВХ}}^1=1,5$ В, $I_{\text{ВЫХ}}^1=20$ мкА	$\geq 1,9$ В
при $U_{\Pi}=4,5$ В, $U_{\text{ВХ}}^0=0,9$ В, $U_{\text{ВХ}}^1=3,15$ В, $I_{\text{ВЫХ}}^1=20$ мкА	$\geq 4,4$ В
при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=1,2$ В, $U_{\text{ВХ}}^1=4,2$ В, $I_{\text{ВЫХ}}^1=20$ мкА	$\geq 5,9$ В
при $U_{\Pi}=4,5$ В, $U_{\text{ВХ}}^0=0,9$ В, $U_{\text{ВХ}}^1=3,15$ В, $I_{\text{ВЫХ}}^1=-4$ мА	$\geq 3,98$ В
при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=1,2$ В, $U_{\text{ВХ}}^1=4,2$ В, $I_{\text{ВЫХ}}^1=-5,2$ мА	$\geq 5,48$ В
Входной ток высокого (низкого) уровня при $U_{\Pi}=6$ В,	
$U_{\text{ВХ}}^1=U_{\Pi}$, $U_{\text{ВХ}}^0=0$	$\leq 0,1$ мкА
Ток потребления при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=0$, $U_{\text{ВХ}}^1=U_{\Pi}$	
	$\leq 1,2$ мкА
Динамический ток потребления при $U_{\Pi}=6$ В,	
$U_{\text{ВХ}}^0=0$ В, $f=1$ МГц	$\leq 0,25$ мА
Время задержки распространения сигнала при	
включении (выключении) при $U_{\text{ВХ}}^0=0$ В, $U_{\text{ВХ}}^1=U_{\Pi}$,	
$C_{\text{Н}}=50$ пФ:	
при $U_{\Pi}=2$ В	≤ 120 нс
при $U_{\Pi}=4,5$ В	≤ 24 нс
при $U_{\Pi}=6$ В	≤ 20 нс
Входная емкость при $U_{\Pi}=0$ В	≤ 10 пФ

КР1564ЛЛ1

Микросхема представляет собой четыре логических элемента 2ИЛИ и предназначена для применения в аппаратуре связи, вычислительной технике, автоматике высокого быстродействия. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1, 2, 4, 5, 9, 10, 12, 13 — входы X1...X8; 3 — выход Y1; 6 — выход Y2; 7 — общий; 8 — выход Y3; 11 — выход Y4; 14 — напряжение питания.

Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение низкого уровня при $U_{\Pi}=4,5$ В, $I_{\text{ВЫХ}}^0=4$ мА	$\leq 0,26$ В
Выходное напряжение высокого уровня при $U_{\Pi}=6$ В, $I_{\text{ВЫХ}}^1=-5,2$ мА	$\geq 5,48$ В
Входной ток низкого уровня	$\leq -0,1 $ мкА
Входной ток высокого уровня	$\leq 0,1$ мкА
Ток потребления при $U_{\text{ВХ}}^0=0$, $U_{\text{ВХ}}^1=U_{\Pi}$	≤ 2 мкА
Ток потребления динамический при $U_{\Pi}=5$ В, $f=1$ МГц	$\leq 1,5$ мА

Время задержки распространения сигнала при включении (выключении):

при $U_{\text{вх}}^0 = 0 \text{ В}$, $U_{\text{вх}}^1 = U_{\text{п}}$, $C_{\text{н}} = 50 \text{ пФ}$:

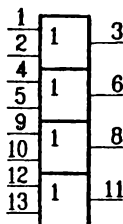
при $C_{\text{н}} = 50 \text{ пФ}$, $U_{\text{п}} = 2 \text{ В}$ $\leq 100 \text{ нс}$

при $C_{\text{н}} = 50 \text{ пФ}$, $U_{\text{п}} = 6 \text{ В}$ $\leq 17 \text{ нс}$

Входная емкость при $U_{\text{п}} = 0 \text{ В}$ $\leq 10 \text{ пФ}$

Таблица истинности

Входы		Выход
X1	X2	Y1
0	0	0
0	1	1
1	0	1
1	1	1



Условное графическое обозначение КР1564ЛЛ1

К1564ЛП5, КР1564ЛП5

Микросхемы представляют собой четыре двухходовых элемента Исключающее ИЛИ. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1, 2, 4, 5, 9, 10, 12, 13 — входы X1...X8; 3, 6, 8, 11 — выходы Y1...Y4; 7 — общий; 14 — напряжение питания.

Электрические параметры

Напряжение питания 2...6 В

Выходное напряжение высокого уровня:

при $U_{\text{п}} = 2 \text{ В}$, $U_{\text{вх}}^0 = 0,3 \text{ В}$, $U_{\text{вх}}^1 = 1,5 \text{ В}$,

$I_{\text{вх}}^1 = -20 \text{ мкА}$ $\geq 1,9 \text{ В}$

при $U_{\text{п}} = 4,5 \text{ В}$, $U_{\text{вх}}^0 = 0,9 \text{ В}$, $U_{\text{вх}}^1 = 3,15 \text{ В}$,

$I_{\text{вх}}^1 = -20 \text{ мкА}$ $\geq 4,4 \text{ В}$

при $U_{\text{п}} = 6 \text{ В}$, $U_{\text{вх}}^0 = 1,2 \text{ В}$, $U_{\text{вх}}^1 = 4,2 \text{ В}$,

$I_{\text{вх}}^1 = -20 \text{ мкА}$ $\geq 5,9 \text{ В}$

при $U_{\text{п}} = 4,5 \text{ В}$, $U_{\text{вх}}^0 = 0,9 \text{ В}$, $U_{\text{вх}}^1 = 3,15 \text{ В}$,

$I_{\text{вх}}^1 = -4 \text{ мА}$ $\geq 3,98 \text{ В}$

при $U_{\text{п}} = 6 \text{ В}$, $U_{\text{вх}}^0 = 1,2 \text{ В}$, $U_{\text{вх}}^1 = 4,2 \text{ В}$,

$I_{\text{вх}}^1 = -5,2 \text{ мА}$ $\geq 5,48 \text{ В}$

Выходное напряжение низкого уровня:

при $U_{\text{п}} = 2; 4,5; 6 \text{ В}$, $I_{\text{вх}}^0 = 20 \text{ мкА}$ $\leq 0,1 \text{ В}$

при $U_{\text{п}} = 4,5; 6 \text{ В}$, $I_{\text{вх}}^0 = 4; 5,2 \text{ мА}$ $\leq 0,26 \text{ В}$

Входной ток низкого уровня при $U_{\text{п}} = 6 \text{ В}$, $U_{\text{вх}}^0 = 0$.. $\leq |-0,1| \text{ мкА}$

Входной ток высокого уровня при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^1=6 \text{ В}$ $\leq 0,1 \text{ мкА}$
 Ток потребления при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=0$, $U_{\text{вх}}^1=6 \text{ В}$ $\leq 2 \text{ мкА}$
 Динамический ток потребления при $U_{\text{п}}=5 \text{ В}$, $f=1 \text{ МГц}$ $\leq 1 \text{ мА}$
 Время задержки распространения сигнала при включении (выключении) при $U_{\text{п}}=4,5 \text{ В}$, $C_{\text{н}}=50 \text{ пФ}$ $\leq 18 \text{ нс}$
 Входная емкость при $U_{\text{п}}=0 \text{ В}$ $\leq 10 \text{ пФ}$

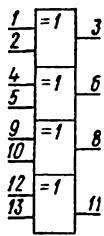


Таблица истинности

Входы		Выход
X1	X2	Y1
0	0	0
0	1	1
1	0	1
1	1	0

Условное графическое обозначение К1564ЛП5, КР1564ЛП5

К1564ЛП13, КР1564ЛП13

Микросхемы представляют собой четыре двухвходовых элемента Исключающее ИЛИ-НЕ. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1, 2, 5, 6, 8, 9, 12, 13 — входы X1...X8; 3, 4, 10, 11 — выходы Y1...Y4; 7 — общий; 14 — напряжение питания.

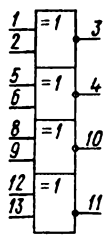
Электрические параметры

- Напряжение питания $\dots\dots\dots 2\dots 6 \text{ В}$
- Выходное напряжение высокого уровня:
 - при $U_{\text{п}}=2 \text{ В}$, $U_{\text{вх}}^0=0,3 \text{ В}$, $U_{\text{вх}}^1=1,5 \text{ В}$,
 $I_{\text{вх}}^1=-20 \text{ мкА}$ $\dots\dots\dots \geq 1,9 \text{ В}$
 - при $U_{\text{п}}=4,5 \text{ В}$, $U_{\text{вх}}^0=0,9 \text{ В}$, $U_{\text{вх}}^1=3,15 \text{ В}$,
 $I_{\text{вх}}^1=-20 \text{ мкА}$ $\dots\dots\dots \geq 4,4 \text{ В}$
 - при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=1,2 \text{ В}$, $U_{\text{вх}}^1=4,2 \text{ В}$,
 $I_{\text{вх}}^1=-20 \text{ мкА}$ $\dots\dots\dots \geq 5,9 \text{ В}$
 - при $U_{\text{п}}=4,5 \text{ В}$, $U_{\text{вх}}^0=0,9 \text{ В}$, $U_{\text{вх}}^1=3,15 \text{ В}$,
 $I_{\text{вх}}^1=-4 \text{ мА}$ $\dots\dots\dots \geq 3,98 \text{ В}$
 - при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=1,2 \text{ В}$, $U_{\text{вх}}^1=4,2 \text{ В}$,
 $I_{\text{вх}}^1=-5,2 \text{ мА}$ $\dots\dots\dots \geq 5,48 \text{ В}$
- Выходное напряжение низкого уровня:
 - при $U_{\text{п}}=2; 4,5; 6 \text{ В}$, $I_{\text{вх}}^0=20 \text{ мкА}$ $\dots\dots\dots \leq 0,1 \text{ В}$
 - при $U_{\text{п}}=4,5; 6 \text{ В}$, $I_{\text{вх}}^0=4; 5,2 \text{ мА}$ $\dots\dots\dots \leq 0,26 \text{ В}$

Входной ток низкого уровня при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=0 \dots \leq |-0,1| \text{ мкА}$
 Входной ток высокого уровня при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^1=6 \text{ В} \dots \leq 0,1 \text{ мкА}$
 Ток потребления при $U_{\text{п}}=6 \text{ В}$, $U_{\text{вх}}^0=0 \text{ В}$, $U_{\text{вх}}^1=6 \text{ В} \dots \leq 2 \text{ мкА}$
 Динамический ток потребления при $U_{\text{п}}=5 \text{ В}$,
 $f=1 \text{ МГц} \dots \leq 1 \text{ мА}$
 Время задержки распространения сигнала при включении (выключении) при $U_{\text{п}}=4,5 \text{ В}$, $C_{\text{н}}=50 \text{ пФ} \dots \leq 18 \text{ нс}$
 Входная емкость при $U_{\text{п}}=0 \text{ В} \dots \leq 10 \text{ пФ}$

Таблица истинности

Входы		Выход
$X1$	$X2$	$\bar{Y1}$
0	0	1
0	1	0
1	0	0
1	1	1



Условное графическое обозначение К1564ЛП13, КР1564ЛП13

К1564ПУ1, КР1564ПУ1, К1564ПУ2, КР1564ПУ2

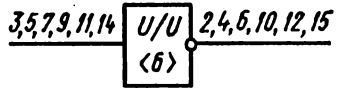
Микросхемы представляют собой 6 инвертирующих (КР1564ПУ1) и неинвертирующих (КР1564ПУ2) понижающих преобразователей логических уровней. Корпус типа 402.16-33, масса не более 1 г.

Назначение выводов: 1 — напряжение питания; 2 — выход $Y1$; 3 — вход $X1$; 4 — выход $Y2$; 5 — вход $X2$; 6 — выход $Y3$; 7 — вход $X3$; 8 — общий; 9 — вход $X4$; 10 — выход $Y4$; 11 — вход $X5$; 12 — выход $Y5$; 13, 16 — свободные; 14 — вход $X6$; 15 — выход $Y6$.

Таблицы истинности

К1564ПУ1, КР1564ПУ1

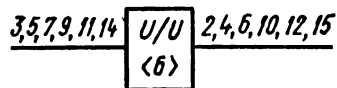
Вход X	Выход \bar{Y}
0	1
1	0



Условное графическое обозначение К1564ПУ1, КР1564ПУ1

К1564ПУ2, КР1564ПУ2

Вход X	Выход Y
0	0
1	1



Условное графическое обозначение К1564ПУ2, КР1564ПУ2

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня:	
К1564ПУ1 при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^1=4,2$ В, $I_{\text{ВЫХ}}^0=20$ мкА	≤ 0,1 В
К1564ПУ2 при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=1,2$ В	≤ 0,1 В
Выходное напряжение высокого уровня:	
К1564ПУ1 при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^0=1,2$ В, $I_{\text{ВЫХ}}^1=-20$ мкА	≥ 5,9 В
К1564ПУ2 при $U_{\Pi}=6$ В, $U_{\text{ВХ}}^1=4,2$ В, $I_{\text{ВЫХ}}^1=-20$ мкА	≥ 5,9 В
Ток потребления при $U_{\Pi}=6$ В	≤ 1 мкА
Входной ток низкого уровня	≤ -0,1 мкА
Входной ток высокого уровня	≤ 0,1 мкА
Динамический ток потребления при $U_{\Pi}=5$ В, $f=1$ МГц	≤ 1,5 мА
Время задержки распространения сигнала при включении (выключении) при $U_{\Pi}=6$ В, $C_{\Pi}=50$ пФ	≤ 20 нс
Входная емкость при $U_{\Pi}=0$ В	≤ 10 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	2...6 В
Входное напряжение	0...15 В
Выходное напряжение	0... U_{Π} В
Значение статического потенциала	150 В
Емкость нагрузки	≤ 50 пФ

КР1564ТМ2

Микросхема представляет собой два D-триггера. Корпус типа 201.14-1, масса не более 1 г.

Назначение выводов: 1, 13 — входы установки в лог. 0; 2, 12 — входы данных; 3, 11 — входы тактовые; 4, 10 — входы установки в лог. 1; 5, 6, 8, 9 — выходы данных.

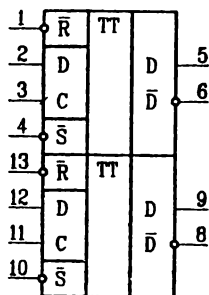
Электрические параметры

Напряжение питания	2...6 В
Выходное напряжение низкого уровня	≤ 0,26 В
Выходное напряжение высокого уровня	≥ 5,48 В
Входной ток низкого уровня	≤ -0,1 мкА
Входной ток высокого уровня	≤ 0,1 мкА

- Ток потребления ≤ 8 мкА
- Выходной ток низкого уровня ≤ 4 мА
- Время задержки распространения сигнала ≤ 69 нс

Таблица истинности

Вход				Выход	
\bar{S}	\bar{R}	C	D	D	\bar{D}
0	1	X	X	1	0
1	0	X	X	0	1
0	0	X	X	Запрещено	
1	1	\lrcorner	1	1	0
1	1	\lrcorner	0	0	1
1	1	0	X	$D0$	$\bar{D}0$



Условное графическое обозначение
KP1564TM2

Серии КР1566, КС1566, ЭКР1566

В состав серий КР1566, КС1566, ЭКР1566 входят типы:

ЭКР1566ВГ1 — микроконтроллер для блока управления цветными телевизорами;

КР1566РР1 — электрически стираемое программируемое постоянное запоминающее устройство емкостью 2 кбит (256×8) с шиной I²C;

КС1566ХЛ1 — передатчик для ИК систем дистанционного управления цветными телевизорами (код ИТТ);

КС1566ХЛ2 — многофункциональная БИС для систем дистанционного управления цветными телевизорами (код ИТТ);

КР1566ХЛ3 — передатчик для ИК систем дистанционного управления (код РС-5).

ЭКР1566ВГ1

Микросхема представляет собой микроконтроллер для блока управления цветными телевизорами. Реализует функции дешифратора команд дистанционного управления, синтезатора напряжения настройки, коммутатора диапазонов, коммутатора режимов работы, программируемого таймера-выключателя, с выводом информации на экранный индикатор. Аналогична ЭКР1568ВГ1. Корпус типа 2123.42-А.

Назначения выводов: 1 — выход напряжения настройки; 2 — выход регулировки громкости; 3 — выход регулировки яркости; 4 — выход регулировки насыщенности цвета; 5 — выход регулировки контрастности/цветового тона; 6 — выход регулировки баланса/звукового тона/цветового тона; 7, 8 — выходы выбора диапазона УКВ; 9 — вход АПЧГ; 10 — выход ДМВ; 11 — выход регулировки постоянной времени АПЧ и Ф; 12 — выход выбора источника НЧ сигналов; 13...19 — клавиатурные входы/выходы; 20 — вход управления режимом системы; 21 —

общий; 22 — выход сигнала красного цвета (экранного индикатора); 23 — выход сигнала зеленого цвета (экранного индикатора); 24 — выход сигнала синего цвета (экранного индикатора); 25 — выход сигнала гашения; 26 — вход строчной синхронизации; 27 — вход кадровой синхронизации; 28 — вход РС-генератора для экранного индикатора; 28 — вход подтверждения приема; 30 — вход для тестирования (подсоединить к земле); 31 — вход генератора; 32 — выход генератора; 33 — вход/выход сброса при включении питания; 34 — вход выбора режима звукового сопровождения; 35 — вход сигнала дистанционного управления; 36 — выход выбора режима звукового сопровождения; 37 — выход выбора звуковых эффектов; 38 — выход установки телевизионного стандарта; 39 — линия тактовой синхронизации (I²C-шина); 40 — линия данных (I²C-шина); 41 — вход/выход установки дежурного режима; 42 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±10%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 4,5 В
Входной ток низкого (высокого) уровня	≤ ±10 мкА
Ток потребления в рабочем режиме	≤ 32 мА
Ток потребления при выключении генератора изображения	≤ 7 мА
Ток потребления при выключении генератора изображения и остановки микроконтроллера	≤ 5 мА

КР1566РР1, ЭКР1566РР1

Микросхемы представляют собой электрически стираемое программируемое постоянное запоминающее устройство емкостью 2 кбит (256 × 8) и применяются с контроллерами телевизоров и телетекста, обеспечивающими обмен информацией по шине I²C. Аналогичны ЭКР1568РР1.

Корпус типа 2101.8-1 и 2101.8-А, масса не более 1 г.

Назначение выводов: 1...3 — адресные входы; 4 — общий; 5 — I²C-шина для информационных сигналов (SDA); 6 — I²C-шина для тактовых сигналов (SCL); 7 — тактовый генератор режима стирания/записи (PTC); 8 — напряжение питания.

Электрические параметры

Напряжение питания	4,5...5,5 В
Входное напряжение низкого уровня:	
на входе <i>PTC</i>	$-0,8...+0,1U_n$ В
на входах <i>SCL, SDA</i>	$-0,8...+0,3U_n$ В
Входное напряжение высокого уровня:	
на входе <i>PTC</i>	$-0,9 U_n...(U_n+0,8)$ В
на входах <i>SCL, SDA</i>	$-0,7 U_n...(U_n+0,8)$ В
Выходное напряжение низкого уровня	
на входе <i>SDA</i>	$\geq 0,4$ В
Динамический ток потребления:	
в режиме считывания при $f = 100$ кГц	$\leq 1,6$ мА
в режиме стирания/записи	
при $f = 100$ кГц	$\leq 2,5$ мА
Статический ток потребления	≤ 10 мкА
Тактовая частота линии <i>SCL</i>	0...100 кГц
Частота программирования	10...50 кГц
Длительность цикла стирания/записи	5...25 мс
Время нарастания (спада) для линий	
<i>SDA, SCL</i>	≤ 300 нс

КР1566ХЛ1

Микросхема представляет собой передатчик для ИК систем дистанционного управления цветными телевизорами (код ИТТ). Аналогична КР1506ХЛ1.

Корпус типа 2120.24-14, масса не более 6,6 г.

Назначение выводов: 1 — общий; 2...4 — для подключения частото задающей *RC*-цепи генератора; 5 — выход управления ИК-излучателем; 6, 7 — адресные входы; 8...15 — входы строк от клавиатуры; 16...23 — входы столбцов от клавиатуры; 24 — напряжение питания.

Электрические параметры

Напряжение питания	6...9 В
Выходное напряжение низкого уровня	$\leq 1,5$ В
Выходное напряжение высокого уровня	≥ 4 В
Входное напряжение низкого уровня	0...1 В
Входное напряжение высокого уровня	$U_n...(U_n-1)$ В
Ток потребления при $U_n = 9$ В	≤ 50 мкА

Ток потребления при включенном генераторе	
$U_{\text{п}} = 9 \text{ В}$	$\leq 5,5 \text{ мА}$
Входной ток	$\leq 1 \text{ мА}$
Тактовая частота	160...220 кГц

КС1566ХЛ2

Микросхема представляет собой многофункциональную схему для систем дистанционного управления (дешифратор команд) цветными телевизорами (код ИТТ). Выполняет функции включения и выключения сети, переключение каналов, выключение звука, плавное управление аналоговыми функциями (громкостью, яркостью, контрастностью, насыщенностью). Работает совместно с КС1566ХЛ1. Аналогична КР1506ХЛ2.

Корпус типа 2120.24-14, масса не более 6,6 г.

Назначение выводов: 1 — общий; 2...5 — аналоговые выходы (от ЦАП); 6 — выход дополнительной памяти; 7 — вход прямого ввода команд; 8...11 — выходы двоичного кода выбранной программы; 12...15 — входы прямого ввода команд; 16 — вход сигнала ДУ; 17 — выход данных; 18 — вход выбора режима; 19 — выход сетевого триггера; 20 — выход управления; 21, 22 — тактовые выходы; 23 — для подключения кварцевого резонатора; 24 — напряжение питания.

Электрические параметры

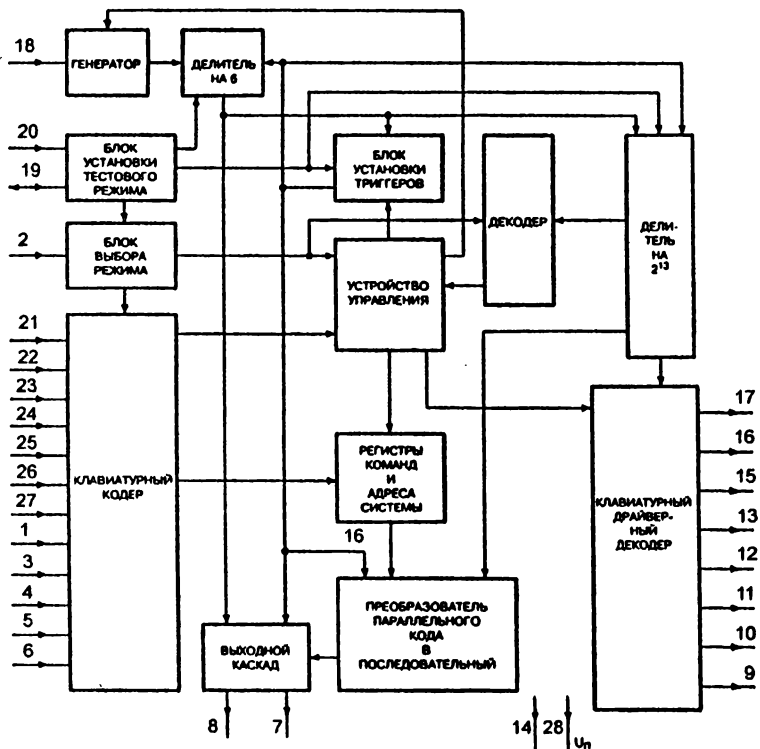
Напряжение питания	-16,5...-19,5 В
Выходное напряжение низкого уровня	$\leq -0,8 \text{ В}$
Ток потребления при $U_{\text{п}} = -19,5 \text{ В}$,	
$f_{\text{кв.г}} = 4,4336 \text{ МГц}$	$\leq 40 \text{ мА}$
Длительность импульса и паузы на выходах ..	0,9...56 мкс
Длительность импульса управления точной	
настройкой (вывод 20) «+»; «-»	144; 36 мкс
Период следования импульсов на выходах 2...5	56,9 мкс

КР1566ХЛ3

Микросхема представляет собой передатчик для ИК систем дистанционного управления (код РС-5). Максимальное число команд 2048. Аналогична КР1506ХЛ3.

Корпус типа 2121.28-18.01.

Назначение выводов: 1 — командный вход; 2 — выбор режима; 3...6 — адресные входы; 7 — выход модулированного сигнала; 8 — выход сигнала ДУ; 9...13, 15...17 — сканирующие выходы; 14 — общий; 18 — вход генератора; 19 — тестовый вход/выход; 20 — тестовый вход; 21...27 — командные входы; 28 — напряжение питания.



Структурная схема КР1566ХЛ3

Электрические параметры

Напряжение питания	2...7 В
Входное напряжение низкого уровня на выходах 7, 8, 9...17, 19	≤ 0,2 В
Выходное напряжение низкого уровня на выходах 7, 8	≥ (U _п - 2) В

Ток потребления	≤ 10 мкА
Входной ток низкого уровня:	
по входам 21...27, 1, 3...6 (вывод 20 соединен с землей)	$-550 \dots -12$ мкА
по входам 21...27, 1, 3...6 (вывод 20 соединен с U_n)	$\leq -1 $ мкА
Выходной ток низкого уровня:	
по выводам 2, 20, 19	$\leq -1 $ мкА
по выводу 13	$\leq -2 $ мкА
Выходной ток высокого уровня:	
по выводам 21...27, 1...6, 19, 20	≤ 1 мкА
по выводу 18	5,5...24 мкА
Ток утечки низкого уровня по выходам 7, 8	$\leq -2 $ мкА
Ток утечки высокого уровня по выходам 7, 8, 9...17	≤ 1 мкА
Максимальная тактовая частота	≤ 450 кГц

Предельно допустимые режимы эксплуатации

Входное (выходное) напряжение	0...7 В
Выходной ток	$-0,4 \dots +0,6$ мА
Температура окружающей среды	$-10 \dots +70$ °С

Серии ЭКР1568, ЭКФ1568

В состав серий ЭКР1568, ЭКФ1568 входят типы:

ЭКР1568ВГ1 — контроллер управления телевизором;

ЭКР1568ВГ2 — схема управления режимом телетекста;

ЭКР1568ВГ3 — контроллер телетекста;

ЭКР1568ВГ4 — контроллер управления телевизором;

ЭКР1568ГП1 — знакогенератор для телевизионных устройств;

ЭКР1568КН1 — дешифратор поддиапазона селекторов канала;

ЭКР1568РР1 — электрически перепрограммируемое постоянное запоминающее устройство емкостью 2 кбит (256 × 8);

ЭКР1568РР2 — электрически стираемое перепрограммируемое постоянное запоминающее устройство емкостью 8 кбит для телевизоров;

ЭКР1568ХА1 — цветокорректор и линия задержки на гиляторах;

ЭКР1568ХА2 — видеопроцессор;

ЭКР1568ХА3 — декодер PAL/SECAM/NTSC;

ЭКР1568ХЛ1, ЭКФ1568ХЛ1 — передатчик дистанционного управления (код RC-5);

ЭКР1568ХЛ2 — передатчик-усилитель дистанционного управления;

ЭКР1568ХП1 — схема электронного потенциометра (регулятора громкости).

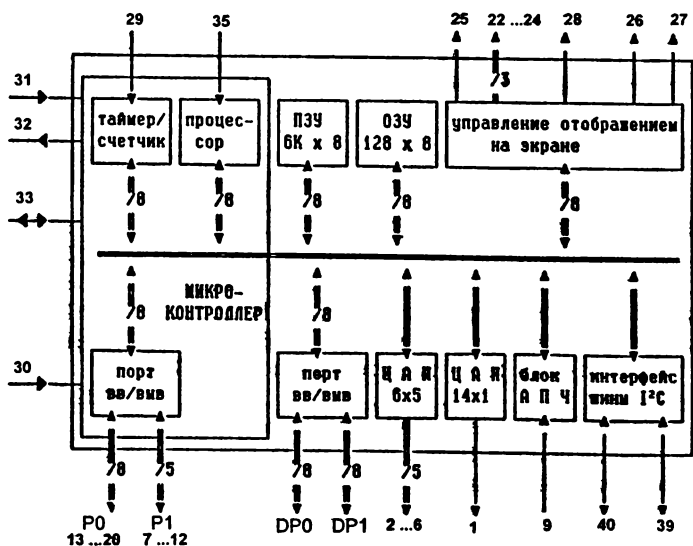
ЭКР1568ВГ1

Микросхема представляет собой контроллер управления телевизором и предназначена для использования в системах настройки и управления телевизионных приемников.

Выполняет следующие функции: включение/выключение телевизора; переключение поддиапазона принимаемых каналов;

автоматическая подстройка частоты; переключение систем PAL/SECAM; регулировка громкости, яркости, насыщенности, контрастности; выработка сигналов отображения режима изменяемого параметра на экране. Аналогична ЭКР1566ВГ1.

В состав ИС входят 8-разрядный процессор, ПЗУ емкостью 48 кбит (6 к × 8), ОЗУ емкостью 128 байт, 8-разрядный таймер-счетчик, один 14-разрядный ЦАП, пять 6-разрядных ЦАП, схема управления отображением на экране, интерфейс шины I²C, блок АПЧ, порт ввода/вывода. Содержит около 120 000 интегральных элементов. Корпус типа 2171Ю.42-А.



Структурная схема КР1568ВГ1

Назначение выводов: 1 — настройка, разряд 0 порта DP0; 2 — громкость, разряд 1 порта DP0; 3 — яркость, разряд 2 порта DP0; 4 — насыщенность, разряд 3 порта DP0; 5 — контрастность/цветовой тон, разряд 4 порта DP0; 6 — баланс/тон/цветовой тон, разряд 5 порта DP0; 7 — УКВ1, разряд 0 порта P1; 8 — УКВ3, разряд 1 порта P1; 9 — вход АПЧ, разряд 2 порта P1; 10 — вход ДМВ, разряд 2 порта P1; 11 — постоянная времени видеомagneитофона, разряд 3 порта P1; 12 — внешний/внутренний звук и видео, разряд 4 порта P1; 13...19 — местная клавиатура управления, разряды 0...6 порта P0; 20 — строб режима, разряд 7 порта P0; 21 — общий; 22 — красный, разряд 6 порта

DP1; 23 — зеленый, разряд 5 порта **DP1**; **24** — синий; **25** — быстрое гашение; **26** — вход горизонтальной (строчной) синхронизации; **27** — вход вертикальной (кадровой) синхронизации; **28** — **RC**-цепь генератора отображения; **29** — вход сигнала совпадения по горизонтали; **30** — переключение в режим тестирования; **31** — вход кварцевого генератора; **32** — выход кварцевого генератора; **33** — общий сброс; **34** — переключение 2 языка/1 язык, разряд 3 порта **DP1**; **35** — вход прерывание/вход дистанционного управления; **36** — выбор режима звука, разряд 3 порта **DP1**; **37** — приглушение звука, разряд 2 порта **DP1**; **38** — переключение **PAL/SECAM**, разряд 1 порта **DP1**; **39** — тактирование **I²C**-шины, разряд 7 порта **DP0**; **40** — данные **I²C**-шины, разряд 6 порта **DP0**; **41** — включение резервного режима, разряд 0 порта **DP1**; **42** — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±10%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 4,5 В
Входной ток низкого уровня при $U_{\text{ВХ}}^1 = 0$ В	≤ ±10 мкА
Входной ток высокого уровня при $U_{\text{ВХ}}^1 = 5,5$ В	≤ ±10 мкА
Ток потребления в рабочем режиме при $U_{\text{П}} = 5,5$ В, $f_{\text{СИН.}} = 10$ МГц	≤ 32 мА
Ток потребления при выключении генератора изображения при $U_{\text{П}} = 5,5$ В	≤ 7 мА
Ток потребления при выключении генератора отображения и останове микроконтроллера при $U_{\text{П}} = 5,5$ В	≤ 5 мА

Предельно допустимые режимы эксплуатации

Напряжение питания	3,5...5,5 В
кратковременно (5 мс)	≤ 6 В
Входное напряжение низкого уровня	0...0,3 $U_{\text{П}}$ В
Входное напряжение высокого уровня	0,7 $U_{\text{П}}$... $U_{\text{П}}$ В
Время фронта нарастания сигнала на входе	≤ 10 нс
Время фронта спада сигнала на входе	≤ 10 нс
Частота синхронизации микроконтроллера	0,1...10 МГц
Частота генератора изображения	≤ 10 МГц
Емкость нагрузки	≤ 30 пФ
Температура окружающей среды	-10...+70° С

ЭКР1568ВГ2

Микросхема представляет собой схему управления режимом телетекста. Корпус типа 2123.40-С.

Электрические параметры

Напряжение питания	4,5...5,5 В
Ток потребления	≤270 мА
Время цикла ОЗУ	500 нс

ЭКР1568РР1

Микросхема представляет собой статическое электрически стираемое программируемое постоянное запоминающее устройство емкостью 2 кбит (256×8 бит) с «плавающим» затвором. Работает в системах с последовательной I²C шиной, состоящей из двух двунаправленных линий: для информационных сигналов (*SDA*) и для тактовых сигналов (*SCL*). К шине I²C может быть подключено до 8 ИС. Программирование накопителя осуществляется с помощью туннелирования электронов. Для повышения надежности используется внутренний избыточный код, исправляющий ошибки в виде сбоев единичных бит. Напряжение программирования определяется встроенным в кристалл умножителем напряжения. Изготовлена по КМОП технологии. Особенности ИС: неразрушаемое хранение информации в течение 10 лет: наличие схемы исправления единичных ошибок; последовательная шина ввода/вывода; возможность автоматического приращения адреса слова; внутренний таймер для записи; 100 000 циклов стирание/запись на байт; неограниченное число циклов чтения. В состав ИС входят обслуживающие шину I²C элементы (блок управления, защелки байтов, регистры статуса, указатель адреса, сдвиговый регистр, блок исправления ошибок) и сервисные (входной фильтр, таймер, дешифратор тестов, адресные ключи). Применяется в автомобильной электронике, периферийных устройствах ЭВМ, в селекторах телевизионных каналов.

Корпус типа 2101.8-А, масса не более 1 г.

Назначение выводов: 1...3 — адресные входы или выбор режима проверки; 4 — общий; 5 — информационная линия шины I²C, *SDA*; 6 — линия тактового сигнала шины I²C, *SCL*; 7 — тактовый (синхросигнал программирования) *TEST*; 8 — напряжение питания.

Электрические параметры

Напряжение питания	4,5...5,5 В
Входное напряжение низкого уровня на входе <i>TEST</i>	-0,8...+0,1U _п В
Входное напряжение высокого уровня на входе <i>TEST</i>	0,9U _п ...(U _п +0,8) В
Входное напряжение высокого уровня на входах <i>SCL</i> , <i>SDA</i>	0,7U _п ...(U _п +0,8) В
Входное напряжение низкого уровня на входах <i>SCL</i> , <i>SDA</i>	-0,8...+0,3U _п В
Выходное напряжение низкого уровня на входе <i>SDA</i> при U _п =4,5 В	≤ 0,4 В
Динамический ток потребления:	
в режиме считывания при f _T =100 кГц	.. ≤ 1,6 мА
в режиме стирания/записи при f _T =100 кГц	≤ 2,5 мА
Статический ток потребления при U _п =5,5 В	≤ 10 мкА
Тактовая частота	0...100 кГц
Длительность цикла стирания/запись	5...25 мс
Частота программирования	10...50 кГц
Время нарастания (спада) сигнала	≤ 300 нс

ЭКР1568ХЛ1

Микросхема представляет собой передатчик дистанционного управления телевизором. В соответствии с форматом системы команд управления RC-5 формирует электрический сигнал для подачи его на усилитель-формирователь излучающего ИК-диода.

Корпус типа 2121.28-С.

Назначение выводов: 1, 21...27 — командные входы (от клавиатуры); 2 — выбор режима; 3...6 — системные входы (от клавиатуры); 7 — выход модулированного сигнала; 8 — выход сигнала ДУ; 9...13, 15...17 — выходы сканирования (от клавиатуры); 14 — общий; 18 — от генератора; 19 — вход/выход тестового сигнала; 20 — вход тестового сигнала; 28 — напряжение питания.

Электрические параметры

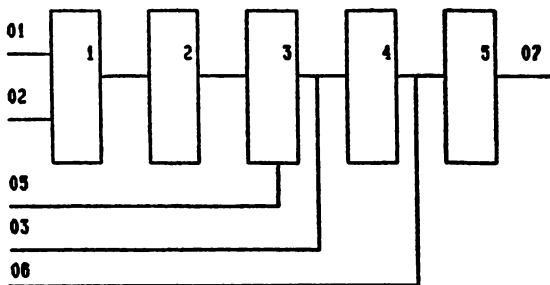
Напряжение питания	2...7 В
Выходное напряжение низкого уровня на выводах 7, 8, 9...17	≤ 0,3 В

Выходное напряжение высокого уровня на выводах 7, 8	$\geq (U_n - 0,3) \text{ В}$
Входное напряжение низкого уровня на выводах 2, 19, 20	$0 \dots 0,3 \text{ В}$
Входное напряжение высокого уровня на выводах 2, 19, 20	$0,7U_n \dots U_n \text{ В}$
Ток потребления в статическом режиме	$\leq 10 \text{ мкА}$

ЭКР1568ХЛ2

Микросхема представляет собой приемник-усилитель сигналов дистанционного управления на ИК-лучах и предназначена для приема, усиления и демодуляции сигнала дистанционного управления телевизором и видеомагнитофоном. Усиливает и демодулирует сигналы различных команд в соответствии с международным стандартом RC-5. Активный уровень на выходе — низкий. Может подключаться к ИС с уровнями ТТЛ и КМОП. Содержит около 250 интегральных элементов.

Корпус типа 1106Ю.8-А.



Структурная схема КР1568ХЛ2:

1 — входной усилитель; 2 — ограничитель амплитуды; 3 — установка рабочей точки (полосовой фильтр); 4 — детектор; 5 — компаратор с гистерезисом (формирователь выходного сигнала)

Назначение выводов: 1 — вход прямой; 2 — вход инверсный (цепь коррекции); 3 — для подключения внешнего конденсатора демодулятора; 4 — общий; 5 — для подключения внешнего резистора полосового фильтра; 6 — для подключения внешнего конденсатора интегратора; 7 — выход; 8 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±10% В
Выходное напряжение низкого уровня	≤ 0,4 В
Выходной ток высокого уровня	≤ 100 мкА
Ток потребления при $U_{п}=5,5$ В	≤ 5 мА
Потребляемая мощность	9 мВт
Коэффициент усиления по напряжению при $f=40$ кГц	≥ 74 дБ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,5...5,5 В
Входное напряжение	5 В
Значение статического потенциала	200 В
Температура окружающей среды	-10...+70° С

Серия К1572

К1572ХМ1

Микросхема представляет собой цифровой базовый матричный кристалл. Совместима по электрическим параметрам с ИС серий К1500, К1520. В отличие от ИС К1520ХМ1, К1520ХМ2 в базовых ячейках К1572ХМ1 применяются сформированные в первом слое металлизации переключатели тока, которые имеют дополнительные топологические элементы, позволяющие закорачивать или разрывать отдельные участки схемы.

Внутренняя часть кристалла состоит из матрицы 3×6 из 18 блоков, в каждом из которых возможно построение функциональных ячеек (ФЯ). Периферическая часть имеет входные усилители (по 6 сдвоенных усилителей в двух рядах) и выходные усилители (по 14 усилителей в каждой из двух колонок) справа и слева от матрицы. По периметру кристалла размещены 4 контактные площадки для общего вывода, 4 для напряжения питания и 57 для входных и выходных выводов.

Библиотека ФЯ содержит 27 типов.

Электрические параметры

Номинальное напряжение питания	-4,5 В ±5% В
Выходное напряжение низкого уровня	-1,81 В
Выходное напряжение высокого уровня	-0,88 В
Время задержки распространения сигнала при выключении ФЯ	1,88 нс

Серии К1574, КА1574, КР1574, КФ1574

В состав серий К1574, КА1574, КР1574, КФ1574, изготовленных по КМОП технологии, входят типы:

КА1574ХМ1, КР1574ХМ1 — цифровой базовый матричный кристалл с количеством эквивалентных вентиляей до 4500;

К1574ХМ2, КФ1574ХМ2 — цифровой базовый матричный кристалл с количеством эквивалентных вентиляей до 13 670;

КА1574ХМ3 — цифровой базовый матричный кристалл с количеством эквивалентных вентиляей до 40 000;

К1574ХМ5 — цифровой базовый матричный кристалл с количеством эквивалентных вентиляей до 13 670.

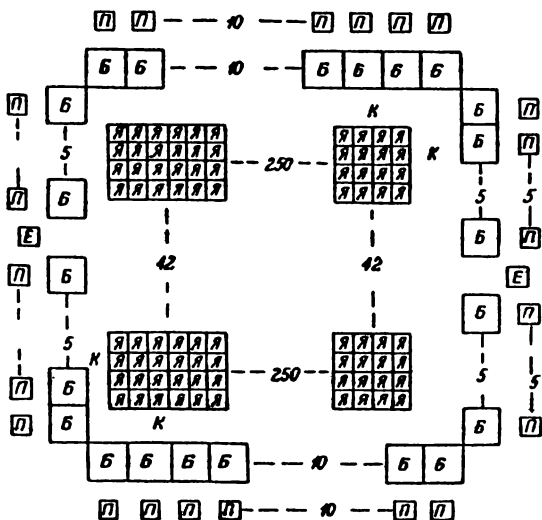
КА1574ХМ1, КР1574ХМ1

Микросхема представляет собой цифровой базовый матричный кристалл и предназначена для создания цифровых маломощных полузаказных БИС с функциональной сложностью до 4500 эквивалентных вентиляей типа 2И-НЕ, 2ИЛИ-НЕ. Имеет бесканальную структуру («море вентиляей»), представляет собой матрицу из 13 000 внутренних базовых ячеек (n-МОП, p-МОП транзисторы), размещенных в 50 рядов. По периметру матрицы размещены 62 буферных ячейки (5 nМОП и 11 pМОП мощных транзисторов для реализации функций «выход» и по 8 nМОП и pМОП транзисторов для реализации функции «вход»). Разводка связей между ячейками осуществляется двумя уровнями металлизированных межсоединений изменяемой конфигурации. Для защиты выводов в состав буферной ячейки введены элементы защиты.

Проектирование полузаказных БИС на основе БМК осуществляется символьным методом на основе библиотек функциональных элементов с использованием ЭВМ и системы автоматизированного проектирования. Для БМК разработан комплект средств проектирования полузаказных БИС, включающий инструкцию по проектированию, библиотеку проектирования, графическую информацию неизменяемой части БМК и программное

обеспечение описания редактирования и контроля функциональных схем и топологии полузаказных БИС. Программирование БМК в соответствии с требуемой функциональной схемой осуществляется фотошаблонами четырех слоев.

Пластмассовый корпус с планарным расположением 42, 48 или 64 выводов типа 4134.48-2, 4135.64-2, 4222.48-2, 4516Ю.64-А, 429.42-1.



Общий вид KP1574XM1:

Я — базовая ячейка; Б — буферная ячейка; К — канал трассировки; П — контактные площадки выводов буферных ячеек; Е — контактные площадки питания

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ (U _п - 0,8) В
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ (U _п - 0,4) В
Входной ток низкого (высокого) уровня	5 мкА
Выходной ток низкого (высокого) уровня	2 мА
Время задержки переключения:	
базового элемента 2И-НЕ, буферной входной ячейки	≤ 7 нс
буферной выходной ячейки	≤ 10 нс
Число эквивалентных логических элементов типа 2И-НЕ	4300

Серии КА1575, КР1575, КФ1575

В состав серий КА1575, КР1575, КФ1575, изготовленных по КМОП технологии, входят типы:

КА1575ХМ1, КР1575ХМ1 — цифровой базовый матричный кристалл с количеством эквивалентных вентиляей до 980.

КФ1575ХМ2 — цифровой базовый матричный кристалл с количеством эквивалентных вентиляей до 1600.

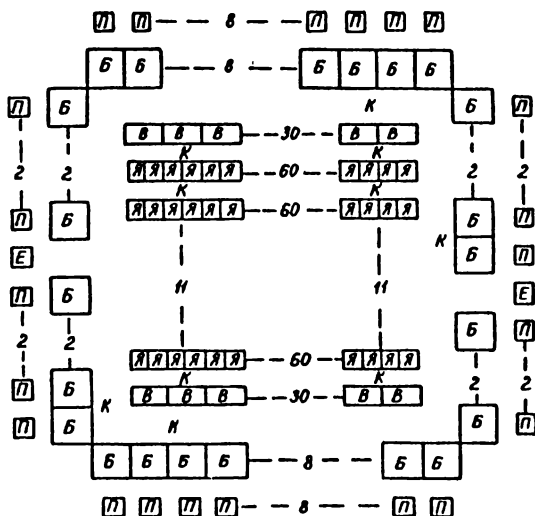
КР1575ХМ1

Микросхема представляет собой цифровой базовый матричный кристалл (БМК) и предназначена для создания цифровых маломощных полузаказных БИС с функциональной сложностью до 1000 эквивалентных вентиляей. Имеет канальную структуру и представляет собой матрицу из 980 базовых ячеек, размещенных в 14 рядах, между которыми расположены каналы трассировки. Базовая ячейка (БЯ) содержит по два рМОП и пМОП транзистора, предназначенных для реализации одного логического элемента с функцией 2И-НЕ, 2ИЛИ-НЕ или более сложных логических элементов, реализуемых в нескольких ячейках. Сверху и снизу матрицы базовых ячеек размещены два ряда вспомогательных ячеек по 35 в каждом, предназначенных для реализации элементов синхронизации, задерживающих фронт или срез сигнала, и отличаются по конфигурации от базовых. По периметру матрицы БЯ размещено 46 буферных ячеек, содержащих по 2 мощных рМОП и пМОП транзистора для реализации функции «выход» и по 2 рМОП и пМОП транзистора для реализации функции «вход».

Для защиты выводов в состав БЯ введены элементы защиты. Проектирование полузаказных БИС на основе БМК осуществляется символьным методом на основе библиотек функциональных элементов с использованием ЭВМ и системы автоматизированного проектирования. Для БМК разработан комплект средств проектирования полузаказных БИС, включающий инструкцию по проектированию, библиотеку проектирования, графическую информацию неизменяемой части БМК и программное обеспече-

ние описания редактирования и контроля функциональных схем и топологии полузаказных БИС. Программирование БМК в соответствии с требуемой функциональной схемой осуществляется фотошаблонами двух слоев.

Корпус типа 2205.48-1.



Общий вид KP1575XM1:

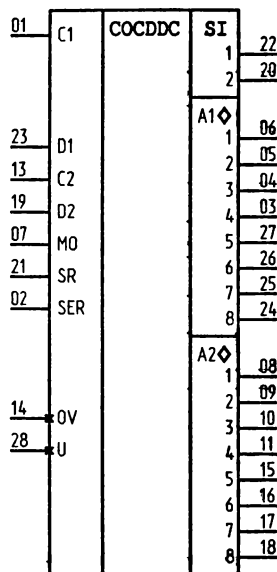
Я — базовая ячейка; В — вспомогательная ячейка; Б — буферная ячейка; К — канал трассировки; П — контактные площадки выводов буферных ячеек; Е — контактные площадки питания

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ (U _п - 0,8) В
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ (U _п - 0,4) В
Входной ток низкого (высокого) уровня	5 мкА
Выходной ток низкого уровня	0,8 мА
Выходной ток высокого уровня	0,4 мА
Время задержки переключения:	
базового элемента 2И-НЕ, буферной входной ячейки	≤ 15 нс
буферной выходной ячейки	≤ 20 нс
Число эквивалентных логических элементов типа 2И-НЕ	980

КР1575ХМ1-002

Микросхема представляет собой схему управления дельта-кодеком и предназначена для управления аналоговыми частями дельта-кодера и дельта-декодера в цифровом телефонном аппарате системы ЭАТС-ЦА. Содержит 2300 интегральных элементов. Корпус типа 2121.28-4, масса не более 5 г.



Условное графическое обозначение КР1575ХМ1-002

Назначение выводов: 1 — вход тактовый кодера; 2 — вход выбора режима; 3...6 — выходы разрядов 4...1 кодера с состоянием высокого импеданса; 7 — вход режимный счета кодера; 8...11 — выходы разрядов 1...4 декодера с состоянием высокого импеданса; 12 — свободный; 13 — вход тактовый декодера; 14 — общий; 15...18 — выходы разрядов 5...8 декодера с состоянием высокого импеданса; 19 — вход информационный декодера; 20 — выход знака декодера; 21 — вход установки начального состояния кодера; 22 — выход знака кодера; 23 — вход информационный кодера; 24...27 — выходы разрядов 8...5 кодера с состоянием высокого импеданса; 28 — напряжение питания.

Электрические параметры

- Номинальное напряжение питания 5 В ±5%
- Выходное напряжение низкого уровня при $U_{п} = 5$ В, $I_{вых}^0 = 0,8$ мА ≤ 0,4 В
- Выходное напряжение высокого уровня при $U_{п} = 5$ В, $I_{вых}^0 = -0,8$ мА ≥ (U_п - 0,4) В
- Входной ток низкого уровня при $U_{п} = 5$ В, $U_{вх}^0 = 0,8$ В ≤ |-20| мкА
- Входной ток высокого уровня при $U_{п} = 5$ В, $U_{вх}^1 = (U_{п} - 0,8)$ В ≤ 20 мкА
- Выходной ток низкого уровня в состоянии выключено при $U_{вых}^0 = 0,4$ В ≤ 7 мкА
- Выходной ток высокого уровня в состоянии выключено при $U_{вх}^1 = (U_{п} - 0,8)$ В ≤ |-7| мкА

Ток потребления при $U_{\text{вх}}^0 = 0,8 \text{ В}$, $U_{\text{вх}}^1 = (U_{\text{п}} - 0,8) \text{ В}$,
 при $U_{\text{п}} = 5 \text{ В}$ $\leq 100 \text{ мкА}$

Предельно допустимые режимы эксплуатации

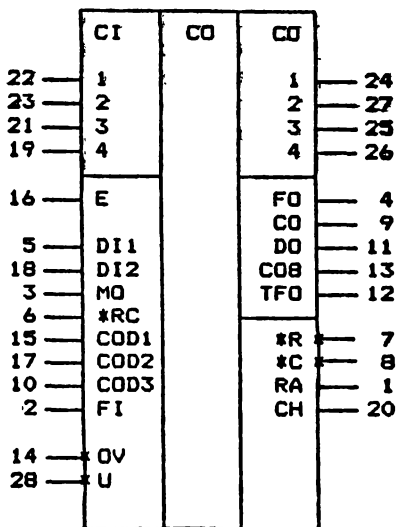
Напряжение питания	4,75...5,25 В
Входное напряжение низкого уровня	0...0,8 В
Входное напряжение высокого уровня	$U_{\text{п}} - 0,8...U_{\text{п}}$ В
Выходной ток низкого уровня	$\leq 0,8 \text{ мА}$
Выходной ток высокого уровня	$\leq -0,8 \text{ мА}$
Время фронта нарастания (спада) сигнала	$\leq 150 \text{ нс}$
Емкость нагрузки на выводах	$\leq 50 \text{ пФ}$
Температура окружающей среды	$-10...+70^\circ\text{C}$

КР1575ХМ1-003

Микросхема представляет собой схему блока управления цифровым телефонным аппаратом. Содержит 4000 интегральных элементов.

Корпус типа 2121.28-4, масса не более 5 г.

Назначение выводов: 1 — выход сигнала готовности ИС к передаче; 2 — вход формирователя сигнала длительности 20 мкс; 3 — вход управления режимами схемы; 4 — выход сформированного сигнала; 5 — вход информационного сигнала 32 кГц; 6 — для подключения конденсатора и резистора; 7 — для подключения резистора; 8 — для подключения конденсатора; 9 — выход тактовой частоты CO; 10 — вход управления длительностью сигнала передачи; 11 — выход информационный; 12 — выход сигнала передачи; 13 — выход управления вызывным устройством; 14 — общий; 15 — вход сигнала управления; 16 — вход разрешения формирования последовательности вида 11111111 для передачи; 17 — вход управления скремблировании



Условное графическое обозначение
 КР1575ХМ1-003

ем — дескремблированием данных; 18 — вход информационный передачи в линию; 19 — вход тактовой последовательности номеронабирателя C14; 20 — выход контроля синхроимпульса; 21...23 — входы тактовые последовательности номеронабирателя C13, C11, C12; 24...27 — выходы тактовые последовательности номеронабирателя C01, C03, C04, C02; 28 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня при $U_n = 5$ В, $U_{вх}^0 = 0,8$ В, $U_{вх}^1 = (U_n - 0,8)$ В, $I_{вх}^1 = 0,8$ мА	≥ $(U_n - 0,4)$ В
Выходной ток низкого уровня в состоянии выключено при $U_n = 5$ В, $U_{вх}^0 = 0,4$ В	≤ −7 мкА
Выходной ток высокого уровня в состоянии выключено при $U_n = 5$ В, $U_{вх}^0 = (U_n - 0,4)$ В	≤ 7 мкА

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Напряжение, прикладываемое к выходу	0... U_n В
Входное напряжение низкого уровня	0...0,8 В
Входное напряжение высокого уровня	$(U_n - 0,8)$... U_n В
Выходной ток низкого уровня	≤ 0,8 мА
Выходной ток высокого уровня	≤ −0,8 мА
Время фронта нарастания (спада) сигнала	≤ 50 нс
Емкость нагрузки	≤ 50 пФ
Температура окружающей среды	−10...+70 °С

К1577ХМ1

Микросхема представляет собой многофункциональную цифровую матрицу, содержащую 2640 вентилей. Изготовлена по БиКМОП технологии, обеспечивающей преимущества биполярных и МОП транзисторов (высокое быстродействие, малую потребляемую мощность). В качестве базовой матричной ячейки выбран логический элемент, на основе которого можно получать элементы 3И-НЕ, 2И-НЕ и инвертор. Содержит внутренние элементы, расположенные в 24 столбцах (линейках) по 110 элементов в каждом. Столбцы элементов сдвоены и на каждые 2 столбца имеются по 2 шины питания и по одной общей шине в первом слое металлизации.

Электрические параметры

Выходное напряжение низкого уровня при $I_{\text{Вых}}^0 = 24 \text{ мА}$	$\leq 0,5 \text{ В}$
Выходное напряжение высокого уровня при $I_{\text{Вых}}^1 = 4 \text{ мА}$	$\geq 2,4 \text{ В}$
Входной ток низкого уровня:	
ТТЛ буфера	$\leq -100 \text{ мкА}$
КМОП буфера	$\leq -50 \text{ мкА}$
Выходной ток высокого уровня:	
ТТЛ буфера	$\leq -60 \text{ мкА}$
КМОП буфера	$\leq -50 \text{ мкА}$
Время задержки распространения сигнала на вентиль	$1,3 \text{ нс}$

Серия КЛ1578

В состав серии КЛ1578, изготовленной по КМОП технологии, входят типы:

КЛ1578ХМ1 — вентиляная матрица с канальной архитектурой, содержащая 3400 внутренних вентиляей;

КЛ1578ХМ2 — вентиляная матрица с канальной архитектурой, содержащая 4200 внутренних вентиляей;

КЛ1578ХМ3 — вентиляная матрица с канальной архитектурой, содержащая 6000 внутренних вентиляей;

КЛ1578ХМ5 — вентиляная матрица с канальной архитектурой, содержащая 900 вентиляей;

КЛ1578ХМ6 — вентиляная матрица с архитектурой «море транзисторов», содержащая 16 000 внутренних вентиляей (48 000 внутренних элементов);

КЛ1578ХМ7 — вентиляная матрица с архитектурой «море транзисторов», содержащая 22 000 внутренних вентиляей (66 000 внутренних элементов);

КЛ1578ХМ8 — вентиляная матрица с архитектурой «море транзисторов», содержащая 30 000 внутренних вентиляей (90 000 внутренних элементов).

Номинальное напряжение питания $5 \text{ В} \pm 5\%$.

Задержка сигнала на вентиль составляет 2...2,5 нс.

Серия КБ1579

В состав серии КБ1579 входят типы:

КБ1579ХМ3-2 — многофункциональная цифровая матрица;

КБ1579ХМ3-2-001 — четырехразрядная однокристалльная микро-ЭВМ для управления игрой «Электроника ИМ12»: «Винни-Пух»;

КБ1579ХМ3-2-002 — четырехразрядная однокристалльная микро-ЭВМ для управления игрой «Электроника ИМ12»: «Стройка»;

КБ1579ХМ3-2-003 — четырехразрядная однокристалльная микро-ЭВМ для управления игрой «Электроника ИМ45»: «Диалог».

КБ1579ХМ3-2

Микросхема представляет собой многофункциональную цифровую матрицу, содержащую в базовом кристалле 50 000 интегральных элементов или 3200 вентиляей.

Бескорпусная ИС с 60 выводами, масса не более 0,4 г.

Назначение выводов: 1...22, 24...33, 59, 60 — выходы сегментных групп *SEG0...SEG21, SEG22...SEG31, SEG32, SEG33*; 23 — свободный; 34...37 — общие электроды *COM0...COM3*; 38...45 — входы/выходы двунаправленных портов *P0...P7*; 46 — контрольный вход *TEST*; 47...50 — входы клавиатуры *K0...K3*; 51 — вход начальной установки *KC*; 52, 57 — входы внешнего прерывания *INT0, INT1*; 53 — напряжение питания; 54, 55 — кварцевый резонатор *OSC0, OSC1*; 56 — общий; 58 — звуковой индикатор *ALM*.

53	U	CPU	SEG0	1
			SEG1	2
54	OSCO		SEG2	3
			SEG3	4
55	OSC1		SEG4	5
			SEG5	6
38	P0		SEG6	7
			SEG7	8
39	P1		SEG8	9
			SEG9	10
40	P2		SEG10	11
			SEG11	12
41	P3		SEG12	13
			SEG13	14
42	P4		SEG14	15
			SEG15	16
43	P5		SEG16	17
			SEG17	18
44	P6		SEG18	19
			SEG19	20
45	P7		SEG20	21
			SEG21	22
47	K0		SEG22	24
			SEG23	25
48	K1		SEG24	26
			SEG25	27
49	K2		SEG26	28
			SEG27	29
50	K3		SEG28	30
			SEG29	31
51	KC		SEG30	32
			SEG31	33
			SEG32	59
		SEG33	60	
46	TEST			
		COM0	34	
52	INT0	COM1	35	
		COM2	36	
57	INT1	COM3	37	
56	OV	ALM	58	

Условное графическое обозначение КР1575ХМ1-002

Электрические параметры

Номинальное напряжение питания	3 В ±10%
Выходное напряжение низкого уровня	≤ 0,2 В
Выходное напряжение высокого уровня	≥ (U _п - 0,2) В
Ток потребления при U _п = 3 В	≤ 65 мкА
Потребляемая мощность	≤ 220 мкВт
Максимальная тактовая частота	35 кГц
Частота следования выходных сигналов	≥ 32 Гц

Предельно допустимые режимы эксплуатации

Напряжение питания	≤ 4 В
Входное напряжение	-0,2...+(U _п + 0,2) В
Значение статического потенциала	200 В
Температура окружающей среды	-10...+70 °С

КБ1579ХМ3-2-001

Микросхема представляет собой 4-разрядную однокристалльную микро-ЭВМ и предназначена для частного применения в игре электронной микропроцессорной «Электроника ИМ12» с кассетой «Винни-Пух».

Назначение выводов: 1...22, 24...33, 59, 60 — выходы сегментных групп *SEG0...SEG21, SEG22...SEG31, SEG32, SEG33*; 23 — свободный; 34...37 — общие электроды *COM0...COM3*; 38...45 — входы/выходы двунаправленных портов *P0...P7*; 46 — контрольный вход *TEST*; 47...50 — входы клавиатуры *K0...K3*; 51 — вход начальной установки *KC*; 52, 57 — входы внешнего прерывания *INT0, INT1*; 53 — напряжение питания; 54, 55 — кварцевый резонатор *OSC0, OSC1*; 56 — общий; 58 — звуковой индикатор *ALM*.

Электрические параметры

Номинальное напряжение питания	3 В ±10%
Период следования импульсов выходных сигналов при U _п = 3 В ±1%	30...32 мс

КБ1579ХМ3-2-002

Микросхема представляет собой 4-разрядную однокристалльную микро-ЭВМ и предназначена для частного применения в игре электронной микропроцессорной «Электроника ИМ12» с кассетой «Стройка».

Назначение выводов: 1...22, 24...33, 59, 60 — выходы сегментных групп *SEG0...SEG21*, *SEG22...SEG31*, *SEG32*, *SEG33*; 23 — свободный; 34...37 — общие электроды *COM0...COM3*; 38...45 — входы/выходы двунаправленных портов *P0...P7*; 46 — контрольный вход *TEST*; 47...50 — входы клавиатуры *K0...K3*; 51 — вход начальной установки *KC*; 52, 57 — входы внешнего прерывания *INT0*, *INT1*; 53 — напряжение питания; 54, 55 — кварцевый резонатор *OSC0*, *OSC1*; 56 — общий; 58 — звуковой индикатор *ALM*.

Электрические параметры

Номинальное напряжение питания 3 В ±10%
Период следования импульсов выходных сигналов
при $U_n = 3 \text{ В} \pm 1\%$ 30...32 мс

КБ1579ХМ3-2-003

Микросхема представляет собой 4-разрядную однокристалльную микро-ЭВМ и предназначена для частного применения в игре электронной микропроцессорной «Электроника ИМ45» («Диалог»).

Назначение выводов: 1...22, 24...33, 59, 60 — выходы сегментных групп *SEG0...SEG21*, *SEG22...SEG31*, *SEG32*, *SEG33*; 23 — свободный; 34...37 — общие электроды *COM0...COM3*; 38...45 — входы/выходы двунаправленных портов *P0...P7*; 46 — контрольный вход *TEST*; 47...50 — входы клавиатуры *K0...K3*; 51 — вход начальной установки *KC*; 52, 57 — входы внешнего прерывания *INT0*, *INT1*; 53 — напряжение питания; 54, 55 — кварцевый резонатор *OSC0*, *OSC1*; 56 — общий; 58 — звуковой индикатор *ALM*.

Электрические параметры

Номинальное напряжение питания 3 В ±10%
Период следования импульсов выходных сигналов
при $U_n = 3 \text{ В} \pm 1\%$ 30...32 мс

Серии КР1580, КФ1580

В состав серий КР1580, КФ1580, изготовленных по КМОП технологии, входят типы:

КР1580ХМ1, КФ1580ХМ1 — базовый матричный кристалл;

КР1580ХМ2, КФ1580ХМ2 — базовый матричный кристалл;

КР1580ХМ3, КФ1580ХМ3 — базовый матричный кристалл емкостью 500 эквивалентных вентилях типа «инвертор»;

КР1580ХМ3-0000 — 3-разрядный двоично-десятичный реверсивный счетчик;

КР1580ХМ3-0001 — схема управления шаговым двигателем;

КР1580ХМ3-0002 — схема управления шаговым двигателем;

КР1580ХМ3-0404 — 8-разрядный АЦП;

КР1580ХМ3-0405 — 8-разрядный АЦП;

КР1580ХМ3-5100 — 5-канальный переключатель;

КР1580ХМ3-5102 — таймер для управления реверсивным двигателем с периодом 25 и 50 сек;

КР1580ХМ3-6100 — универсальный генератор звуковых сигналов с регулировкой тока и продолжительностью звучания;

КР1580ХМ3-6111 — декодер последовательного кода с регулировкой параметров таймера для управления 5 независимыми каналами;

КР1580ХМ3-7771 — десятичный реверсивный счетчик-дешифратор двоично-десятичного семисегментного индикатора (общий катод);

КР1580ХМ3-7772 — десятичный реверсивный счетчик-дешифратор двоично-десятичного семисегментного индикатора (общий анод);

КР1580ХМ3-7773 — дешифратор двоично-десятичного семисегментного индикатора;

КР1580ХМ3-7773N — дешифратор двоично-десятичного восьмисегментного индикатора (общий анод);

КР1580ХМ3-7773P — дешифратор двоично-десятичного восьмисегментного индикатора (общий катод);

КР1580ХМ3-ВЛА7 — четыре логических элемента 2И-НЕ;

КР1580ХМ3-ВЛЕ5 — четыре логических элемента 2ИЛИ-НЕ;

КР1580ХМ3-ВЛН2 — шесть элементов НЕ;
 КР1580ХМ3-ВЛН3 — шесть повторителей с тремя состояниями;
 КР1580ХМ3-ОЛЕ1 — четыре логических элемента 2ИЛИ-НЕ;
 КР1580ХМ3-ОЛЕ4 — три логических элемента 3ИЛИ-НЕ;
 КР1580ХМ3-ОЛИ1 — четыре логических элемента 2И;
 КР1580ХМ3-ОЛИ3 — четыре логических элемента 3И;
 КР1580ХМ3-ОСП1 — 4-разрядная мажоритарная схема сравнения;
 КР1580ХМ3-ОТМ8 — четыре D-триггера с прямыми и инверсными выходами.

КР1580ХМ3, КФ1580ХМ3

Микросхемы представляют собой базовый матричный кристалл (БМК) емкостью 500 эквивалентных вентилях типа «инвертор». Изготовлены по КМОП технологии с поликремниевыми затворами. БМК позволяет по требованию заказчика воплотить в одном корпусе необходимые логические конфигурации. На основе БМК возможна реализация двух направлений: развитие семейства цифровых ИС-функциональных аналогов серий К555, КР1533, К561, КР1564 и расширение или объединение функций ИС, уже используемых в аппаратуре или на этапе ее проектирования, определяя совокупную логическую функцию устройства или отдельного блока.

Корпус типа 2103.16-8 и 4314.16.

Электрические параметры

Номинальное напряжение питания	3...6 или 3...18 В
Выходное напряжение низкого уровня	0,1 В
Выходное напряжение высокого уровня	$(U_{п}-0,1)$ В
Ток потребления в статическом режиме	1...50 мкА
Входной ток низкого уровня	0,1 мкА
Входной ток высокого уровня	0,1 мкА
Выходной ток низкого (высокого) уровня	50 мА
Ток короткого замыкания	≥ 100 мА
Время задержки распространения сигнала при включении	7 нс
Время задержки распространения сигнала при выключении	6,5 нс

Предельно допустимые режимы эксплуатации

Напряжение питания	3...6 В или 3...18 В
Значение статического потенциала	≤ 200 В
Рассеиваемая мощность	$\leq 0,3$ Вт
Температура окружающей среды	-10...+85 °С

Серия К1582, КР1582

В состав серий КР1582, КФ1582 входят типы:

К1582ВЖ1 — базовый матричный кристалл емкостью 528 вентиляей;

К1582ВЖ2 — базовый матричный кристалл емкостью 1695 вентиляей;

К1582ВЖ3 — базовый матричный кристалл емкостью 3213 вентиляей;

К1582ИП1 — схема обработки сигналов управления и взаимодействия АТС.

КР1582ИП1

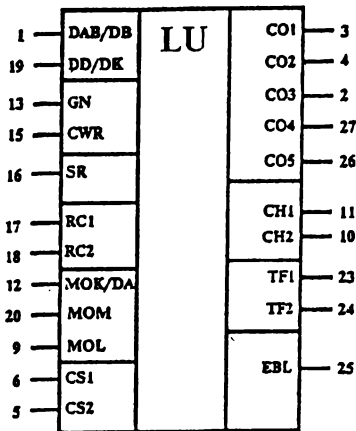
Микросхема представляет собой схему (БИС LU) обработки сигналов управления и взаимодействия автоматических телефонных станций (АТС) и предназначена для логической и временной обработки сигналов управления и взаимодействия, передаваемых между АТС по соединительным линиям, уплотненной аппаратурой ИКМ-30. БИС является универсальной для различных типов входящих в аппаратуру ИКМ-30 согласующих устройств (СУ): исходящих СИ и входящих СВ, а также для различных режимов включения СУ в соединительные линии (местные, междугородные, декадно-шаговые, координатные). Выбор режимов работы осуществляется подачей соответствующих уровней на входы изменения режима «МО» и входы выбора режима СИ/СВ «CS».

Кроме логической обработки СИВ и формирования выходных управляющих сигналов *CO*, *TF*, *EVL*, БИС осуществляет функцию удержания разговорного тракта при сбоях и авариях в аппаратуре ЦСП, а также реализует функции временной селекции сигналов и коррекции длительности импульсов набора номера. Все виды временной обработки сигналов осуществляются цифровыми методами, что значительно повышает стабильность параметров.

ИС изготовлена по КМОП технологии с поликремниевыми затворами.

Корпус типа 2121.28-1, масса не более 5 г.

Назначение выводов: 1 — вход данных *DAB/DB*; 2, 3, 4 — выходы сигналов управления 3, 1, 2, *CO3*, *CO1*, *CO2*; 5, 6 — входы выбора режимов работы 2, 1, *CS2*, *CS1*; 7, 8, 21, 22 — свободные; 9 — вход режима *L*, *MOL*; 10, 11 — выходы сигналов *CH2*, *CH1*; 12 — вход режима *МОК*/вход данных *DA*; 13 — вход удвоенной тактовой частоты *GN*; 14 — напряжение питания; 15 — вход тактовой частоты *CWR*; 16 — вход выбора тактового сигнала *SR*; 17, 18 — входы данных *RC1*, *RC2*; 19 — вход данных *DD/DK*; 20 — вход режима *M*, *MOM*; 23, 24 — выходы сигналов *TF1*, *TF2*; 25 — выход сигнала *EBL*; 26, 27 — выходы сигналов управления 5, 4, *CO5*, *CO4*; 28 — общий.



Условное графическое обозначение
КР1582ИП1

Электрические параметры

- Номинальное напряжение питания 5 В ±10%
- Ток потребления (выходы в свободном состоянии) . ≤ 100 мкА
- Выходной ток низкого уровня при $U_n = 4,5$ В ≥ 4 мА
- Выходной ток высокого уровня при $U_n = 4,5$ В ≥ |−2| мА

Серии КР1590, КС1590

В состав серий КР1590, КС1590, изготовленных по биполярной технологии (ЭСЛ) с окисной изоляцией, входят типы:

КР1590ИД164, КС1590ИД164 — восьмиканальный мультиплексор;

КР1590ИЕ160, КС1590ИЕ160 — двенадцативходовая схема контроля четности;

КР1590ЛК117, КС1590ЛК117 — два логических элемента 2-ЗИЛИ-2И/ИЛИ-2И-НЕ;

КР1590ЛК121, КС1590ЛК121 — логический элемент ИЛИ-И/ИЛИ-И-НЕ;

КР1590ЛЛ110, КС1590ЛЛ110 — два логических элемента ИЛИ с мощным выходом;

КР1590ЛМ101, КС1590ЛМ101 — четыре логических элемента 2ИЛИ-НЕ/ИЛИ;

КР1590ЛМ102, КС1590ЛМ102 — четыре логических элемента ИЛИ-НЕ/ИЛИ;

КР1590ЛМ105, КС1590ЛМ105 — три логических элемента ИЛИ/ИЛИ-НЕ;

КР1590ЛМ107, КС1590ЛМ107 — три логических элемента Иключающее ИЛИ-НЕ/ИЛИ;

КР1590ТМ130, КС1590ТМ130 — два D-триггера;

КР1590ТМ133, КС1590ТМ133 — четыре триггера с защелкой;

КР1590ТМ134, КС1590ТМ134 — два D-триггера;

КР1590ТМ173, КС1590ТМ173 — четыре D-триггера с входными мультиплексорами.

Микросхемы ЭСЛ-типа используются для получения максимальной скорости обработки информации. Они совмещают максимальное быстродействие с большими логическими возможностями и позволяют строить экономичные вычислительные системы и узлы цифровой автоматики.

Достоинства ЭСЛ-схем: парафазные выходы позволяют исключить инверсию сигналов; высокий входной и низкий выходной

импедансы обеспечивают большую нагрузочную способность; постоянное значение тока питания уменьшает шумы в шинах питания; открытый мощный эмиттерный выход работает на согласованную нагрузку (50 Ом); использование проводного ИЛИ увеличивает логическую гибкость; наличие входных резисторов позволяет оставить свободными неиспользованные выводы; относительно большие $t_{\text{НАР}}$ и $t_{\text{СП}}$ сигналов позволяют передавать их при помощи витых пар проводников. Совместимы с сериями К100, К500, КС1543, К1800.

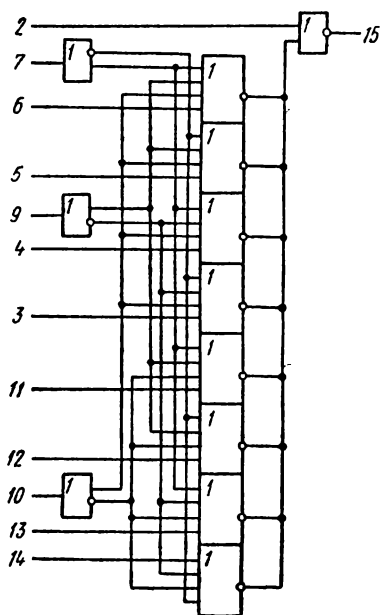
КР1590ИД164, КС1590ИД164

Микросхемы представляют собой восьмиканальный мультиплексор. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — вход \bar{E} ; 3 — вход X3; 4 — вход X2; 5 — вход X1; 6 — вход X0; 7 — вход A; 8 — напряжение питания; 9 — вход B; 10 — вход C; 11 — вход X4; 12 — вход X5; 13 — вход X6; 14 — вход X7; 15 — выход \bar{Z} ; 16 — общий.

Таблица истинности

Адрес входов				\bar{Z}
\bar{E}	A	B	C	
0	0	0	0	X0
0	0	0	1	X1
0	0	1	0	X2
0	0	1	1	X3
0	1	0	0	X4
0	1	0	1	X5
0	1	1	0	X6
0	1	1	1	X7
1	Z	Z	Z	0



Функциональная схема КР1590ИД164, КС1590ИД164

Электрические параметры

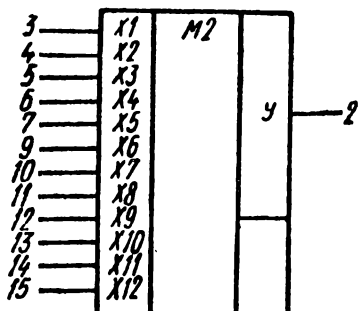
Номинальное напряжение питания -5,2 В ± 5 %
 Напряжение высокого уровня -0,96...-0,81 В

Напряжение низкого уровня	-1,95...-1,65 В
Выходное напряжение высокого уровня	$\leq -0,98 $ В
Выходное напряжение низкого уровня	$\geq -1,63 $ В
Ток потребления	≤ 75 мА
Входной ток низкого уровня	$\geq 0,5$ мкА
Входной ток высокого уровня	≤ 320 мкА
Потребляемая мощность	310 мВт
Время задержки распространения сигнала при включении (выключении)	$\leq 4,2$ нс

КР1590ИЕ160, КС1590ИЕ160

Микросхемы представляют собой двенадцативходовую схему контроля четности. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — выход Y; 3...15 — входы X1...X12; 8 — напряжение питания; 16 — общий.



Условное графическое обозначение КР1590ИЕ160, КС1590ИЕ160

Электрические параметры

Номинальное напряжение питания	-5,2 В \pm 5%
Напряжение высокого уровня	-0,96...-0,81 В
Напряжение низкого уровня	-1,95...-1,65 В
Выходное напряжение высокого уровня	$\leq -0,98 $ В
Выходное напряжение низкого уровня	$\geq -1,63 $ В
Ток потребления	≤ 78 мА
Входной ток низкого уровня	$\geq 0,5$ мкА
Входной ток высокого уровня:		
по выводам 3, 5, 7, 10, 12, 13	≤ 246 мкА
по выводам 3, 6, 9, 11, 13, 15	≤ 285 мкА

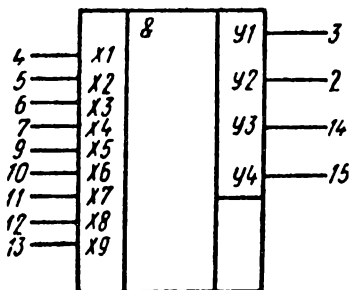
Потребляемая мощность 320 мВт
 Время задержки распространения сигнала
 при включении (выключении) ≤ 5 нс

КР1590ЛК117, КС1590ЛК117

Микросхемы представляют собой два логических элемента 2-ЗИЛИ-2И/ИЛИ-2И-НЕ. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов:

1 — общий выходных транзисторов; 2 — выход Y2; 3 — выход Y1; 4...7, 9...13 — входы X1...X9; 8 — напряжение питания; 14 — выход Y3; 15 — выход Y4; 16 — общий.



Условное графическое обозначение
 КР1590ЛК117, КС1590ЛК117

$$Y1 = \overline{(X1 \vee X2) \wedge (X3 \vee X4 \vee X5)}$$

$$Y2 = \overline{(X1 \vee X2) \wedge (X3 \vee X4 \vee X5)}$$

$$Y3 = \overline{(X5 \vee X6 \vee X7) \wedge (X8 \vee X9)}$$

$$Y4 = \overline{(X5 \vee X6 \vee X7) \wedge (X8 \vee X9)}$$

Электрические параметры

Номинальное напряжение питания -5,2 В ± 5 %
 Напряжение высокого уровня -0,96...-0,81 В
 Напряжение низкого уровня -1,95...-1,65 В
 Выходное напряжение высокого уровня ≤ |-0,98| В
 Выходное напряжение низкого уровня ≥ |-1,63| В
 Ток потребления ≤ 26 мА
 Входной ток низкого уровня ≥ 0,5 мкА
 Входной ток высокого уровня:
 по выводам 4, 5, 12, 13 ≤ 275 мкА
 по выводам 6, 7, 10, 11 ≤ 540 мкА
 по выводу 9 ≤ 475 мкА
 Потребляемая мощность 135 мВт
 Время задержки распространения сигнала
 при включении (выключении) ≤ 2,6 нс

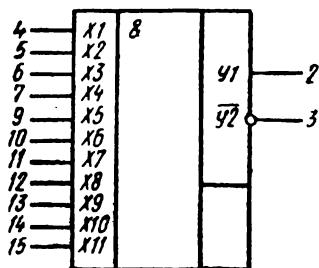
КР1590ЛК121, КС1590ЛК121

Микросхемы представляют собой логический элемент ИЛИ-И/ИЛИ-И-НЕ. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — выход Y1; 3 — выход Y2; 4...7, 9...15 — входы X1...X11; 8 — напряжение питания; 16 — общий.

$$Y1 = \overline{(X1 \vee X2 \vee X3) \wedge (X4 \vee X5 \vee X6) \wedge (X6 \vee X7 \vee X8) \wedge (X9 \vee X10 \vee X11)}$$

$$Y2 = \overline{(X1 \vee X2 \vee X3) \wedge (X4 \vee X5 \vee X6) \wedge (X6 \vee X7 \vee X8) \wedge (X9 \vee X10 \vee X11)}$$



Условное графическое обозначение КР1590ЛК121, КС1590ЛК121

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Напряжение высокого уровня	-0,96...-0,81 В
Напряжение низкого уровня	-1,95...-1,65 В
Выходное напряжение высокого уровня	≤ -0,98 В
Выходное напряжение низкого уровня	≥ -1,63 В
Ток потребления	≤ 26 мА
Входной ток низкого уровня	≥ 0,5 мкА
Входной ток высокого уровня:		
по выводам 4...7, 9, 11...15	≤ 290 мкА
по выводу 10	≤ 350 мкА
Потребляемая мощность	135 мВт
Время задержки распространения сигнала при включении (выключении)	≤ 2,6 нс

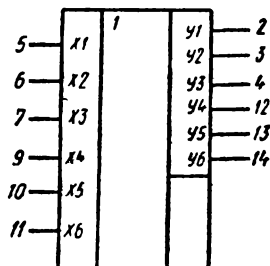
КР1590ЛЛ110, КС1590ЛЛ110

Микросхемы представляют собой два логических элемента ИЛИ с мощным выходом. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2...4, 12...14 — выходы Y1...Y6; 5...7, 9...11 — входы X1...X6; 8 — напряжение питания; 15 — общий выходных транзисторов; 16 — общий.

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Напряжение высокого уровня	-0,96...-0,81 В
Напряжение низкого уровня	-1,95...-1,65 В
Выходное напряжение высокого уровня	≤ -0,98 В
Выходное напряжение низкого уровня	≥ -1,63 В
Ток потребления	≤ 38 мА
Входной ток низкого уровня	≥ 0,5 мкА
Входной ток высокого уровня	≤ 475 мкА
Потребляемая мощность	200 мВт
Время задержки распространения сигнала при включении (выключении)	≤ 3 нс



Условное графическое обозначение КР1590ЛЛ110, КС1590ЛЛ110

КР1590ЛМ101, КС1590ЛМ101

Микросхемы представляют собой четыре логических элемента 2ИЛИ-НЕ/ИЛИ. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — выход $\overline{Y1}$; 3 — выход $\overline{Y3}$; 4 — вход $X1$; 5 — выход $Y2$; 6 — выход $Y4$; 7 — вход $X2$; 8 — напряжение питания; 9 — выход $Y8$; 10 — вход $X3$; 11 — выход $Y6$; 12 — вход $X5$; 13 — вход $X4$; 14 — выход $\overline{Y5}$; 15 — выход $\overline{Y7}$; 16 — общий.

$$Y1 = \overline{X1 \vee X5}$$

$$Y5 = \overline{X3 \vee X5}$$

$$Y2 = \overline{X1 \vee X5}$$

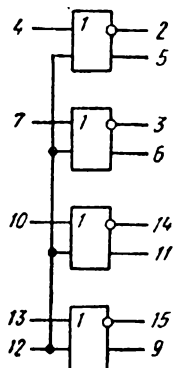
$$Y6 = \overline{X3 \vee X5}$$

$$Y3 = \overline{X2 \vee X5}$$

$$Y7 = \overline{X4 \vee X5}$$

$$Y4 = \overline{X2 \vee X5}$$

$$Y8 = \overline{X4 \vee X5}$$

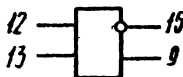
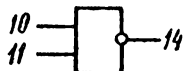
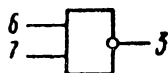


Условное графическое обозначение КР1590ЛМ101, КС1590ЛМ101

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Напряжение высокого уровня	-0,96...-0,81 В
Напряжение низкого уровня	-1,95...-1,65 В
Выходное напряжение высокого уровня	≤ -0,98 В
Выходное напряжение низкого уровня	≥ -1,63 В
Ток потребления	≤ -26 мА
Входной ток низкого уровня	≥ 0,5 мкА
Входной ток высокого уровня:		
по выводам 4, 7, 10, 13	≤ 265 мкА
по выводу 12	≤ 535 мкА
Потребляемая мощность	25 мВт/л.э
Время задержки распространения сигнала при включении (выключении)	≤ 1,8 нс

КР1590ЛМ102, КС1590ЛМ102



Условное графическое обозначение
КР1590ЛМ102,
КС1590ЛМ102

Микросхемы представляют собой четыре логических элемента ИЛИ-НЕ/ИЛИ. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — выход $\overline{Y1}$; 3 — выход $\overline{Y2}$; 4...7, 10...13 — входы $X1...X8$; 8 — напряжение питания; 9 — выход $Y5$; 14 — выход $\overline{Y3}$; 15 — выход $\overline{Y4}$; 16 — общий.

$$Y1 = \overline{X1 \vee X2}$$

$$Y2 = \overline{X3 \vee X4}$$

$$Y3 = \overline{X5 \vee X6}$$

$$Y4 = \overline{X7 \vee X8}$$

$$Y5 = X7 \vee X8$$

Электрические параметры

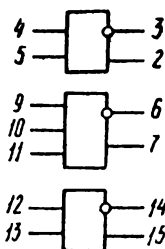
Номинальное напряжение питания	-5,2 В ±5%
Напряжение высокого уровня	-0,96...-0,81 В
Напряжение низкого уровня	-1,95...-1,65 В
Выходное напряжение высокого уровня	≤ -0,98 В
Выходное напряжение низкого уровня	≥ -1,63 В
Ток потребления	≤ -26 мА
Входной ток низкого уровня	≥ 0,5 мкА
Входной ток высокого уровня	≤ 265 мкА

Потребляемая мощность 25 мВт/л.э
 Время задержки распространения сигнала
 при включении (выключении) $\leq 1,8$ нс

КР1590ЛМ105, КС1590ЛМ105

Микросхемы представляют собой три логических элемента ИЛИ-НЕ/ИЛИ. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — выход Y_2 ; 3 — выход \bar{Y}_1 ; 4 — вход X_1 ; 5 — вход X_2 ; 6 — выход \bar{Y}_2 ; 7 — выход Y_4 ; 8 — напряжение питания; 9 — вход X_3 ; 10 — вход X_4 ; 11 — вход X_5 ; 12 — вход X_6 ; 13 — вход X_7 ; 14 — выход \bar{Y}_5 ; 15 — выход Y_6 ; 16 — общий.



Условное графическое обозначение КР1590ЛМ105, КС1590ЛМ105

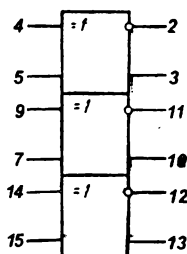
Электрические параметры

Номинальное напряжение питания $-5,2 \text{ В} \pm 5\%$
 Напряжение высокого уровня $-0,96 \dots -0,81 \text{ В}$
 Напряжение низкого уровня $-1,95 \dots -1,65 \text{ В}$
 Выходное напряжение высокого уровня $\leq |-0,98| \text{ В}$
 Выходное напряжение низкого уровня $\geq |-1,63| \text{ В}$
 Ток потребления $\leq |-21| \text{ мА}$
 Входной ток низкого уровня $\geq 0,5 \text{ мкА}$
 Входной ток высокого уровня $\leq 265 \text{ мкА}$
 Потребляемая мощность 25 мВт/л.э
 Время задержки распространения сигнала
 при включении (выключении) $\leq 1,8$ нс

КР1590ЛП107, КС1590ЛП107

Микросхемы представляют собой три логических элемента Исклучение ИЛИ-НЕ/ИЛИ. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — выход \bar{Y}_1 ; 3 — выход Y_2 ; 4 — вход X_1 ; 5 — вход X_2 ; 6 — свободный; 7 — вход X_4 ; 8 — напряжение питания; 9 — вход X_3 ; 10 — выход Y_4 ; 11 — выход \bar{Y}_3 ; 12 — выход \bar{Y}_5 ; 13 — выход Y_6 ; 14 — вход X_5 ; 15 — вход X_6 ; 16 — общий.



Условное графическое обозначение КР1590ЛП1107, КС1590ЛП1107

$$Y1 = (\overline{X1} \wedge X2) \vee (X1 \wedge \overline{X2})$$

$$Y2 = (\overline{X1} \wedge X2) \vee (X1 \wedge \overline{X2})$$

$$Y3 = \overline{(\overline{X3} \wedge X4) \vee (X3 \wedge \overline{X4})}$$

$$Y4 = \overline{(\overline{X3} \wedge X4) \vee (X3 \wedge \overline{X4})}$$

$$Y5 = \overline{(\overline{X5} \wedge X6) \vee (X5 \wedge \overline{X6})}$$

$$Y6 = \overline{(\overline{X5} \wedge X6) \vee (X5 \wedge \overline{X6})}$$

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Напряжение высокого уровня	-0,96...-0,81 В
Напряжение низкого уровня	-1,95...-1,65 В
Выходное напряжение высокого уровня	≤ -0,98 В
Выходное напряжение низкого уровня	≥ -1,63 В
Ток потребления	≤ 28 мА
Входной ток низкого уровня	≥ 0,5 мкА
Входной ток высокого уровня	≤ 265 мкА
Потребляемая мощность	145 мВт
Время задержки распространения сигнала при включении (выключении)	≤ 2,5 нс

КР1590ТМ130, КС1590ТМ130

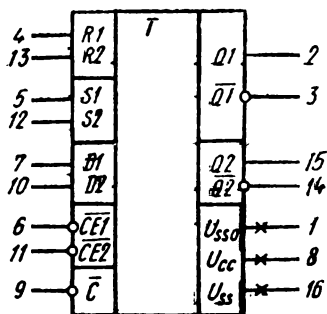
Микросхемы представляют собой два D-триггера. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — выход $Q1$; 3 — выход $\overline{Q1}$; 4 — вход $R1$; 5 — вход $S1$; 6 — вход $\overline{CE1}$; 7 — вход $D1$; 8 — напряжение питания; 9 — вход \overline{C} ; 10 — вход $D2$; 11 — вход $\overline{CE2}$; 12 — вход $S2$; 13 — вход $R2$; 14 — выход $\overline{Q2}$; 15 — выход $Q2$; 16 — общий.

Электрические параметры

Номинальное напряжение питания	-5,2 В ± 5 %
Напряжение высокого уровня	-0,96...-0,81 В
Напряжение низкого уровня	-1,95...-1,65 В
Выходное напряжение высокого уровня	≤ -0,98 В
Выходное напряжение низкого уровня	≥ -1,63 В
Ток потребления	≤ 35 мА

Входной ток низкого уровня	$\geq 0,5$ мкА
Входной ток высокого уровня:	
по выводам 6, 11	≤ 275 мкА
по выводам 7, 9, 10	≤ 320 мкА
по выводам 4, 5, 12, 13	≤ 255 мкА
Потребляемая мощность	155 мВт
Время задержки распространения сигнала при включении (выключении)	$\leq 2,5$ нс



Условное графическое обозначение КР1590ТМ130, КС1590ТМ130

Таблица истинности

D	\bar{C}	\overline{CE}	Q_{n+1}
0	0	0	0
1	0	0	1
X	0	1	Q_n
X	1	0	Q_n
X	1	1	Q_n

\bar{C}	\overline{CE}	R	S	Q_{n+1}
0	1	1	0	0
1	0	1	0	0
1	1	1	0	0
0	1	0	1	1
1	0	0	1	1
1	1	0	1	1

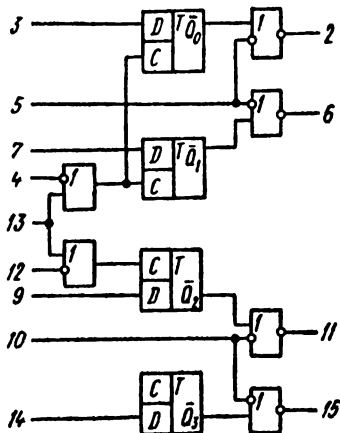
КР1590ТМ133, КС1590ТМ133

Микросхемы представляют собой четыре триггера с защелкой. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — выход $\overline{Q0}$; 3 — вход $D0$; 4 — вход \overline{CE} ; 5 — вход $\overline{G0}$; 6 — выход $Q1$; 7 — вход $D1$; 8 — напряжение питания; 9 — вход $D2$; 10 — вход $\overline{G1}$; 11 — выход $Q2$; 12 — вход \overline{CE} ; 13 — вход CC ; 14 — вход $D3$; 15 — выход $\overline{Q3}$; 16 — общий.

Таблица истинности

\bar{G}	C	D	\bar{Q}_{n+1}
1	X	X	0
0	0	X	\bar{Q}_n
0	1	0	0
0	1	1	1



Функциональная схема КР1590ТМ133, КС1590ТМ133

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Напряжение высокого уровня	-0,96...-0,81 В
Напряжение низкого уровня	-1,95...-1,65 В
Выходное напряжение высокого уровня	≤ -0,98 В
Выходное напряжение низкого уровня	≥ -1,63 В
Ток потребления	≤ 75 мА
Входной ток низкого уровня	≥ 0,5 мкА
Входной ток высокого уровня:	
по выводам 3, 7, 9, 14	≤ 350 мкА
по выводам 4, 12	≤ 540 мкА
по выводам 5, 10, 13	≤ 635 мкА
Потребляемая мощность	390 мВт
Время задержки распространения сигнала при включении (выключении)	≤ 4,2 нс

КР1590ТМ134, КС1590ТМ134

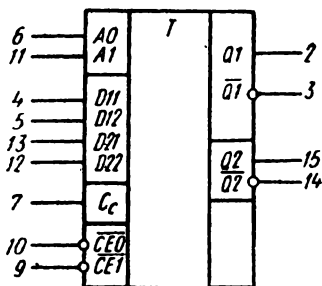
Микросхемы представляют собой два D-триггера. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — общий выходных транзисторов; 2 — выход $Q1$; 3 — выход $\overline{Q1}$; 4 — вход $D11$; 5 — вход $D12$; 6 — вход $A0$; 7 — вход C_c ; 8 — напряжение питания; 9 — вход $\overline{CE1}$; 10 — вход $\overline{CE0}$; 11 — вход $A1$; 12 — вход $D22$; 13 — вход $D21$; 14 — выход $\overline{Q2}$; 15 — выход $Q2$; 16 — общий.

Таблица истинности

C	$A0$	$D11$	$D12$	Q_{n+1}
0	0	0	X	0
0	0	1	X	1
0	1	X	0	0
0	1	X	1	1
1	X	X	X	Q_n

Примечание. $C = C_c + \overline{CE}$



Условное графическое обозначение КР1590ТМ134, КС1590ТМ134

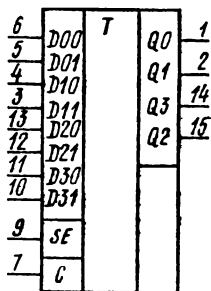
Электрические параметры

Номинальное напряжение питания	−5,2 В ±5%
Напряжение высокого уровня	−0,96...−0,81 В
Напряжение низкого уровня	−1,95...−1,65 В
Выходное напряжение высокого уровня	≤ −0,98 В
Выходное напряжение низкого уровня	≥ −1,63 В
Ток потребления	≤ 55 мА
Входной ток низкого уровня	≤ 0,5 мкА
Входной ток высокого уровня	≥ 350 мкА
Потребляемая мощность	290 мВт
Время задержки распространения сигнала при включении (выключении)	≤ 4,2 нс

КР1590ТМ173, КС1590ТМ173

Микросхемы представляют собой четыре D-триггера с входными мультиплексорами. Корпус типа 238.16-2 и 2103.16-3, масса не более 2,5 г.

Назначение выводов: 1 — выход $Q0$; 2 — выход $Q1$; 3 — вход $D11$; 4 — вход $D10$; 5 — вход $D01$; 6 — вход $D00$; 7 — вход C ; 8 —



Условное графическое обозначение КР1590ТМ173, КС1590ТМ173

напряжение питания; 9 — вход SE; 10 — вход D31; 11 — вход D30; 12 — вход D21; 13 — вход D20; 14 — выход Q3; 15 — выход Q2; 16 — общий.

Таблица истинности

SE	C	Q0 _{n+1}
1	0	D00
0	0	D01
X	1	Q0 _n

Электрические параметры

- Номинальное напряжение питания -5,2 В ±5%
- Напряжение высокого уровня -0,96...-0,81 В
- Напряжение низкого уровня -1,95...-0,98 В
- Выходное напряжение высокого уровня ≤ |-1,65| В
- Выходное напряжение низкого уровня ≥ |-1,63| В
- Ток потребления ≤ 66 мА
- Входной ток низкого уровня ≤ 0,5 мкА
- Входной ток высокого уровня ≥ 300 мкА
- Потребляемая мощность 275 мВт
- Время задержки распространения сигнала при включении (выключении) ≤ 4,2 нс

Предельно допустимые режимы эксплуатации

- Напряжение питания -5,46...-4,94 В
- Входное напряжение высокого уровня -1,045...-0,72 В
- Входное напряжение низкого уровня -2,1...-1,475 В
- Значение статического потенциала 200 В
- Максимальный выходной ток 32 мА
- Температура окружающей среды -10...+75° С

Рекомендации по применению

При эксплуатации рекомендуется: использовать для подведения $U_{\text{п}}$ и заземления отдельные слои печатных плат; использовать для развязки питания безындуктивные конденсаторы; сигналы на выходы должны поступать и сниматься с выходов по согласованным линиям. Логические уровни напряжения на выходах обеспечиваются при нагрузке выходов на источник напряжения -2 В через внешние резисторы 51 Ом.

Серии КР1594, КФ1594, ЭКР1594, ЭКФ1594

В состав серий КР1594, КФ1594, ЭКР1594, ЭКФ1594, изготовленных по КМОП технологии, входят типы:

КР1594АП3, КФ1594АП3, ЭКФ1594АП3 — два четырехразрядных формирователя с тремя состояниями на выходе с инверсией сигнала;

КР1594АП4, ЭКФ1594АП4 — два четырехразрядных формирователя с тремя состояниями на выходе;

КР1594АП5, КФ1594АП5, ЭКФ1594АП5 — два четырехразрядных формирователя с тремя состояниями на выходе;

КР1594АП6, ЭКФ1594АП6 — восьмиразрядный двунаправленный приемопередатчик с выходами на три состояния;

КР1594АП9, КФ1594АП9, ЭКФ1594АП9 — восьмиканальный двунаправленный формирователь с тремя состояниями и инверсией на выходе;

ЭКР1594АП16, ЭКФ1594АП16 — восьмиканальный двунаправленный формирователь с тремя состояниями и инверсией в одном направлении и без инверсии в другом направлении на выходе;

КР1594АП17, ЭКФ1594АП17 — восьмиразрядный двунаправленный приемопередатчик с регистром, выходами на три состояния и отдельным управлением;

КР1594АП24, ЭКФ1594АП24 — восьмиразрядный двунаправленный приемопередатчик с регистром, выходами на три состояния и отдельным управлением;

КР1594АП25, ЭКР1594АП25, ЭКФ1594АП25 — восьмиканальный двунаправленный приемопередатчик с тремя состояниями и инверсией на выходе;

КР1594АП26, ЭКР1594АП26, ЭКФ1594АП26 — восьмиканальный двунаправленный приемопередатчик с тремя состояниями на выходе;

КР1594ИД7, ЭКФ1594ИД7 — дешифратор 3-8 с инверсными выходами;

КР1594ИД14, ЭКФ1594ИД14 — два дешифратора 2-4 с инверсными выходами;

КР1594ИЕ6, ЭКФ1594ИЕ6 — четырехразрядный реверсивный двоично-десятичный счетчик;

КР1594ИЕ7, ЭКФ1594ИЕ7 — четырехразрядный реверсивный двоичный счетчик;

КР1594ИЕ10, ЭКФ1594ИЕ10 — четырехразрядный двоичный счетчик с синхронной предустановкой и асинхронным сбросом;

КР1594ИЕ18, ЭКФ1594ИЕ18 — четырехразрядный двоичный счетчик с синхронной предустановкой и синхронным сбросом;

КР1594ИР8, ЭКФ1594ИР8 — восьмиразрядный сдвиговый регистр с последовательным вводом, параллельным выводом и асинхронным сбросом;

КР1594ИР22, КФ1594ИР22, ЭКФ1594ИР22 — восьмиразрядный регистр, управляемый по уровню, с параллельным вводом/выводом данных с выходом на три состояния;

КР1594ИР23, ЭКФ1594ИР23 — восьмиразрядный регистр управляемый по фронту, с параллельным вводом/выводом данных с выходом на три состояния;

КР1594ИР24, ЭКР1594ИР24, ЭКФ1594ИР24 — восьмиразрядный универсальный сдвиговый регистр с тремя состояниями на выходе;

КР1594ИР29, ЭКР1594ИР29, ЭКФ1594ИР29 — восьмиразрядный универсальный сдвиговый регистр с тремя состояниями на выходе;

КР1594ИР33 — восьмиразрядный буферный регистр;

КР1594ИР37 — восьмиразрядный буферный регистр D-типа с тремя состояниями;

КР1594ИР40, ЭКР1594ИР40, ЭКФ1594ИР40 — восьмиразрядный регистр D-типа с тремя состояниями и инверсией на выходе;

КР1594ИР41, ЭКР1594ИР41, ЭКФ1594ИР41 — восьмиразрядный регистр D-типа с тремя состояниями и инверсией на выходе;

КР1594КП7, ЭКР1594КП7, ЭКФ1594КП7 — селектор-мультиплексор 8-1;

КР1594КП11, ЭКФ1594КП11 — четыре селектора-мультиплексора 2-1 с выходами на три состояния;

КР1594КП12, ЭКФ1594КП12 — два селектора-мультиплексора 4-1 с выходами на три состояния;

КР1594КП14, ЭКФ1594КП14 — четыре селектора-мультиплексора 2-1 с инверсными выходами на три состояния;

КР1594КП15, ЭКФ1594КП15 — селектор-мультиплексор 8-1 с выходами на три состояния;

КР1594КП16, ЭКФ1594КП16 — четыре селектора-мультиплексора 2-1;

КР1594КП18, ЭКФ1594КП18 — четыре селектора-мультиплексора 2-1 с инверсными выходами;

КР1594ЛА1, ЭКФ1594ЛА1 — два логических элемента 4И-НЕ;

КР1594ЛА3, ЭКФ1594ЛА3 — четыре логических элемента 2И-НЕ;

КР1594ЛА4, ЭКР1594ЛА4 — три логических элемента 3И-НЕ;

КР1594ЛЕ1, ЭКФ1594ЛЕ1 — четыре логических элемента 2ИЛИ-НЕ;

КР1594ЛИ1, ЭКФ1594ЛИ1 — четыре логических элемента 2И;

КР1594ЛИ3, ЭКФ1594ЛИ3 — три логических элемента 3И;

КР1594ЛИ6, ЭКФ1594ЛИ6 — два логических элемента 4И;

КР1594ЛИ9, ЭКР1594ЛИ9, ЭКФ1594ЛИ9 — шесть повторителей;

КР1594ЛЛ1, ЭКФ1594ЛЛ1 — четыре логических элемента 2ИЛИ;

КР1594ЛН1, ЭКФ1594ЛН1 — шесть логических элементов НЕ;

КР1594ЛП5, ЭКФ1594ЛП5 — четыре двухвходовых логических элемента Иключающее ИЛИ;

КР1594ЛП8, ЭКФ1594ЛП8 — четыре буферных элемента с тремя состояниями;

КР1594ТВ9, ЭКФ1594ТВ9 — два JK-триггера с управлением отрицательным фронтом тактового сигнала;

КР1594ТЛ2, ЭКФ1594 ТЛ2 — шесть триггеров Шмитта с инверсией информации;

КР1594ТЛ3, ЭКР1594ТЛ3, ЭКФ1594ТЛ3 — четыре триггера Шмитта с логическим элементом 2И-НЕ;

КР1594ТМ2, ЭКР1594ТМ2, ЭКФ1594ТМ2 — два D-триггера с установкой и сбросом;

КР1594ТМ8, ЭКР1594ТМ8, ЭКФ1594ТМ8 — четыре D-триггера с общим входом установки, прямыми и инверсными выходами;

КР1594ТМ9, ЭКР1594ТМ9, ЭКФ1594ТМ9 — шесть D-триггеров с общим входом установки.

Серия КМ1596

В состав серии КМ1596 входят типы:

КМ1596ВГ1 — передатчик дистанционного управления (аналогична РСА84С640/019);

КМ1596РР1 — репрограммируемое постоянное запоминающее устройство (аналогична РС8582А)

КМ1596ХЛ1 — передатчик дистанционного управления (аналогична SAA3010);

КМ1596ХЛ2 — приемник дистанционного управления (аналогична СХ20106).

Особенностью ИС репрограммируемых запоминающих устройств (РПЗУ) является их способность к многократному (от 100 до 10 000) перепрограммированию самим пользователем. Выпускаемые ИС РПЗУ можно разделить на две группы: с записью и стиранием электрическими сигналами и с записью электрическими сигналами и стиранием ультрафиолетовым излучением.

Режим стирания и программирования РПЗУ можно осуществлять с помощью напряжений одной полярности: отрицательной для р-МНОП структур (например, КР1601РР1, КР1601РР3), положительной для п-МНОП структур.

ИС КР1601РР1, КР1601РР3 имеют низкое быстродействие, высокое напряжение программирования (30...40 В) и требуют два источника питания. ИС на п-МНОП (металл-нитрид кремния — окисел кремния — полупроводник) структурах (например К1611РР1) имеют большее быстродействие, меньшее напряжение программирования (22 В) и работают от одного источника питания.

Достоинством РПЗУ с электрическим стиранием является возможность перепрограммирования без изъятия их из аппаратуры; большое число циклов перепрограммирования (до 1000), энергонезависимость, что позволяет их использовать в аппаратуре в качестве встроенных ПЗУ со сменяемой информацией.

ИС РПЗУ с ультрафиолетовым (УФ) излучением типа ЛИЗМОП (МОП структура с лавинной инжекцией заряда) с двойным затвором отличаются от ИС с электрическим стиранием тем, что требуют для стирания УФ облучение. В режиме программирования на управляющий затвор, исток и сток подают импульс напряжения 21...25 В положительной полярности.

Недостатками ИС РПЗУ с УФ излучением является малое число циклов перепрограммирования (10...100), что обусловлено быстрым старением диэлектрика под воздействием УФ излучения; необходимость изъятия из аппаратуры для стира-

ния информации; большое время стирания, потребность в специальном оборудовании для стирания, высокая чувствительность к освещению и возможность случайного стирания информации.

В состав серий K1601, KP1601 входят типы:

K1601PP1, KP1601PP1 — репрограммируемое постоянное запоминающее устройство емкостью 4 кбит (1к×4);

K1601PP3, KP1601PP3 — репрограммируемое постоянное запоминающее устройство емкостью 16 кбит (2к×8);

K1601PP11, KP1601PP11 — репрограммируемое постоянное запоминающее устройство емкостью 2 кбит (512×4);

K1601PP12, KP1601PP12 — репрограммируемое постоянное запоминающее устройство емкостью 2 кбит (512×4);

K1601PP31, KP1601PP31 — репрограммируемое постоянное запоминающее устройство емкостью 8 кбит (1к×8);

K1601PP32, KP1601PP32 — репрограммируемое постоянное запоминающее устройство емкостью 8 кбит (1к×8);

K1601PP33, KP1601PP33 — репрограммируемое постоянное запоминающее устройство емкостью 8 кбит (2к×4);

K1601PP34, KP1601PP34 — репрограммируемое постоянное запоминающее устройство емкостью 8 кбит (2к×4);

K1601PP35, KP1601PP35 — репрограммируемое постоянное запоминающее устройство емкостью 8 кбит (2к×4);

K1601PP36, KP1601PP36 — репрограммируемое постоянное запоминающее устройство емкостью 8 кбит (2к×4);

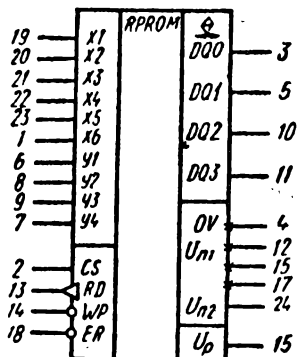
K1601PP37, KP1601PP37 — репрограммируемое постоянное запоминающее устройство емкостью 8 кбит (2к×4);

K1601PP38, KP1601PP38 — репрограммируемое постоянное запоминающее устройство емкостью 8 кбит (2к×4).

K1601PP1, KP1601PP1, K1601PP11, KP1601PP11, K1601PP12, KP1601PP12

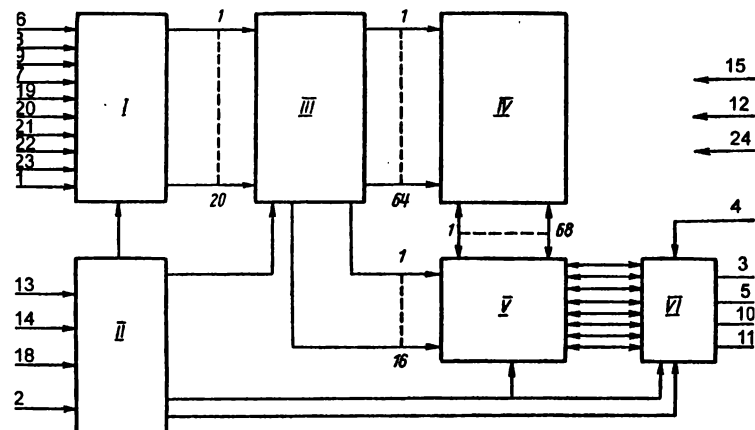
Микросхемы представляют собой репрограммируемое запоминающее устройство (матрицу-накопитель запоминающего устройства со схемами управления, дешифраторами адреса и усилителями считывания с электрической перезаписью и сохранением информации при отключенных напряжениях питания) емкостью 4 кбит (1к×4) для K1601PP1, KP1601PP1 и модификации емкостью 2 кбит (512×4) для KP1601PP11, KP1601PP12. В ИС предусмотрены 4 режима: общее стирание, избирательное стирание, запись и считывание. Содержат 14 832 интегральных элемента. Корпус типа 405.24-2, масса не более 2,5 г и 2120.24-3, масса не более 5 г.

Назначение выводов: 1 — адрес X6; 2 — выбор ИС; 3 — вход/ выход первого разряда; 4 — корпус; 5 — вход/выход второго разряда; 6...9 — адреса Y1, Y4, Y2, Y3; 10 — вход/выход третьего разряда; 11 — вход/выход четвертого разряда; 12 — напряжение питания ($-U_{п1}$); 13 — считывание; 14 — запись; 15 — напряжение сигнала разрешения U_p ; 16, 17 — свободные; 18 — стирание; 19...23 — адреса X1...X5; 24 — напряжение питания ($U_{п2}$);



Примечание. Для K1601PP11 и KP1601PP11 вывод 1 не используется и соединен с выводом 4; для K1601PP12, KP1601PP12 вывод 1 не используется и соединен с выводом 24.

Условное графическое обозначение K1601PP1, KP1601PP1



Структурная схема KP1601PP1:

I — усилители-формирователи адресных сигналов; II — усилители-формирователи управляющих сигналов; III — дешифраторы; IV — матрица-накопитель; V — мультиплексоры; VI — выходные усилители-формирователи, усилители записи

Электрические параметры

Номинальное напряжение питания:

$U_{п1}$ -12 В $\pm 5\%$

$U_{п2}$ 5 В $\pm 5\%$

Выходное напряжение высокого уровня $\geq 3,2$ В

Выходное напряжение низкого уровня	≤ 0,36 В
Ток потребления при $U_{п1} = -12 В$:	
в режиме «Невыбор ИС» К1601PP1, КР1601PP1	≤ 15 мА
в режиме «Выбор ИС» К1601PP1, КР1601PP1 ..	≤ 30 мА
Ток потребления по выводу U_p К1601PP1, КР1601PP1	≤ 8,5 мА
Ток потребления К1601PP1, КР1601PP1:	
в режиме считывания	≤ 28 мА
в режиме записи	≤ 30 мА
Ток утечки на адресных и управляющих входах ...	≤ 7,5 мкА
Ток утечки низкого (высокого) уровня на выходах закрытой схемы в режиме «Невыбор ИС»	≤ 30 мкА
Удельная потребляемая мощность	0,14 мВт/бит
Время выборки считывания	≤ 0,8 мкс
Время сохранения выходного сигнала после подачи сигнала считывания	≥ 0,1 мкс
Количество циклов перезаписи информации по строке	≤ 10 ⁴
Время хранения информации:	
КР1601PP1	5000 ч
КР1601PP11, КР1601PP12	250 ч

Предельно допустимые режимы эксплуатации

Максимальное напряжение питания:

$U_{п1}$	-12,6 В
$U_{п2}$	5,25 В

Максимальное входное напряжение низкого

уровня	0,4 В
Входное напряжение высокого уровня	3,5...5,25 В
Максимальный выходной ток низкого уровня	1,8 мА
Максимальное время спада	50 нс
Максимальное время нарастания	50 нс
Максимальная емкость нагрузки	200 пФ
Температура окружающей среды	-10...+70° С

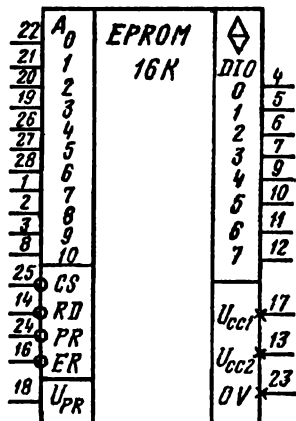
К1601PP3, КР1601PP3, К1601PP31...К1601PP38, КР1601PP31...КР1601PP38

Микросхемы представляют собой репрограммируемое постоянное запоминающее устройство с электрической перезаписью информации, с полной дешифрацией адресов и схемами

управления. Информационная емкость 16384 бит (2к × 8) для КР1601РРЗ и 8 кбит (2к × 4) для КР1601РР31...КР1601РР38. В структурную схему входят матрица с элементами памяти, дешифраторы кода адреса строк и столбцов, селектор (ключи выбора столбцов), устройство ввода-вывода, формирователь адреса строк и столбцов, коммутаторы режимов и формирователь импульсов напряжений требуемой амплитуды и длительности из напряжения программирования. Накопитель с матричной организацией содержит 128 строк и 128 столбцов, на пересечении которых расположены 16384 элемента памяти.

Содержат 52003 интегральных элемента. Корпус типа 2121.28-6, 2121.28-5, масса не более 6 г.

Назначение выводов: К1601РРЗ, КР1601РР3: 1...3, 8, 19...22, 26...28 — адресные входы; 4...7, 9...12 — входы/выходы разрядов; 13 — напряжение питания ($U_{п2}$); 14 — считывание; 15 — свободный; 16 — стирание; 17 — напряжение питания ($-U_{п1}$); 18 — напряжение программирования; 23 — общий; 24 — запись/считывание; 25 — выбор ИС.



Условное графическое обозначение К1601РРЗ, КР1601РР3

Примечание. У К1601РР31, КР1601РР31 и К1601РР32, КР1601РР32 вывод 8 не используется и соединен у этих ИС соответственно с выводами 23 и 1; у К1601РР33, КР1601РР33 используются все адреса и выводы данных 4, 5, 6, 7; у К1601РР34, КР1601РР34 используются все адреса и выводы данных 9...12; у К1601РР35, КР1601РР35 используются все адреса и выводы данных 4, 5, 9, 10; у К1601РР36, КР1601РР36 используются все адреса и выводы данных 4, 5, 11, 12; у К1601РР37, КР1601РР37 используются все адреса и выводы данных 9, 10, 6, 7; у К1601РР38, КР1601РР38 используются все адреса и выводы данных 6, 7, 11, 12.

Электрические параметры

Номинальное напряжение питания:

$U_{п1}$ -12 В ±5%

$U_{п2}$ 5 В ±5%

Выходное напряжение низкого уровня ≤ 0,36 В

Выходное напряжение высокого уровня ≥ 2,5 В

Напряжение программирования в режиме

считывания ≤ 32 В

Ток потребления в режиме записи ≤ 5 мА

Ток утечки на входе	$\leq 7,5$ мкА
Выходной ток утечки низкого (высокого) уровня ...	$\leq \pm 50 $ мкА
Время выборки считывания	$\leq 0,6$ мкс
Время цикла при считывании	≤ 2 мкс
Время хранения информации при отключенных источниках питания	≥ 5000 ч
Количество циклов перепрограммирования	$\leq 10^4$
Входная емкость	≤ 7 пФ
Выходная емкость	≤ 10 пФ

Серия К1602

Серия К1602 относится к классу ИС на цилиндрических магнитных доменах (ЦМД), выполняющих роль физических носителей информации (присутствие ЦМД — запись лог. 1, отсутствие — запись лог. 0). В ИС памяти на ЦМД применяют магнитоэлектрические пленки феррит-гранатов, в которых при приложении внешнего магнитного поля смещения $H_{см}$ перпендикулярно поверхности пленки в диапазоне 0,22...0,32 М (М — намагниченность насыщения), образуются домены в форме круглого цилиндра диаметром 0,4...3 мкм. Такие ИС выполняют функции хранения информации, имеют высокую плотность упаковки элементов памяти, соединенных магнитными и электрическими связями. Бескорпусная схема на ЦМД (кристалл) включает нанесенную на намагниченную подложку пленку доменосодержащего материала с размещенными на ее поверхности или в ее приповерхностном слое функциональными узлами: генераторами, переключателями, детекторами, накопительными регистрами. Помимо кристалла на ЦМД в ИС на ЦМД входят различные радиоэлементы, управляющие катушки, постоянные магниты, опорная плата, полюсные наконечники, экран-отражатель, помещенные в магнитный корпус из пермаллоя для экранирования внешних магнитных полей. ИС на ЦМД являются основным элементом ЗУ на ЦМД.

Типовой комплекс ИС на ЦМД включает саму ИС на ЦМД, а также усилитель считывания, формирователь управляющего тока в катушках; импульсный формирователь токов генератора, переключателей и репликатора; БИС-контроллер.

В состав серии К1602 входят типы:

К1602РЦ1 — запоминающее устройство на ЦМД с информационными емкостями 93 304 бит (641×512); 65 382 бит (641×102) и 32 691 бит (641×51);

К1602РЦ2 — запоминающее устройство на ЦМД с информационными емкостями 266,5 кбит (1025×260); 133,25 кбит (1025×130) и 65,6 кбит (1025×64);

K1602PЦ3 — запоминающее устройство на ЦМД с информационными емкостями 1 051 136 бит (2053×512); 525 568 бит (2053×256) и 262784 бит (2053×128);

K1602PЦ9 — запоминающее устройство на ЦМД емкостью 2053×2048;

K1602PЦ10 — запоминающее устройство на ЦМД емкостью 1 Мбит (2053×512);

K1602PЦ91 — запоминающее устройство на ЦМД емкостью 2053×1024;

K1602PЦ92 — запоминающее устройство на ЦМД емкостью 2053×512;

K1602PЦ101 — запоминающее устройство на ЦМД емкостью 525 кбит (2053×256);

K1602PЦ102 — запоминающее устройство на ЦМД емкостью 260 кбит (2053×128).

K1602PЦ2A, K1602PЦ2Б, K1602PЦ2B

Микросхемы представляют собой запоминающее устройство на цилиндрических магнитных доменах (ЦМД) с информационными емкостями соответственно 266,5 кбит (1025 слов×260р), 133,25 кбит (1025×130) и 65,6 кбит (1025×64) и предназначены для построения энергонезависимых систем внешней и встраиваемой памяти мини- и микро-ЭВМ и различных микропроцессорных устройств. Имеют последовательно-параллельную организацию и включают замкнутые регистры, в которых хранится и циклически перемещается в режиме обращения к ЗУ закодированная информация; отдельные регистры, для ввода и вывода данных. Диаметр домена 3 мкм и намагниченность насыщения $2,65 \times 10^{-2}$ Тл. Запись информации в ЗУ осуществляется путем генерации заданной последовательности ЦМД прямоугольной формы, представляющей определенный информационный код. Передача данных из регистра ввода в регистр хранения производится с помощью однонаправленного переключателя ввода. Передача данных из регистра хранения в регистр ввода производится с помощью переключателей репликаторного типа, гарантирующих неразрушающее считывание информации и сохранность данных при аварийном отключении источников питания. Остановка и пуск поля управления должны производиться только в нулевой фазе. Любая операция обращения к микросхеме осуществляется подачей управляющих сигналов в определенные такты поля управления в соответствии с алгоритмом работы ЗУ. Для построения схем управления работой ЗУ на ЦМД в составе линейного модуля накопителя памяти используется комплект универсальных ИС управления серии KM1144.

Содержат 290 000 интегральных элементов.

Кристаллы микросхемы ЗУ помещены в пластмассовый корпус с 18 выводами размером 32,5×30×30 мм с пермалловым экраном, содержащим постоянные магниты из барриевого феррита и электромагнитные катушки управления. Масса ИС не более 40 г.

Электрические параметры

Амплитуда выходного сигнала лог. 0	≤ 1 мВ
Амплитуда выходного сигнала лог. 1	≥ 2 мВ
Потребляемая мощность	0,8 Вт
Сопротивление генератора	5...16 Ом
Сопротивление репликатора-переключателя вывода	210...650 Ом
Сопротивление переключателя вывода	200...550 Ом
Сопротивление детектора	650...1500 Ом
Разность сопротивлений детекторов 1-2 и детекторов 3-4	± 40 Ом
Сопротивление катушки R_{Lx}	≤ 4,5 Ом
Сопротивление катушки R_{Ly}	≤ 2,5 Ом
Отношение сигнал/помеха	≥ 3
Фазовый сдвиг токов в «X» и «Y» катушках	85...90°
Помехозащищенность от внешних магнитных полей в любом направлении	20 эрстед
Время задержки импульса строка при считывании информации	0,5...3 мкс
Индуктивность катушки (в корпусе) L_y	35...39 мкГн
Индуктивность катушки (в корпусе) L_x	42...46 мкГн
Скорость передачи данных	100...150 кбит/с
Рабочая частота	150 кГц
Среднее время выборки (1 бит строки)	6...4 мс

Предельно допустимые режимы эксплуатации

Амплитудное значение тока в «X» катушке	490...590 мА
Амплитудное значение тока в «Y» катушке	600...700 мА
Амплитуда импульсов тока генерации	175...225 мА
Амплитуда импульса тока вывода (ввода) информации из регистров (в регистры) хранения	30...40 мА
Амплитуда импульса тока деления в режиме репликации	80...120 мА
Амплитуда импульса тока вывода в режиме репликации	30...40 мА
Постоянный ток детектора	5...8 мА

Рассеиваемая мощность	≤ 1 Вт
Длительность импульса тока генерации	0,14...0,42 мкс
Длительность импульса тока вывода (ввода) информации из регистров (в регистры) хранения	5,6...6,72 мкс
Время задержки импульса вывода (ввода) информации из регистров (в регистры) хранения	7...8,68 мкс
Длительность импульса тока деления в режиме репликации	0,28...0,56 мкс
Время задержки импульса тока деления в режиме репликации	0,14...0,56 мкс
Время задержки импульса генерации	0,52...4,2 мкс
Длительность импульса тока вывода в режиме репликации	2,24...3,36 мкс
Температура хранения без потери информации	-40...+85° С

К1602РЦ3А, К1602РЦ3Б, К1602РЦ3В

Микросхемы представляют собой запоминающие устройства (накопители ЗУ) на основе цилиндрических магнитных доменов с информационными емкостями соответственно 1,051136 Мбит (2053×512), 0,525568 Мбит (2053×256), 0,262784 Мбит (2053×128) и предназначены для построения энергонезависимой памяти ЭВМ. Диаметр домена 1,9 мкм, намагниченность насыщения $3,45 \times 10^{-2}$ Тл. Передача данных из регистра ввода в регистры хранения реализуется, в отличие от КР1602РЦ2, с помощью двунаправленного переключателя обменного типа (одновременно с вводом информации стирает информацию, подлежащую замене). Содержат 1280400 интегральных элементов.

Кристаллы ЗУ помещены в пластмассовый корпус с 18 выводами размером 32,5×30×10 мм с пермаллоевым экраном, содержащим постоянные магниты из бариевого феррита и электромагнитные катушки управления. Масса не более 40 г.

Электрические параметры

Амплитуда выходного сигнала лог. 0	≤ 1 мВ
Амплитуда выходного сигнала лог. 1	≥ 2,5 мВ
Выходной сигнал детектора	≥ 5 мВ
Ток обмена	50 мА ±20%
Ток репликатора, генератора	180 мА ±20%
Потребляемая мощность	1 Вт
Рабочая частота	150 кГц

Скорость передачи данных	150 кбит./с
Среднее время выборки	7,5 мс

Предельно допустимые режимы эксплуатации

Амплитудное значение тока в катушках X, Y	0,73; 0,78 А
Мощность потребления катушками	≤ 1,2 Вт
Тактовая частота поля управления	99...101 кГц
Температура окружающей среды	+1...+50° С

К1602РЦ9, К1602РЦ91, К1602РЦ92

Микросхемы представляют собой 3У на ЦМД емкостью 4 Мбит (2053×2048) К1602РЦ9, 2 Мбит (2053×1024) К1602РЦ91, 1 Мбит (2053×512) К1602РЦ92.

Кристалл ИС состоит из подложки галлийгадолиниевого граната, на которой выращивают эпитаксиальную пленку магнитного материала (в ней образуются под действием внешнего магнитного поля цилиндрические магнитные домены диаметром 1,9 мкм). Кроме того формируются функциональные узлы управления (генератор, переключатель-репликатор, переключатель обмена) и пермаллоевые аппликации для получения схем хранения, продвижения и детектирования ЦМД.

Имеют последовательно-параллельную организацию с блочным реплицированием и отдельными регистрами записи и регистрами считывания, через которые происходит соответственно запись информации и вывод информации из регистров хранения для последующего считывания.

Содержат 5 121 600 интегральных элементов.

Корпус с 32 выводами, масса не более 100 г.

Назначение выводов: 1, 32 — аналоговые входы; 2...5 — аналоговые выходы; 6, 7 — входы информации; 8 — управление записью; 9 — управление считыванием; 10...13 — аналоговые выходы; 14 — напряжение питания; 15...18 — аналоговые входы; 19...22 — аналоговые выходы; 23 — напряжение питания; 24 — управление считыванием; 25, 26 — входы информации; 27...30 — аналоговые выходы; 31 — управление записью.

	SAMS		
1	B1	Y11	22
32	B2	Y12	21
15	A1	Y13	20
16	A2	Y14	19
17	A3	Y21	27
18	A4	Y22	28
		Y23	29
25	D1	Y24	30
26	D2	Y31	13
7	D3	Y32	12
6	D4	Y33	11
31	VW1	Y34	10
8	VW2	Y41	2
		Y42	3
24	VR1	Y43	4
9	VR2	Y44	5

Условное графическое обозначение К1602РЦ9

Электрические параметры

Выходное напряжение низкого уровня сигнала выходной информации	≤ 1 мВ
Выходное напряжение высокого уровня сигнала выходной информации	≥ 2 мВ
Мощность потребления	$\leq 1,5$ Вт
Сопротивление генератора	10...50 Ом
Сопротивление репликатора-переключателя ..	40...215 Ом
Сопротивление переключателя обмена	65...330 Ом
Сопротивление детектора	700...1700 Ом
Разность сопротивлений детекторов	$\leq \pm 40 $ Ом
Сопротивление катушки X	$\leq 6,3$ Ом
Сопротивление катушки Y	$\leq 4,1$ Ом
Сопротивление катушки Z	≤ 6 Ом

Предельно допустимые режимы эксплуатации

Ток генерации	230...280 мА
Ток вывода информации	120...180 мА
Ток репликации	320...400 мА
Ток вывода информации в режиме репликации ..	120...180 мА
Ток обмена	80...160 мА
Ток детектора	3...7 мА
Ток Z катушки для стирания информации	300...500 мА
Ток управления I_x	670...1000 мА
Ток управления I_y	720...1000 мА
Длительность импульса тока генерации	0,15...0,25 мкс
Длительность тока вывода информации	8...14 мкс
Длительность импульса тока репликации	0,3...0,6 мкс
Длительность импульса тока вывода информа- ции в режиме репликации	5,6...6,4 мкс
Длительность импульса тока обмена	20...21 мкс
Длительность импульса стирания	≥ 500 мкс

Серии КА1603, КМ1603

В состав серий КА1603, КМ1603, изготовленных по КМОП технологии, входят типы:

КА1603РЕ1 — масочное постоянное запоминающее устройство емкостью 16 кбит (2048 × 8);

КМ1603РУ1 — статическое тактируемое оперативное запоминающее устройство емкостью 1024 бит (256 × 4).

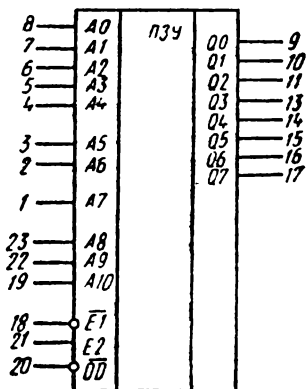
КА1603РЕ1

Микросхема представляет собой масочное постоянное запоминающее устройство емкостью 16 кбит (2048×8). В состав ИС входят входной адресный регистр, дешифраторы строк и столбцов, накопитель, селектор, выходные схемы и схемы управления, вырабатывающие сигналы для запоминания и дешифрации адреса, а также считывания сигналов информации.

Содержит 18 339 интегральных элементов.

Корпус типа 405.24-7, масса не более 2,5 г.

Назначение выводов: 1...8 — входы сигнала адреса $A7...A0$; 9...11 — выходы сигнала информации $Q0...Q2$; 12 — общий; 13...17 — выходы сигнала информации $Q3...Q7$; 18 — вход сигнала разрешения $\bar{E1}$; 19 — вход сигнала адреса $A10$; 20 — вход сигнала разрешения выхода \bar{OD} ; 21 — вход сигнала разрешения $E2$; 22 — вход сигнала адреса $A9$; 23 — вход сигнала адреса $A8$; 24 — напряжение питания.



Условное графическое обозначение КА1603РЕ1

Таблица истинности для положительной логики

$\overline{E1}$	$E2$	\overline{OD}	Состояние выходов информации	Режим работы	Состояние адресных регистров
1	X	X	Отключены	Хранение	Отключены
X	0	X			
0	1	1			
0	1	0	Включены	Считывание	Включены

Электрические параметры

Номинальное напряжение питания	5 ±10%
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ 4 В
Ток потребления	≤ 10 мкА
Входной ток низкого (высокого) уровня	≤ 0,1 мкА
Выходной ток низкого (высокого) уровня в состоянии «выключено»	≤ 0,2 мкА
Время удержания сигнала адреса относительно сигнала разрешения	≤ 80 нс
Время выборки разрешения:	
при $U_{\text{п}} = U_{\text{вх}}^1 = 4,5 \text{ В}$	≤ 360 нс
при $U_{\text{п}} = U_{\text{вх}}^1 = 5 \text{ В}$	≤ 400 нс
Время выборки разрешения выхода	≤ 280 нс
Время выборки адреса	≤ 450 нс
Длительность интервала между сигналами разрешения	≤ 95 нс
Время сдвига сигнала разрешения относительно сигнала адреса	≥ 15 нс
Входная емкость	≤ 8 пФ
Выходная емкость	≤ 12 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,5...5,5 В
Значение статического потенциала	≤ 100 В
Температура окружающей среды	- 45...+85 °С

KM1603PY1

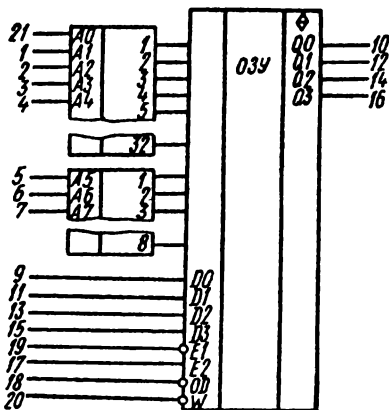
Микросхема представляет собой статическое тактируемое оперативное запоминающее устройство емкостью 1 кбит (256×4). Включает адресный регистр, состоящий из 8 триггеров, дешиф-

ратор строки, дешифратор столбца, накопитель 256×4, схему управления и синхронизации, входные схемы входных данных, усилители записи-считывания, выходные схемы с тремя состояниями на выходе. Адреса A0...A4 определяют строку в накопителе, A5...A7 — столбец.

Содержит 6861 интегральный элемент.

Корпус типа 210A.22-1, масса не более 3,1 г.

Назначение выводов: 1...7 — входы сигнала адреса A1...A7; 8 — общий; 9 — вход сигнала информации DO; 10 — выход сигнала информации Q0; 11 — вход сигнала информации D1; 12 — выход сигнала информации Q1; 13 — вход сигнала информации D2; 14 — выход сигнала информации Q2; 15 — вход сигнала информации D3; 16 — выход сигнала информации Q3; 17 — вход сигнала разрешения E2; 18 — вход сигнала разрешения выхода OD; 19 — вход сигнала разрешения E1; 20 — вход сигнала записи W; 21 — вход сигнала адреса A0; 22 — напряжение питания.



Условное графическое обозначение KM1603PY1

Таблица истинности для положительной логики

$\overline{E1}$	$E2$	\overline{OD}	\overline{W}	Состояние входов информации	Состояние выходов информации	Режим работы
1	X	X	X	Закрываются	Отключены	Хранение информации
X	0	X	X	Закрываются	Отключены	Хранение информации
0	1	1	1	Закрываются	Отключены	Хранение информации
0	1	0	1	Закрываются	Открыты	Считывание
0	1	1	0	Открыты	Отключены	Запись
0	1	0	0	Открыты	Открыты	Запись

Электрические параметры

Номинальное напряжение питания $5 \pm 10\%$

Выходное напряжение высокого уровня сигнала

выходной информации $\geq (U_n - 2) В$

Выходное напряжение низкого уровня сигнала выходной информации	$\leq 0,4$ В
Напряжение высокого уровня сигнала выходной информации	$\geq (U_n - 0,05)$ В
Напряжение низкого уровня сигнала выходной информации	$\leq 0,05$ В
Минимальное напряжение питания в режиме хранения информации	2 В
Ток потребления:	
при $U_{вх}^0 = 0$ В; $U_{вх}^1 = U_n$	≤ 15 мкА
при $U_{вх}^0 \leq 0,8$ В; $U_{вх}^1 = 3,5$ В	≤ 5 мкА
Ток потребления в режиме хранения	≤ 15 мкА
Входной ток низкого (высокого) уровня	$\leq 0,05$ мкА
Выходной ток низкого (высокого) уровня в состоянии «выключено»	$\leq 0,1$ мкА
Время выборки разрешения:	
от выхода сигнала разрешения $\overline{E1}$ к выходам сигнала информации	≤ 360 нс
от входа сигнала разрешения $E2$ к выходам сигнала информации	≤ 460 нс
Время выборки разрешения выхода	≤ 260 нс
Длительность сигнала разрешения:	
$\overline{E1}$	≥ 450 нс
$E2$	≥ 550 нс
Длительность интервала между сигналами разрешения $E2$	≥ 240 нс
Длительность сигнала разрешения выхода	≥ 350 нс
Время удержания сигнала адреса относительно сигнала разрешения $\overline{E1}$	≥ 200 нс
Время сдвига сигнала разрешения $\overline{E1}$ относительно сигнала адреса	≥ 50 нс
Длительность сигнала записи	≥ 350 нс
Время сохранения сигнала разрешения $\overline{E1}$ после сигнала записи	0 нс
Время удержания сигнала записи относительно сигнала информации	≥ 300 нс
Время сохранения сигнала информации после сигнала записи	≥ 100 нс
Входная емкость	≤ 8 пФ
Выходная емкость	≤ 12 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,5...5,5 В
Входное напряжение	0... U_n В
Температура окружающей среды	-45...+85 °С

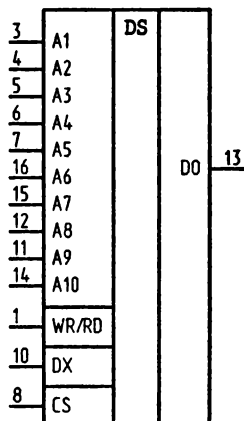
КБ1604РУ1А-4, КБ1604РУ1Б-4

Микросхемы представляют собой статическое оперативное запоминающее устройство емкостью 1 кбит (1024 × 1) у КБ1604РУ1А-4 и 512 бит (512 × 1) у КБ1604РУ1Б-4 и предназначены для применения в составе гибридных микросхем.

Содержат 7500 интегральных элементов.

Бескорпусные ИС (на пластине), масса не более 0,1 г.

Назначение контактных площадок на кристалле: 1 — запись-считывание; 2 — напряжение питания; 3...7 — адресные входы А1...А5; 8 — выбор микросхемы; 9 — подложка; 10 — вход; 11, 12, 14...16 — адресные входы А9, А8, А10, А7, А6; 13 — выход.



Условное графическое обозначение КБ1604РУ1-4

Электрические параметры

Номинальное напряжение питания	9 В ±10%
Выходное напряжение:	
низкого уровня при $I_{\text{вых}}^0 \leq 0,7 \text{ мА}$	$\leq 0,35 \text{ В}$
высокого уровня $I_{\text{вых}}^1 = 0,7 \text{ мА}$	$\geq (U_{\text{п}} - 0,35) \text{ В}$
Напряжение статической помехи	$\geq 1,5 \text{ В}$
Ток потребления при $U_{\text{п}} = 9,9 \text{ В}$	$\leq 300 \text{ мкА}$
Динамический ток потребления при $f = 1 \text{ МГц}$	$\leq 3,5 \text{ мА}$
Ток утечки на входе	$\leq 1 \text{ мкА}$
Ток утечки на выходе	$\leq 30 \text{ мкА}$
Время выбора	$\leq 170 \text{ нс}$

Минимальная длительность цикла	≤ 350 нс
Длительность фронта выходного сигнала	≤ 40 нс
Входная (выходная) емкость	≤ 2 пФ

Предельно допустимые режимы эксплуатации

Максимальное входное напряжение	11 В
Минимальное входное напряжение	-0,5 В
Напряжение на выходе в состоянии отключения		-0,5...+11 В
Максимальное напряжение питания	11 В
Емкость нагрузки	≤ 300 пФ
Температура окружающей среды	-60...+85 °С

К1605РЦ1

ИС представляет собой запоминающее устройство ёмкостью 256 кбит на цилиндрических магнитных доменах для использования в постоянных перепрограммируемых запоминающих устройствах с сохранением информации при отключении питания. ИС состоит из ЦМД-кристалла, наклеенного на основание с разводкой токовых цепей, двух плоских соленоидов, предназначенных для формирования магнитного поля управления, вращающегося в плоскости кристалла, двух постоянных магнитов для создания нормального к плоскости магнитного поля смещения и экрана из магнита мягкого материала (пермаллоя) для замыкания полей рассеяния от постоянных магнитов и экранирования ИС от постоянных и переменных внешних магнитных полей.

Корпус с 18 выводами, масса не более 40 г.

Электрические параметры

Сигнал считывания	≥ 4 мВ
Токи управления:	
катушек	650 мА $\pm 7\%$
переключателей ввода и вывода	35 мА $\pm 10\%$
переключателя вывода в режиме репликации	80/35 мА $\pm 10\%$
Потребляемая мощность	1 Вт
Отношение сигнал/шум	≥ 3
Тактовая частота	100 кГц
Внешнее магнитное поле в любом направлении	1600 А/м

Серии К1608, КМ1608, КР1608

В состав серий К1608, КМ1608, КР1608, изготовленных по биполярной технологии (ТТЛШ), входят типы:

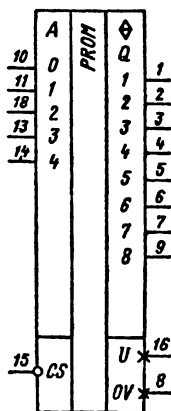
КМ1608РТ1, КР1608РТ1 — программируемое постоянное запоминающее устройство (ППЗУ) емкостью 256 бит;
К1608РТ2 — ППЗУ емкостью 4 кбит (512×8).

КМ1608РТ1, КМ1608РТ1А, КР1608РТ1, КР1608РТ1А

Микросхемы представляют собой программируемое постоянное запоминающее устройство (ППЗУ) информационной емкостью 256 бит (32×8) и предназначены для хранения и считывания постоянной информации в устройствах электронно-вычислительной техники и системах автоматики.

Корпус типа 201.16-1, 238.16-2, масса не более 1,5 г.

Назначение выводов: 1...7 — выходы Q1...Q7; 8 — общий; 9 — выход Q8; 10...14 — входы адресные A0...A4; 15 — вход выборки кристалла CS; 16 — напряжение питания.



Условное графическое обозначение КМ1608РТ1, КМ1608РТ1А, КР1608РТ1, КР1608РТ1А

Электрические параметры

Выходное напряжение низкого уровня $\leq 0,45$ В
Выходное напряжение высокого уровня $\geq 2,4$ В
Ток потребления ≤ 115 мА
Выходной ток низкого уровня $\leq |-0,25|$ мА
Входной ток высокого уровня ≤ 25 мкА
Ток утечки низкого (высокого) уровня на выходе ... $\leq |-45|$ мкА

Время выборки разрешения:

KM1608PT1, KP1608PT1 ≤ 25 нс

KM1608PT1A, KP1608PT1A ≤ 30 нс

Время выборки адреса:

KM1608PT1, KP1608PT1 ≤ 40 нс

KM1608PT1A, KP1608PT1A ≤ 45 нс

Таблица истинности

Слова	Входной код слова на выводах						Выходной код слова на выводах							
	10	11	12	13	14	15	1	2	3	4	5	6	7	9
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	1	0	0	0	0	0	0	0
2	0	1	0	0	0	0	0	1	0	0	0	0	0	0
3	1	1	0	0	0	0	1	1	0	0	0	0	0	0
4	0	0	1	0	0	0	0	0	1	0	0	0	0	0
5	1	0	1	0	0	0	1	0	1	0	0	0	0	0
6	0	1	1	0	0	0	0	1	1	0	0	0	0	0
7	1	1	1	0	0	0	1	1	1	0	0	0	0	0
8	0	0	0	1	0	0	0	0	0	1	0	0	0	0
9	1	0	0	1	0	0	1	0	0	1	0	0	0	0
10	0	1	0	1	0	0	0	1	0	1	0	0	0	0
11	1	1	0	1	0	0	1	1	0	1	0	0	0	0
12	0	0	1	1	0	0	0	0	1	1	0	0	0	0
13	1	0	1	1	0	0	1	0	1	1	0	0	0	0
14	0	1	1	1	0	0	0	1	1	1	0	0	0	0
15	1	1	1	1	0	0	1	1	1	1	0	0	0	0
16	0	0	0	0	1	0	0	0	0	0	1	0	0	0
17	1	0	0	0	1	0	0	0	0	0	0	0	0	1
18	0	1	0	0	1	0	0	0	0	0	0	0	1	0
19	1	1	0	0	1	0	0	0	0	0	0	0	1	1
20	0	0	1	0	1	0	0	0	0	0	0	1	0	0
21	1	0	1	0	1	0	0	0	0	0	0	1	0	1
22	0	1	1	0	1	0	0	0	0	0	0	1	1	0
23	1	1	1	0	1	0	0	0	0	0	0	1	1	1
24	0	0	0	1	1	0	0	0	0	0	1	0	0	0
25	1	0	0	1	1	0	0	0	0	0	1	0	0	1
26	0	1	0	1	1	0	0	0	0	0	1	0	1	0
27	1	1	0	1	1	0	0	0	0	0	1	0	1	1
28	0	0	1	1	1	0	0	0	0	0	1	1	0	0
29	1	0	1	1	1	0	0	0	0	0	1	1	0	1
30	0	1	1	1	1	0	0	0	0	0	1	1	1	0
31	1	1	1	1	1	0	0	0	0	0	1	1	1	1
32	X	X	X	X	X	X	TC	TC	TC	TC	TC	TC	TC	TC

Состояние на выходах микросхемы (для положительной логики)

Вход	Вход адреса					Выходы							
\overline{CS}	A0	A1	A2	A3	A4	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8
1	X	X	X	X	X	TC	TC	TC	TC	TC	TC	TC	TC
0	Состояние выходов разрядов соответствует заложенной программе												

Примечание. X — безразличное состояние; TC — третье состояние (высокий импеданс).

Предельно допустимые режимы эксплуатации

Напряжение источника питания	4,75... 5,25 В
Входное напряжение высокого уровня	2,4...5,25 В
Входное напряжение низкого уровня	0...0,8 В
Выходное напряжение	-0,5...+5,25 В
Входной вытекающий ток	$\leq -5 $ мА
Выходной ток	-2...+16 мА
Время нарастания и спада входного импульса	≤ 10 нс
Емкость нагрузки	≤ 30 пФ

KM1608PT2

Микросхемы представляют собой постоянное однократно программируемое запоминающее устройство с информационной емкостью 4096 бит (512×8). Корпус типа 2108.22-1, масса не более 3,1 г.

Назначение выводов: 1...4, 18...21 — выходы; 5 — вход синхронизации считывания; 6, 7 — входы выборки кристалла; 8...10, 12...17 — входы адресные; 11 — напряжение питания; 22 — общий.



Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	$\leq 0,5$ В

Условное графическое обозначение KM1608PT2

Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 185 мА
Входной ток низкого уровня	≤ −0,25 мА
Входной ток высокого уровня	≤ 25 мкА
Ток утечки на выходе	−45...+45 мкА
Время выборки адреса	≤ 30 нс
Время выборки разрешения	≤ 35 нс

Таблица истинности

Входы												Выходы							
$\overline{E1}$	$\overline{E2}$	C	A0	A1	A2	A3	A4	A5	A6	A7	A8	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8
1	X	X	X	X	X	X	X	X	X	TC	TC	TC	TC	TC	TC	TC	TC	TC	TC
0	1	┘	X	X	X	X	X	X	X	X	X	X	X	TC	TC	TC	TC	TC	TC
0	0	┘	Состояние выходов разрядов соответствует заложенной программе																

Примечания. X — безразличное состояние; TC — третье состояние, высокий импеданс; ┘ — перепад от уровня лог. 0 до уровня лог. 1. Состояние выводов выходных усилителей выбранного по входам $\overline{E1}$, $\overline{E2}$ микросхемы с незапрограммируемой матрицей — лог. 0.

Серии КМ1609, КР1609

В состав серий КМ1609, КР1609, изготовленных по КМОП и ПМОП технологиям с «плавающим» затвором, ЛИЗМОП, входят типы:

КМ1609РР1 — репрограммируемое постоянное запоминающее устройство емкостью 16 кбит (2 к × 8) с электрической перезаписью информации;

КМ1609РР2 — репрограммируемое постоянное запоминающее устройство емкостью 65 536 бит (8192×8) с электрической перезаписью информации;

КМ1609РР3 — репрограммируемое постоянное запоминающее устройство емкостью 64 кбит (8192×8) с электрической перезаписью информации;

КМ1609РР11, КМ1609РР12 — репрограммируемое постоянное запоминающее устройство емкостью 8 кбит (1 к × 8) с электрической перезаписью информации;

КМ1609РР21, КМ1609РР22 — репрограммируемое постоянное запоминающее устройство емкостью 32 768 бит (4096 × 8) с электрической перезаписью информации;

КМ1609РР31, КМ1609РР32 — репрограммируемое постоянное запоминающее устройство емкостью 32 кбит (4 к × 8) с электрической перезаписью информации;

КМ1609ХП1 — перепрограммируемое постоянное запоминающее устройство емкостью 2 кбит (256×8) с электрическим стиранием информации;

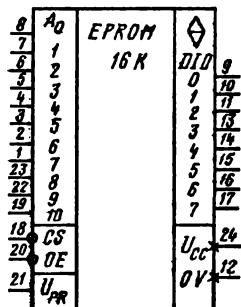
КМ1609ХП21 — перепрограммируемое постоянное запоминающее устройство емкостью 1 кбит (128×8) с электрическим стиранием информации.

КМ1609РР1, КМ1609РР11, КМ1609РР12

Микросхемы представляют собой репрограммируемое постоянное запоминающее устройство с емкостью 16 кбит (2 к × 8) у КМ1609РР1 и 8 кбит (1 к × 8) у КМ1609РР11, КМ1609РР12, с элек-

трической перезаписью информации. Элементы памяти ЛИЗ-МОП с двойным затвором.

Назначение выводов: 1...8, 19, 22, 23 — адресные входы A7...A0, A10...A8; 9...11, 13...17 — входы/выходы данных DIO0...DIO2, DIO3...DIO7; 12 — общий; 18 — выбор ИС; 20 — вход сигнала разрешения выхода; 21 — напряжение программирования; 24 — напряжение питания.



Условное графическое обозначение KM1609PP1

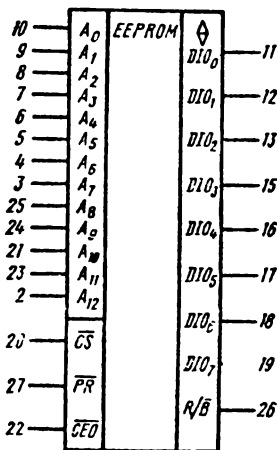
Электрические параметры

- Напряжение питания 5 В
- Напряжение программирования 21 В
- Потребляемая мощность 525 мВт
- Время выборки адреса 350 нс

KM1609PP2A, KM1609PP2Б, KM1609PP21A, KM1609PP21Б, KM1609PP22A, KM1609PP22Б

Микросхемы представляют собой репрограммируемые постоянные запоминающие устройства емкостью 65 536 бит (8192×8) у KM1609PP2 и 32 768 бит (4096×8) у KM1609PP21, KM1609PP22 с длительным сроком хранения информации при включенном и выключенном источнике питания, обеспечивающие электрическую перезапись информации. Совместимы по входу и выходу с ИС ТТЛ. Выход на три состояния.

В состав ИС входят накопитель; адресные формирователи строк и столбцов для согласования по входу с ТТЛ-уровнями и согласования по нагрузке со входами дешифратора строк и столбцов; дешифратор строк, имеющий 8 входов и 256 выходов и обеспечивающий выборку одной строки накопителя; дешифратор столбцов, имеющий 5 входов и 32 выхода и обеспечивающий выборку одного столбца накопителя; формирователи входных/выходных сигналов и переключатели столбцов, обеспечивающие режим записи-считывания байта (слова) по заданному адресу накопителя; формирователи сигналов управления и схема управления, обеспечивающие управление режимом работы: записью и считыванием информации, общим стиранием информации, хранением (невыбор), отключением входов. В режиме программирования схема управления осуществляет «защелкивание» адреса и входных данных, формирование команды R/ \bar{B} , что обеспечивает совместимость ИС с микропроцессорными устройствами.

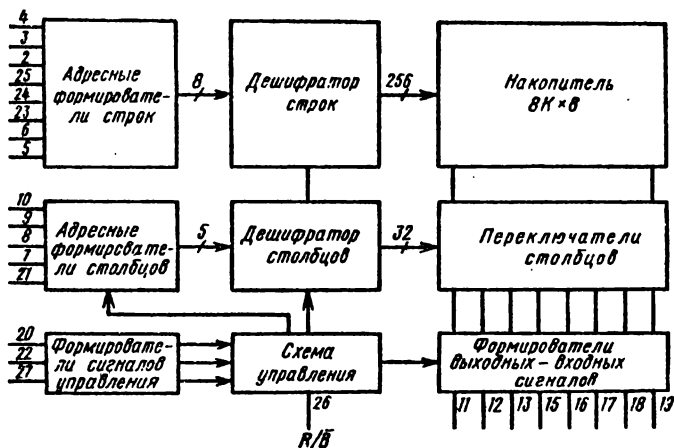


Условное графическое обозначение KM1609PP2

Корпус типа 2121.28-6.03, масса не более 7 г.

Назначение выводов: 1 — напряжение питания ($U_{п2}$); 2, 3...10, 21, 23, 24, 25 — адресные входы A_{12} , $A_7...A_0$, A_{10} , A_{11} , A_9 , A_8 ; 11...13, 15...19 — входы/выходы данных $DIO_0...DIO_2$, $DIO_3...DIO_7$; 14 — общий; 20 — выбор микросхемы \overline{CS} ; 22 — разрешение по выходу \overline{CEO} ; 26 — сигнал готовности программирования R/\overline{B} ; 27 — сигнал программирования \overline{PR} ; 28 — напряжение питания ($U_{п1}$).

Примечание. У KM1609PP21 все адреса задействованы, кроме $A_{12} \equiv L$; у KM1609PP22 все адреса задействованы, кроме $A_{12} \equiv H$.



Структурная схема KM1609PP2

Электрические параметры

Напряжение питания:

$U_{п1}$	4,75...5,25 В
$U_{п2}$	20...22 В

Входное напряжение низкого уровня

Входное напряжение высокого уровня

Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ 2,4 В
Статическая помехоустойчивость	≤ 0,2 В
Ток потребления по цепи $U_{П1}$:	
в режиме считывания:	
KM1609PP2A	≤ 100 мА
KM1609PP2Б	≤ 120 мА
в режиме хранения:	
KM1609PP2A	≤ 40 мА
KM1609PP2Б	≤ 60 мА
Ток потребления по цепи $U_{П2}$ в режиме считывания или хранения	≤ 6 мА
Ток утечки на входах	≤ 10 мкА
Ток утечки на выходах	≤ 5 мкА
Потребляемая мощность в режиме считывания:	
KM1609PP2A	≤ 525 мВт
KM1609PP2Б	≤ 630 мВт
Время выборки адреса:	
KM1609PP2A	≤ 300 нс
KM1609PP2Б	≤ 450 нс
Время выбора	≤ 300 нс
Время выборки сигнала разрешения по выходу	≤ 150 нс
Время восстановления высокого сопротивления после сигналов \overline{CS} , \overline{CEO}	≤ 120 нс
Входная емкость	≤ 8 пФ
Выходная емкость	≤ 12 пФ
Емкость нагрузки	≤ 100 пФ
Число циклов программирования	≥ 104
Время хранения информации:	
во включенном состоянии	≥ 15 000 ч
в выключенном состоянии	≥ 10 лет

Предельно допустимые режимы эксплуатации

Напряжение питания:	
$U_{П1}$	≤ 6 В
$U_{П2}$	≤ 22 В
Значение статического потенциала	≤ 30 В
Кратковременное напряжение (<1 мкс) на входах адресных, данных, выбора	-0,4...+5,5 В
Кратковременное напряжение (<1 мкс) на входах \overline{CEO} , \overline{PA}	-0,4...+18 В

Выходной ток низкого уровня	≤ 2 мА
Выходной ток высокого уровня	≤ 0,2 мА
Длительность программирующего импульса	
на входе \overline{CEO} в режиме общего стирания	≤ 70 нс
Емкость нагрузки	≤ 300 пФ
Температура окружающей среды	-10...+70° С

Таблица истинности

\overline{CS}	\overline{CEO}	\overline{PR}	A0...A12	R/ \overline{B}	DIO0...DIO7	Режим работы
1	X	X	X	1	R _{off}	Хранение (невыбор)
0	0	1	A	1	Вых. данные в прям. коде	Считывание
0	1	1	A	1	R _{off}	Отключение выходов
0	9...15 В	0, импульс	X	0	1	Общее стирание
0	1	0, импульс	A	0	Вых. данные в прям. коде	Избирательное программирование
1	X	0, импульс	X	1	R _{off}	Запрет программирования

Примечание. А — значение текущего адреса (1 или 0); X — безразличный уровень сигнала; R_{off} — выходное сопротивление при третьем состоянии.

Рекомендации по применению

ИС могут работать в режимах хранения, считывания, отключения выходов, общего стирания, избирательного программирования и запрета программирования. При программировании извлекать и устанавливать ИС возможно только при отсутствии напряжения на её выводах. В режиме общего стирания на вывод \overline{CEO} подается напряжение 9...15 В, а на вывод \overline{CS} — низкий уровень, на выводы DIO0...DIO7 — высокий уровень. Начало стирания определяется временем выборки сигнала R/ \overline{B} (лог. 0); конец стирания — появлением высокого уровня. Время стирания не более 20 мс. Стирание осуществляется одновременно по всем адресам (на всех выходах устанавливается лог. 1).

В режиме избирательного (байтового) программирования осуществляется запись 8 бит информации по каждому адресу при подаче импульса разрешения программирования на вывод \overline{PR} . По фронту сигнала \overline{PR} осуществляется «защелкивание» входной

информации в триггерах (лог.0 или лог. 1), по спаду сигнала \overline{PR} — «защелкивание» адреса.

Допускается проводить контроль записанной информации как после записи каждого адреса, так и после программирования всех адресов. Контроль программирования осуществляется в режиме считывания.

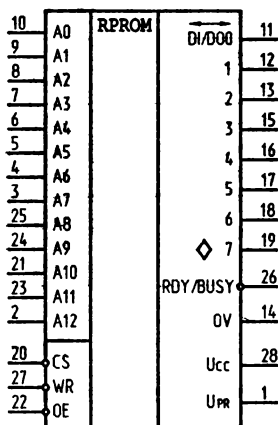
После распайки ИС на плате, записанную информацию необходимо возобновить. На каждый использованный выход $DIO0...DIO7$ или R/\overline{B} необходимо подать напряжение $U_{ВХ}^1$ или $U_{П1}$ через резистор с сопротивлением >3 кОм.

КМ1609PP3А, КМ1609PP3Б, КМ1609PP31А, КМ1609PP31Б, КМ1609PP32А, КМ1609PP32Б

Микросхемы представляют собой электрически стираемое ПЗУ емкостью 64 кбит с организацией $8 \text{ к} \times 8$ для КМ1609PP3, 32 кбит с организацией $4 \text{ к} \times 8$ для КМ1609PP31, КМ1609PP32 и предназначены для ЭВМ (в том числе бортовых) и систем промышленной автоматики и связи с корректируемым в процессе работы содержанием памяти программ. В схеме обеспечивается возможность побайтового и общего стирания записанной информации.

ИС выполнены по п-канальной МПД технологии с плавающим затвором с двумя слоями поликремния и туннельным прозрачным слоем. Корпус типа 2121.28-6.03, масса не более 7 г, пластмассовый корпус типа 2121.28-5 и стеклокерамический корпус.

Назначение выводов: 1 — напряжение программирования; 2 — вход адресный A12; 3 — вход адресный A7; 4 — вход адресный A6; 5 — вход адресный A5; 6 — вход адресный A4; 7 — вход адресный A3; 8 — вход адресный A2; 9 — вход адресный A1; 10 — вход адресный A0; 11 — выход информации $DI/DO0$; 12 — выход информации $DI/DO1$; 13 — выход информации $DI/DO2$; 14 — общий; 15 — выход информации $DI/DO3$; 16 — выход информации $DI/DO4$; 17 — выход информации $DI/DO5$; 18 — выход информации $DI/DO6$; 19 — выход



Условное графическое обозначение КМ1609PP3, КМ1609PP31, КМ1609PP32

информации $\overline{DI}/\overline{DO7}$; 20 — вход и «выбор микросхемы \overline{CS} »; 21 — вход адресный $A10$; 22 — вход «выбор микросхемы \overline{OE} »; 23 — вход адресный $A11$; 24 — вход адресный $A9$; 25 — вход адресный $A8$; 26 — выход микросхемы $\overline{RDY}/\overline{BUSY}$; 27 — вход микросхемы \overline{WR} ; 28 — напряжение питания.

Примечание. Для КМ1609РР31 и КМ1609РР32 соответственно $A12 = 0$ и $A12 = 1$ (признак рабочей полуматрицы).

Напряжение, подаваемые на выводы при различных режимах работы

Режим работы	Напряжение на выводах					Выходы	Вывод $\overline{RDY}/\overline{BUSY}$
	\overline{SC}	\overline{OE}	\overline{WR}	U_{PR}	$U_{П}$		
Считывание	$U_{ВХ}^0$	$U_{ВХ}^0$	\overline{WR}	5 В или (20–22) В	5 В	Истинная информация	Высокий импеданс
Отключение выходов	$U_{ВХ}^0$	$U_{ВХ}^1$	$U_{ВХ}^1$	5 В или (20–22) В	5 В	Высокий импеданс	Высокий импеданс
Общее стирание	$U_{ВХ}^0$	9...15 В	Импульс $U_{ВХ}^0$	(20–22) В	5 В	$U_{ВХ}^1$	$U_{ВЫХ}^0$
Избирательная запись	$U_{ВХ}^0$	$U_{ВХ}^1$	Импульс $U_{ВХ}^0$	(20–22) В	5 В	Входная информация	$U_{ВЫХ}^0$
Запрет программирования	$U_{ВХ}^1$	$U_{ВХ}^0$ или $U_{ВХ}^1$	Импульс $U_{ВХ}^0$	5 В или (20–22) В	5 В	Высокий импеданс	Высокий импеданс
Невыбор ИС	$U_{ВХ}^1$	$U_{ВХ}^0$ или $U_{ВХ}^1$	$U_{ВХ}^0$ или $U_{ВХ}^1$	5 В или (20–22) В	5 В	Высокий импеданс	Высокий импеданс

Электрические параметры

Выходное напряжение высокого уровня

($I_{ВЫХ}^1 = 0,1$ мА) $\geq 2,55$ В

Выходное напряжение низкого уровня

($I_{ВЫХ}^1 = 1,6$ мА) $\leq 0,35$ В

Ток потребления от источника $U_{П}$:

КМ1609РР3А, КМ1609РР31А, КМ1609РР32А .. ≤ 90 мА

КМ1609РР3Б, КМ1609РР31Б, КМ1609РР32Б .. ≤ 105 мА

Ток потребления от источника U_{PR} ≤ 5 мА

Ток потребления в режиме хранения:

КМ1609РР3А, КМ1609РР31А, КМ1609РР32А .. ≤ 34 мА

КМ1609РР3Б, КМ1609РР31Б, КМ1609РР32Б .. ≤ 52 мА

Удельная потребляемая мощность:

KM1609PP3	10 мкВт/бит
KM1609PP31, KM1609PP32	20 мкВт/бит

Время выборки адреса:

KM1609PP3A, KM1609PP31A, KM1609PP32A ..	≤ 230 нс
KM1609PP3Б, KM1609PP31Б, KM1609PP32Б ..	≤ 420 нс

Время выборки сигнала \overline{OE}

≤ 150 нс

Время выборки сигнала \overline{CS} :

KM1609PP3A, KM1609PP31A, KM1609PP32A ..	≤ 350 нс
KM1609PP3Б, KM1609PP31Б, KM1609PP32Б ..	≤ 420 нс

Время программирования в байтовом режиме:

KM1609PP3A, KM1609PP31A, KM1609PP32A ..	≤ 20 мс
KM1609PP3Б, KM1609PP31Б, KM1609PP32Б ..	≤ 50 мс

Число циклов программирования

10 ⁴

Время хранения информации:

во включенном состоянии	≥ 15 000 ч
в выключенном состоянии	≥ 10 лет

Входная емкость

≤ 10 пФ

Выходная емкость

≤ 10 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания

4, 75...5,25 В

Напряжение программирования

20...22 В

Входное напряжение низкого уровня

-0,1...+0,4 В

Входное напряжение высокого уровня

2,4...5,25 В

Выходной ток высокого уровня

≤ 0,1 мА

Выходной ток низкого уровня

≤ 1,6 мА

Время программирования байта:

KM1609PP3A, KM1609PP31A,	
--------------------------	--

KM1609PP32A	≤ 20 мс
-------------------	---------

KM1609PP3Б, KM1609PP31Б,	
--------------------------	--

KM1609PP32Б	≤ 50 мс
-------------------	---------

Длительность сигнала записи

≥ 200 нс

Время стирания:

KM1609PP3A, KM1609PP31A,	
--------------------------	--

KM1609PP32A	≥ 20 мс
-------------------	---------

KM1609PP3Б, KM1609PP31Б,	
--------------------------	--

KM1609PP32Б	≥ 50 мс
-------------------	---------

Время установления сигнала относительно

сигнала адреса	≥ 250 нс
----------------------	----------

Время установления сигнала относительно

сигнала С	≥ 150 нс
-----------------	----------

Время фронта нарастания (спада) сигнала

≤ 20 нс

Емкость нагрузки

≤ 120 пФ

КР1609ХП1

Микросхема представляет собой репрограммируемое постоянное запоминающее устройство емкостью 2 кбит (256×8 бит). Применяется с контроллерами телевизоров и другими устройствами (например, контроллерами телетекста), обеспечивающими обмен информации по шине I²C. Возможна внешняя тактовая синхронизация. Неограниченное число циклов считывания. Корпус типа 2101.8-1, масса не более 1 г.

Назначение выводов: 1...3 — адресные входы A0...A2; 4 — общий (земля); 5, 6 — SDR, SCL (шина I²C); 7 — тактовый генератор режима стирания/записи PTC; 8 — напряжение питания.

Электрические параметры

Напряжение питания	5 В
Входное напряжение низкого уровня по выводу 7	< 0,3 В
Входное напряжение высокого уровня по выводу 7	≥ (U _п - 0,3) В
Ток потребления в режиме стирания/записи информации	≤ 2 мА
Ток потребления в режиме считывания информации	≤ 0,4 мА
Ток потребления в дежурном режиме	≤ 10 мкА
Ток утечки высокого уровня	≤ 1 мкА
Тактовая частота на выводе 6	0...1000 кГц

КР1609ХП21

Микросхема представляет собой репрограммируемое постоянное запоминающее устройство емкостью 1 кбит (128×8 бит). Программирование и считывание данных осуществляется по шине IM. Корпус типа 201.14-2, масса не более 1 г.

Назначение выводов: 1 — вход выбора адресного варианта OPT; 2...5, 11 — свободные; 6 — вход защиты информации \bar{S} ; 7 — общий (земля); 8 — вход/выход данных IM-шины; 9 — вход подтверждения IM-шины; 10 — вход тактовый IM-шины; 12 — вход сброса \bar{RES} ; 13 — вход тактирования памяти CLCK; 14 — напряжение питания.

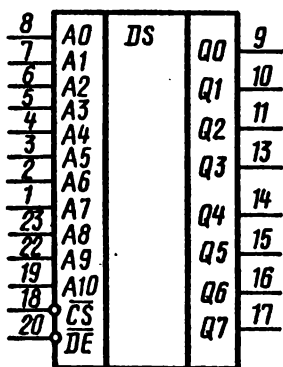
Электрические параметры

Напряжение питания	5 В
Напряжение программирования	19...21 В

Входное напряжение низкого уровня (выводы 1, 6, 8, 9, 10, 13)	$\leq 0,8$ В
Входное напряжение высокого уровня (выводы 1, 6, 8, 9, 10, 13)	$\geq 2,4$ В
Максимальный ток программирования	≤ 5 мА
Тактовая частота памяти	0,9...1,1 кГц

КР1610РЕ1

Микросхема представляет собой статическое постоянное запоминающее устройство с емкостью 16 384 бит (2 к × 8), с полной дешифрацией адреса, выходными усилителями, схемами управления «выбор ИС» и отключением выходов с финишным программированием. Модификации микросхемы КР1610РЕ1-0100...КР1610РЕ1-0107 содержат прошивки программного обеспечения микро-ЭВМ «Искра». Изготовлена по nМОП технологии. Корпус типа 2120.24-3, масса не более 5 г.



Условное графическое обозначение КР1610РЕ1

Назначение выводов: 1...8, 19, 22, 23 — адресные входы A7...A0, A10, A9, A8; 9...11, 13...17 — выходы Q0...Q2, Q3...Q7; 12 — общий; 18 — выбор кристалла \overline{CS} ; 20 — вход разрешения выхода \overline{DE} ; 21 — свободный; 24 — напряжение питания.

Назначение выводов: 1...8, 19, 22, 23 — адресные входы A7...A0, A10, A9, A8; 9...11, 13...17 — выходы Q0...Q2, Q3...Q7; 12 — общий; 18 — выбор кристалла \overline{CS} ; 20 — вход разрешения выхода \overline{DE} ; 21 — свободный; 24 — напряжение питания.

Электрические параметры

Напряжение питания	5 В ±10%
Выходное напряжение низкого уровня	≤ 0,35 В
Выходное напряжение высокого уровня	≥ 2,6 В
Ток потребления	≤ 45 мА
Ток утечки на входе	≤ 10 мкА
Ток утечки на выходе в режиме «невывод»	≤ 10 мкА
Удельная потребляемая мощность	14 мкВт/бит
Время выборки адреса	≤ 300 нс

Серии КМ1611, КР1611

В состав серий КМ1611, КР1611 входят типы:

КМ1611РР1, КР1611РР1 — репрограммируемое постоянное запоминающее устройство емкостью 64 кбит (8×8 кбит), изготовленное на основе нитридно-окисных запоминающих (МНОП) транзисторов с поликремниевым затвором;

КМ1611РР2 — репрограммируемое постоянное запоминающее устройство емкостью 256 кбит (32×8 кбит), изготовленное на основе МДП транзистора с плавающим затвором;

КМ1611РР11 — репрограммируемое постоянное запоминающее устройство емкостью 32 кбит (4096×8);

КМ1611РР12 — репрограммируемое постоянное запоминающее устройство емкостью 32 кбит (4096×8);

КМ1611РР13 — репрограммируемое постоянное запоминающее устройство, емкостью 32 кбит (8192×4);

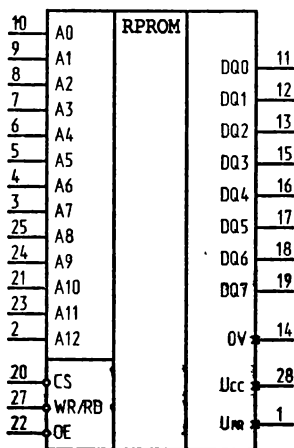
КМ1611РР14 — репрограммируемое постоянное запоминающее устройство емкостью 32 кбит (8192×4).

КМ1611РР1А, КМ1611РР1Б, КР1611РР1А, КР1611РР1Б, КМ1611РР11(А, Б)...КМ1611РР14 (А, Б)

Микросхемы представляют собой репрограммируемое постоянное запоминающее устройство информационной емкостью 64 кбит с организацией 8 кбит \times 8 разрядов с электрическим стиранием информации для КМ1611РР11, 32 кбит (4×8), для КМ1611РР11, КМ1611РР12, 32 кбит (8×4) для КМ1611РР13, КМ1611РР14.

Микросхемы предназначены для хранения изменяемых микропрограмм в блоках энергонезависимой памяти вычислительных и управляющих систем.

Технологически представляют собой РПЗУ на основе нитридно-окисных запоминающих (МНОП) транзисторов с поли-



Условное графическое обозначение KM1611PP1, KP1611PP1, KM1611PP11, KM1611PP14

кремниевым затвором. Металло-керамический корпус типа 2121.28-6 и пластмассовый корпус типа 2121.28-5, масса не более 7 г.

Назначение выводов: 1 — напряжение программирования; 2...10 — входы адресные A12, A7...A0; 11...13, 15...19 — выходы информации DQ0...DQ7; 14 — общий; 20 — вход «выбор микросхемы» \overline{CS} ; 21 — вход адресный A10; 22 — вход «выбор микросхемы \overline{OE} »; 23 — вход адресный A11; 24 — вход адресный A9; 25 — вход адресный A8; 26 — свободный; 27 — вход микросхемы $\overline{WR/RD}$; 28 — напряжение питания.

Примечание: для KM1611PP1, KM1611PP2 соответственно

A12=0, A12=1 (признак рабочей полуматрицы) и используемые выходы DQ0...DQ7; для KM1611PP13 используемые выходы DQ0...DQ3, для KM1611PP14 используемые выходы DQ4...DQ7.

Электрические параметры

Выходное напряжение высокого уровня	≥ 2,5 В
Выходное напряжение низкого уровня	≤ 0,38 В
Напряжение сигнала программирования:	
запись, стирание	18...19 В
считывание	≤ 5,25 В
Динамический ток потребления	≤ 110 мА
Ток потребления в состоянии «выключено»	≤ 60 мА
Ток утечки на входах (A, \overline{CS} , $\overline{WR/RD}$, \overline{OE})	≤ 2 мкА
Выходной ток в состоянии «выключено»	≤ 2 мкА
Ток сигнала программирования	≤ 15 мА
Удельная потребляемая мощность	11 мВт/бит
Время выборки адреса:	
KM1611PP11A, KP1611PP11A	≤ 250 нс
KM1611PP11Б, KP1611PP11Б	≤ 350 нс
Время выборки по сигналу \overline{OE}	≤ 150 нс
Время хранения информации при отключенном питании	≥ 15·10 ³ ч
Количество циклов перепрограммирования	≥ 10 ³

Время установления адреса	≥ 2 мкс
Время установления информации	≥ 2 мкс
Время удержания информации	≥ 2 мкс
Время цикла записи	≥ 10 мс
Время цикла считывания	≥ 500 нс
Время фронта нарастания и спада адресных сигналов	≤ 40 нс
Длительность импульсов стирания	≥ 0,2 с
Длительность импульса записи	≥ 10 мс

Предельно допустимые режимы эксплуатации

Напряжение питания	4, 75...5, 25 В
Входное напряжение низкого уровня	0,2...0,6 В
Входное напряжение высокого уровня	2,2...5 В
Напряжение сигнала программирования:	
в режиме считывания	4, 75...5, 25 В
в режиме программирования	18...19 В
Выходной ток высокого уровня	≤ 0,2 мА
Выходной ток низкого уровня	≤ 1,8 мА
Емкость нагрузки	≤ 100 пФ

Функциональные режимы работы микросхемы

Режим работы микросхемы	$U_{CS}(20)$	$U_{OE}(22)$	$U_{WR/RD}(27)$	$U_{PR}(1)$	$U_{DO}(11-19)$
	В				
Запись	0,4	2,4	0,4	19	2,4/0,4
Общее стирание	0,4	0,4	0,4	19	0,4
Избирательное стирание	0,4	0,4	0,4	19	2,4
Считывание	0,4	0,4	2,4	5	2,4/0,4

Примечание. Избирательное стирание обеспечивается при коммутации адресных сигналов A5...A12.

КМ1613РТ1

Микросхема представляет собой постоянное запоминающее устройство, емкостью 4096 бит (1024×4) со схемой управления с возможностью однократного программирования. Содержит 10 050 интегральных элементов. Корпус типа 210А.22-1, масса не более 3,5 г.

Назначение выводов: 1 — напряжение питания ($-U_{П3}$); 2 — выход D4; 3 — напряжение питания ($U_{П2}$); 4...6, 10...15, 18 — адресные входы A8...A6, A2, A0, A1, A3, A4, A5, A9; 7 — вход сигнала записи WE; 8, 9 — свободные; 16 — вход сигнала разрешения CE; 17 — напряжение питания ($U_{П1}$); 19 — общий; 20...22 — выходы D1...D3.

Электрические параметры

Напряжение питания:

$U_{П1}$	12 В $\pm 5\%$
$U_{П2}$	5 В $\pm 5\%$
$U_{П3}$	-5 В $\pm 5\%$

Выходное напряжение низкого уровня

$\leq 0,4$ В

Выходное напряжение высокого уровня

$\geq 2,4$ В

Статическая помехоустойчивость

$\leq 0,2$ В

Ток потребления в режиме хранения:

от источника питания $U_{П1}$	≤ 500 мкА
от источника питания $U_{П2}$	≤ 100 мкА
от источника питания $U_{П3}$	≤ 100 мкА

Ток утечки функциональных входов A0...A9 ...

≤ 10 мкА

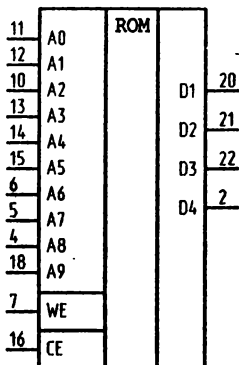
Ток утечки информационных выходов D1...D4 .

≤ 10 мкА

Динамический ток потребления в режиме считывания:

от источника питания $U_{П1}$	≤ 25 мА
от источника питания $U_{П2}$	≤ 5 мА
от источника питания $U_{П3}$	≤ 1 мА

Удельная потребляемая мощность 2 мкВт/бит
 Время выборки разрешения ≤ 200 нс
 Длительность сигнала разрешения 0,23...50 мкс
 Длительность интервала между сигналами разрешения $\geq 0,2$ мкс
 Время сдвига сигнала разрешения относительно сигнала адреса ≥ 50 нс
 Время удержания сигнала адреса относительно сигнала разрешения ≥ 50 нс
 Длительность фронтов сигнала разрешения 10...35 нс



Условное графическое обозначение KM1613PT1

Таблица истинности

Управляющие входы		Информационные входы/выходы	Рабочее состояние
CE	WE	D1...D4	
0	любое	Высокое Z0	Микросхема не выбрана. Режим хранения
1	0	0 или 1	Считывание
1	1	0	Информация ячеек не меняется
1	1	1	Запись «1»

Предельно допустимые режимы эксплуатации

Напряжение питания:

$U_{п1}$ 0...12,6 В
 $U_{п2}$ 0...5,25 В
 $U_{п3}$ -5, 25...0 В

Напряжение сигнала разрешения 0...12,6 В
 Напряжение сигнала адреса на входах -0,6...+3,5 В
 Напряжение сигнала записи 0...12, 6 В
 Выходной ток высокого уровня ≤ 100 мкА
 Выходной ток низкого уровня $\leq 1,6$ мА
 Емкость нагрузки на выходах ≤ 50 пФ
 Температура окружающей среды -60...+85° С

Серии К1623, КБ1623, КМ1623

В состав серий К1623, КБ1623, КМ1623 входят типы:

КБ1623РТ1, КМ1623РТ1 — однократно программируемое постоянное запоминающее устройство емкостью 16 кбит (2 к × 8);

К1623РТ2 — однократно программируемое постоянное запоминающее устройство емкостью 64 кбит (8 к × 8).

КМ1623РТ1, КБ1623РТ1-4

Микросхемы представляют собой однократно программируемое постоянное запоминающее устройство, емкостью 16 кбит (2 к × 8) с выходом на три состояния, с уровнями ТТЛ. Изготовлены по КМДП технологии (с поликремниевыми перемычками).

Назначение выводов КБ1623РТ1-4: 1...8, 21...23 — входы адреса $A7...A0$, $A10...A8$; 9...11, 13...17 — выходы информационные $D0...D2$, $D3...D7$; 12 — общий; 18 — вход разрешения программирования кристалла \overline{EPR} ; 19 — вход выбора микросхемы \overline{CS} ; 20 — вход разрешения выбора информации; 24 — напряжение питания.

Назначение выводов КМ1623РТ1: 1...5, 21...23 — выходы $DO3...DO7$, $DO0...DO2$; 6 — напряжение программирования; 7 — вход выбора микросхемы \overline{CS} ; 8 — вход сигнала разрешения выхода OE ; 9...11, 13...20 — адресные входы $A10...A8$, $A7...A0$; 12 — напряжение питания; 24 — общий.

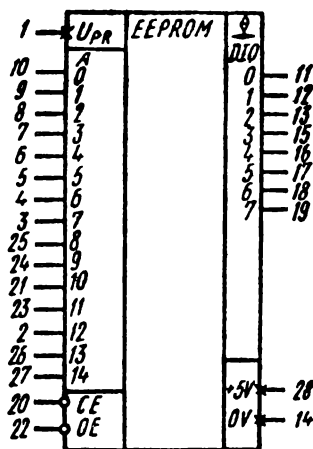
Электрические параметры

Напряжение питания	5 В
Ток потребления	50 мА
Время выборки адреса	200 нс

K1624PP1, KM1624PP1, K1624PP11, K1624PP12

Микросхемы представляют собой СБИС электрически re-программируемого постоянного запоминающего устройства (ЭРПЗУ) с информационной емкостью 256 кбит с организацией для K1624PP1 $32\text{к} \times 8$, и 128 кбит ($16\text{к} \times 8$) для K1624PP11, K1624PP12, предназначенные для использования в различных системах цифровой обработки информации в качестве многократно программируемого ПЗУ. Металло-керамический корпус типа 4119.28-6.01, масса не более 3 г.

Назначение выводов: 1 — напряжение программирования U_{PR} ; 2...10 — входы адресов A_{12} , $A_7...A_0$; 11 — вход/выход нулевого разряда данных D_0 ; 12 — вход/выход первого разряда данных D_1 ; 13 — вход/выход второго разряда данных D_2 ; 14 — общий; 15 — вход/выход третьего разряда данных D_3 ; 16 — вход/выход четвертого разряда данных D_4 ; 17 — вход/выход пятого разряда данных D_5 ; 18 — вход/выход шестого разряда данных D_6 ; 19 — вход/выход седьмого разряда данных D_7 ; 20 — вход сигнала разрешения \overline{CE} ; 21, 23, 24, 25, 26, 27 — входы адресов A_{10} , A_{11} , A_9 , A_8 , A_{13} , A_{14} ; 22 — вход сигнала разрешения выхода \overline{OE} ; 28 — напряжение питания.



Условное графическое обозначение K1624PP1

Примечание. Вывод 24 (A_9) подключать: для K1624PP11 к выводу 28; для K1624PP12 — к выводу 14.

Электрические параметры

Напряжение питания	5 В ±10%
Выходное напряжение высокого уровня	≥ 2,4 В
Выходное напряжение низкого уровня	≤ 0,4 В
Ток потребления в режиме хранения	≤ 20 мА
Динамический ток потребления	≤ 80 мА
Ток утечки высокого (низкого) уровня на входах A0...A14, \overline{CE} , \overline{OE}	≤ 10 мкА
Выходной ток высокого (низкого) уровня в состоянии «выключено»	≤ 20 мкА
Ток сигнала программирования:	
при программировании, при стирании	≤ 5 мА
при отсутствии обращения к микросхеме	≤ 2,5 мА
Динамическая потребляемая мощность	≤ 525 мВт
Время выборки адреса	≤ 400 нс
Время цикла считывания	≥ 500 нс
Время выборки разрешения	≥ 400 нс
Время выборки разрешения выхода	≥ 200 нс
Время цикла записи информации (байт) в регистр	≥ 1000 нс
Время программирования страницы	≤ 5,5 мс
Время программирования микросхемы	≤ 8 с
Время стирания информации	
t_{ERA}	9...11 с
t_{ERA1}	19...21 с
Время хранения информации:	
при отключенном питании	≥ 15 000 ч
при отключенном питании в режиме непрерывного считывания	≥ 5000 ч
при включенном питании при отсутствии обращения к микросхеме	≥ 15 000 ч
Количество циклов перепрограммирования	100...110
Входная емкость	≤ 5 пФ
Входная емкость сигнала программирования	≤ 8000 пФ
Емкость входа/выхода	≤ 12 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,7...5,3 В
Напряжение на любом выходе	0...5,3 В
Напряжение сигнала программирования	23,5...24,5 В
Напряжение сигнала программирования при стирании	17,6...18,4 В

Входное напряжение низкого уровня	0...0,6 В
Входное напряжение высокого уровня	2,2...5,3 В
Максимальный выходной ток	1,2...5,6 мА
Время программирования страницы	4...6 мс
Время стирания информации:	
t_{ERA}	9...11 с
t_{ERA1}	18...21,5 с
Максимальная емкость нагрузки	50 пФ
Температура окружающей среды	-10...+70° С

КР1625РП1

Микросхема представляет собой статическое оперативное запоминающее устройство регистрового типа емкостью 1 кбит (128 к × 8) с последовательной передачей адресов и данных и предназначена для применения в магнитофонах типа «Электроника», с контроллерами телевизоров для хранения данных о настройках и в телефонии. Возможно увеличение памяти до 1024 слов подключением до 8 корпусов к общей шине I²C без применения дополнительных аппаратных средств. Корпус типа 2101.8-1, масса не более 1 г.

Назначение выводов: 1...3 — адресные входы A0...A2; 4 — общий (земля); 5 — вход/выход сигналов данных шины I²C, SDA; 6 — вход/выход сигналов тактовой синхронизации шины I²C, SCL; 7 — вход выбора режима TEST; 8 — напряжение питания.

Электрические параметры

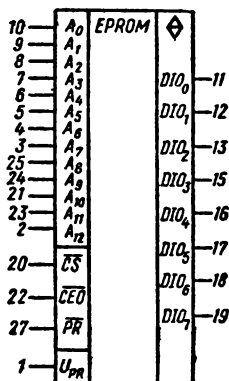
Напряжение питания	2,5...6 В
Входное напряжение низкого уровня (вывод 5)	-0,8...+0,3U _п В
Входное напряжение высокого уровня (вывод 5)	0,7U _п ...(U _п +0,8) В
Уровень напряжения сброса при включении питания	1,5...2,3 В
Ток потребления в режиме обращения	≤ 200 мкА
Ток потребления в состоянии покоя	≤ 15 мкА
Выходной ток низкого уровня	≥ 3 мА
Ток утечки	≤ 1 мкА
Время выборки адреса	5 мкс

КС1626РФ1А, КС1626РФ1Б, КС1626РФ11А, КС1626РФ11Б, КС1626РФ12А, КС1626РФ12Б

Микросхемы представляют собой репрограммируемое постоянное запоминающее устройство емкостью 64 кбит (8192 × 8) у КС1626РФ1 и 32 кбит (4096 × 8) у КС1626РФ11 и КС1626РФ12, с длительным сроком хранения информации при включенном и выключенном источнике питания, с электрической записью и ультрафиолетовым стиранием информации.

Применяются в системах репрограммируемой памяти и в цифровых управляющих системах (с ограниченным энергопотреблением). Изготовлены по КМОП технологии с «плавающим» затвором. В состав ИС входят накопитель в виде 8 модулей; адресные формирователи строк и столбцов для согласования по входу с уровнями ТТЛ- и КМОП-схем и по выходу с дешифраторами строк и столбцов (имеет 5 входов и 32 выхода); усилители информации и коммутаторы столбцов для обеспечения записи и считывания информации в накопитель по каждому адресу, задаваемому дешифраторами строк и столбцов (одного восьмиразрядного слова) в соответствии с кодом, подаваемым на адресные входы; блок управления, управляющий всеми режимами работы в соответствии с таблицей истинности. Выход на три состояния. Стеклокерамический корпус типа 2121.28-13 с прозрачной для ультрафиолетовых лучей крышкой.

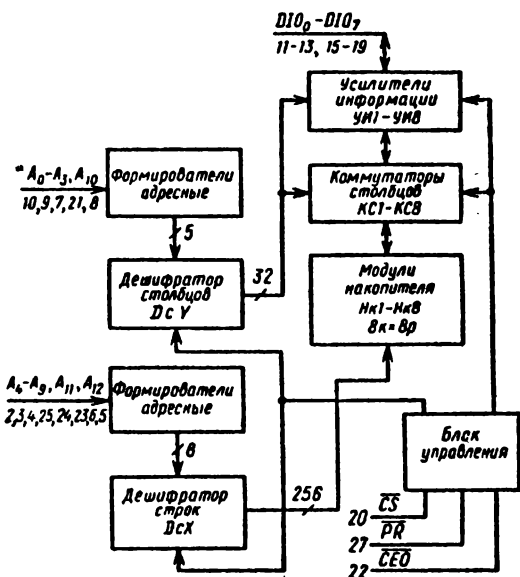
Назначение выводов: 1 — напряжение программирования U_{PR} ; 2, 3...10, 21, 23, 24, 25 — адресные входы $A_{12}, A_7...A_0, A_{10}, A_{11}, A_9, A_8$; 11...13, 15...19 — входы/выходы данных $IO_0...IO_2,$



Условное графическое обозначение КС1626РФ1

103...107; 14 — общий; 20 — выбор микросхемы \overline{CS} ; 22 — разрешение выхода \overline{CEO} ; 26 — свободный; 27 — сигнал программирования \overline{PR} ; 28 — напряжение питания.

Примечание. У КС1626РФ11 на вывод 2 (A12) подается низкий уровень напряжения (лог. 0), а у КС1626РФ12 на вывод 2 — высокий уровень напряжения (лог. 1).



Структурная схема КС1626РФ1

Электрические параметры

Напряжение питания	4,5...5,5 В
Напряжение на выводе U_{PR} в режиме считывания	4,5...5,5 В
Входное напряжение низкого уровня	0...0,8 В
Входное напряжение высокого уровня	2...5,5 В
Выходное напряжение низкого уровня	$\leq 0,4$ В
Выходное напряжение высокого уровня	$\geq 2,4$ В
Ток потребления:	
в режиме считывания	≤ 30 мА
в режиме невыбора	≤ 1 мА
Ток потребления по выводу U_{PR} в режиме считывания	$\leq 0,1$ мА
Выходной ток низкого уровня	$\leq 1,6$ мА
Выходной ток высокого уровня	$\leq 0,1$ мА

Ток утечки по входам (выходам)	≤ 10 мкА
Потребляемая мощность в режиме считывания ...	≤ 165 мВт
Потребляемая мощность в режиме хранения	5 мВт
Время выборки адреса, время выбора:	
КС1626РФ1А, КС1626РФ11А, КС1626РФ12А ..	≤ 200 нс
КС1626РФ1Б, КС1626РФ11Б, КС1626РФ12Б ..	≤ 300 нс
Время выборки сигнала разрешения выхода:	
КС1626РФ1А, КС1626РФ11А, КС1626РФ12А ..	≤ 75 нс
КС1626РФ1Б, КС1626РФ11Б, КС1626РФ12Б ..	≤ 120 нс
Время восстановления высокого сопротивления после окончания сигналов \overline{CS} и \overline{CEO}	≤ 55 нс
Время хранения информации:	
при включенных источниках питания	≥ 50 000 ч
при выключенных источниках питания	≥ 10 лет
Входная емкость	≤ 12 пФ
Выходная емкость	≤ 14 пФ
Емкость нагрузки	≤ 100 пФ
Число циклов программирования	> 100

Таблица истинности

\overline{CS}	\overline{CEO}	\overline{PR}	A0...A12	U_p	DIO0...DIO7	Режим работы
1	X	X	X	U_n	R_{off}	Невыбор
0	0	1	A	U_n	Вых. данные в прям. коде	Считывание
0	1	1	A	U_n	R_{off}	Отключение выходов
0	1	0 (импульс)	A	12,5 В	Вх. данные в прям. коде	Программирование
0	0	1	A	12,5 В	Вых. данные в прям. коде	Контроль программирования
1	X	X	X	12,5 В	R_{off}	Запрет программирования

Предельно допустимые режимы эксплуатации

Напряжение питания	-0,4...+6 В
Напряжение на входах	-0,2...+5,8 В
Значение статического потенциала	≤ 200 В
Напряжение программирования	≤ 13,2 В
Выходной ток низкого уровня	≤ 30 мА
Выходной ток высокого уровня	≤ 0,1 мА

Емкость нагрузки	≤ 600 пФ
Температура окружающей среды	-10...+70° С

Рекомендации по применению

ИС могут работать в режимах хранения (невыбор), считывания, стирания и программирования. В режиме хранения согласно таблице иетинности на вывод U_{PR} подается напряжение U_n , на вывод \overline{CS} — лог. 1, при этом ИС потребляет пониженную мощность, а выходы находятся в состоянии высокого сопротивления.

В режиме считывания ИС работают как статические ПЗУ, а выходные уровни определяются записанной информацией и логическими уровнями на адресных и управляющих входах. На вывод U_{PR} подается напряжение U_n . Если ИС работают с ТТЛ-схемами, то уровни выходных сигналов $U_{ВЫХ}^0 \leq 0,4$ В, $U_{ВЫХ}^1 \geq 2,4$ В, ток потребления менее 30 мА; если ИС работает с КМОП-схемами, то уровни выходных сигналов $U_{ВЫХ}^0 \leq 0,2$ В, $U_{ВЫХ}^1 = (U_n - 0,2)$ В, а ток потребления менее 10 мА. В ИС предусмотрен режим «отключение выводов», при этом ИС находятся в режиме считывания, а выходы отключены, что позволяет ускорить выборку информации. Схемы управления должны запрашиваться от одного источника U_n , что и сама ИС. Во избежании потери информации при ее длительном хранении окно корпуса при эксплуатации должно быть защищено от воздействия ультрафиолетового и видимого облучения. Извлечение и установка ИС допускается только при отсутствии на выводах напряжения и входных сигналов. Стирание информации проводят воздействием потока ультрафиолетового излучения с длиной волны $\lambda = 253,7$ нм, направленным перпендикулярно плоскости окна корпуса. Время стирания равно:

$$t_{EE} = HE / EE = 15 \text{ Вт}\cdot\text{с}/\text{см}^2 / 12,5 \text{ Вт}/\text{см}^2 = 20 \text{ мин},$$

где HE — требуемое значение энергетической экспозиции, (интегральная доза облучения); EE — измеренное значение энергетической освещенности ультрафиолетового излучения в плоскости окна корпуса.

Во время стирания информации температура корпуса не должна превышать 70° С. Признаком того, что информация стерлась, это наличие по всем адресам и выходам высокого уровня выходной информации.

ИС поставляются незапрограммированными (на их выходах $U_{ВЫХ1} \geq 2,4$ В). Перед записью необходимо проверить ИС в режиме считывания и убедиться, что на всех выходах по всем адресам считывается напряжение высокого уровня при $U_n = 4,5$ В. Запись информации производится в соответствии с таблицей параметров сигналов при программировании одновременно всех разрядов слова.

К1627РП1А, К1627РП1Б, К1627РП1В

Микросхемы представляют собой регистровое 3У параллельного типа (8-портовое ОЗУ) информационной емкостью 512 бит (256 × 2 р). Разработаны на основе базовой технологии с щелевой изоляцией. Предназначены для вычислительных и управляющих систем. Совместимы с сериями К1500, К1520. Содержат 19 000 интегральных элементов. Металлокерамический корпус типа 4226.108-2, масса не более 10 г.

Электрические параметры

Номинальное напряжение питания	-4,5 В ±5%
Выходное напряжение низкого уровня		
при $U_n = -4,27$ В	$\leq -1,035 $ В
Выходное напряжение высокого уровня		
при $U_n = -4,27$ В	$\geq -1,59 $ В
Напряжение высокого уровня	-1,025...-0,87 В
Напряжение низкого уровня	-1,81...-1,6 В
Входной ток высокого уровня:		
по выводам 39, 40	≤ 100 мкА
по остальным выводам	≤ 50 мкА
Входной ток низкого уровня:		
по выводам 39, 40	$\leq -2 $ мкА
по остальным выводам	$\leq -1 $ мкА
Ток потребления при $U_n = -4,73$ В	$\leq -1,6 $ А
Время выборки адреса в режиме записи:		
К1627РП1А	$\leq 7,5$ нс
К1627РП1Б	≤ 20 нс
К1627РП1В	≤ 12 нс
Время выборки адреса в режиме считывания:		
К1627РП1А	≤ 6 нс
К1627РП1Б	≤ 12 нс
К1627РП1В	≤ 9 нс

Длительность синхроимпульсов	≥ 2 нс
Емкость нагрузки	30 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	-4,73...-4,27 В
Входное напряжение высокого уровня	-1,165...-0,73 В
Входное напряжение низкого уровня	-2,2...-1,475 В
Значение статического потенциала	100 В
Выходной ток	≤ 32 мА
Время установления сигнала адреса относительно сигнала переднего фронта синхроимпульса:		
K1627РП1А, K1627РП1Б	≥ 0 нс
K1627РП1В	≥ 1,5 нс
Время сохранения сигнала адреса относительно сигнала заднего фронта синхроимпульса:		
K1627РП1А, K1627РП1Б	≤ 1,5 нс
K1627РП1В	≤ 3 нс
Время нарастания (спада) импульса:		
K1627РП1(А, Б)	0,5...1 нс
K1627РП1В	0,7...1,3 нс
Температура окружающей среды	+1...+70° С

K1627РП2А, K1627РП2Б, K1627РП2В

Микросхемы представляют собой регистровое ЗУ параллельного типа (2-портовое ОЗУ) информационной емкостью 2048 бит (128 × 16 р). Разработаны на основе базовой технологии с щелевой изоляцией. Предназначены для вычислительных и управляющих систем. Содержат 40 000 интегральных элементов. Metalлокерамический корпус типа 4226.108-2, масса не более 10 г.

Электрические параметры

Номинальное напряжение питания	-4,5 В ±5%
Выходное напряжение высокого уровня	≥ -1,035 В
Выходное напряжение низкого уровня	≤ -1,59 В
Напряжение высокого уровня	-1,025...-0,87 В
Напряжение низкого уровня	-1,81...-1,6 В
Входной ток высокого уровня:		
по выводам 39, 40	≤ 100 мкА
по остальным выводам	≤ 50 мкА
Входной ток низкого уровня:		
по выводам 39, 40	≤ -2 мкА
по остальным выводам	≤ -1 мкА

Ток потребления при $U_n = -4,73$ В	$\leq -1,5 $ А
Потребляемая мощность	4 Вт
Время задержки выдачи данных:	
K1627РП2А	$\leq 3,2$ нс
при работе с выходным или входным регистром:	
K1627РП2Б	≤ 5 нс
K1627РП2В	≤ 8 нс
в режиме без выходного регистра:	
K1627РП2А	$\leq 6,5$ нс
K1627РП2Б	≤ 9 нс
K1627РП2В	≤ 13 нс
Время выборки адреса в диагностическом режиме:	
K1627РП2А	$\leq 3,2$ нс
K1627РП2Б	≤ 6 нс
K1627РП2В	≤ 10 нс
Время выборки адреса в режиме асинхронного считывания	
	≤ 10 нс

Предельно допустимые режимы эксплуатации

Напряжение питания	$-4,73 \dots -4,27$ В
Входное напряжение высокого уровня:	
по выводам 1...3, 8...10, 16, 18, 19, 23...32, 34, 35, 37, 38, 42...45, 47, 48, 50...59, 63, 64, 66, 72...74, 79, 80...86, 88, 89, 91...94, 96...99, 101, 102, 104...108	$-1,165 \dots -0,73$ В
по выводам 39, 40	≤ 0
Входное напряжение низкого уровня:	
по указанным выше выводам	$-2,2 \dots -1,475$ В
по выводам 39, 40	$\geq -0,4 $ В
Выходной ток	≤ 32 мА
Время установления сигнала адреса относительно сигнала переднего фронта синхроимпульса:	
K1627РП2А	≤ 1 нс
K1627РП2Б	≤ 2 нс
K1627РП2В	$\leq 1,5$ нс
Время сохранения сигнала адреса относительно сигнала заднего фронта синхроимпульса:	
K1627РП2А	$\leq 1,5$ нс
K1627РП2Б	≤ 1 нс
K1627РП2В	≤ 2 нс
Время нарастания (спада) импульса:	
K1627РП2А	$\leq 0,5$ нс
K1627РП2Б	$\leq 0,7$ нс
K1627РП2В	$\leq 1,5$ нс

Серия КР1628

В состав серии КР1628, изготовленной по nМОП технологии с плавающим затвором, входят типы:

КР1628РР1 — электрически стираемое перепрограммируемое постоянное запоминающее устройство емкостью 1 кбит (128×8);

КР1628РР2 — электрически стираемое перепрограммируемое постоянное запоминающее устройство емкостью 1 кбит (128×8);

КР1628РР3, КР1628РР3А — электрически стираемое перепрограммируемое постоянное запоминающее устройство емкостью 4 кбит (512×8).

КР1628РР1

Микросхема представляет собой электрически стираемое перепрограммируемое постоянное запоминающее устройство емкостью 1 кбит (128×8 р). Применяется с контроллерами типа К1506ВГ3 или их аналогами. Программирование и считывание осуществляется по ИМ-шине. Предназначена для записи информации о настройке радиоканала телевизора и хранения значений регулировок изготовителя телевизора. Корпус типа 201.14-2, масса не более 1 г и 201.16-2, масса не более 1,8 г.

Назначение выводов в корпусе 201.14-2: 1, 2, 4, 5, 11 — свободные; 3 — напряжение программирования U_p ; 6 — вход защиты информации \bar{S} ; 7 — общий; 8 — вход/выход данных (ИМ-шина), ИМС; 9 — вход подтверждения (ИМ-шина), ИМІ; 10 — вход тактовый (ИМ-шина), ИМД; 12 — вход сброса \overline{RES} ; 13 — вход тактирования памяти CLCK; 14 — напряжение питания;

в корпусе 201.16-2: 1, 2, 4, 5, 8, 9, 13 — свободные; 3 — напряжение программирования U_p ; 6 — вход защиты информации \bar{S} ; 7 — общий; 10 — вход/выход данных (ИМ-шина), ИМС; 11 — вход подтверждения (ИМ-шина), ИМІ; 12 — вход тактовый (ИМ-шина), ИМД; 14 — вход сброса \overline{RES} ; 15 — вход тактирования памяти CLCK; 16 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Напряжение программирования	19...21 В
Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 40 мА
Ток программирования	≤ 5 мА
Тактовая частота памяти	0,9...1,1 кГц
Время стирания/записи	15,9...17,1 мс

КР1628РР2

Микросхема представляет собой электрически стираемое перепрограммируемое постоянное запоминающее устройство емкостью 1 кбит (128 × 8). Предназначена для записи информации о настройке радиоканала телевизора и хранения значений регулировок, сделанных изготовителем телевизора. Записанная информация сохраняется после снятия питания. Программирование и считывание данных осуществляется по ИМ-шине. Применяется с контроллерами типа К1506ВГЗ или их аналогами. В отличие от КР1628РР1 у ИС входная адресация обеспечивает возможность работы двух микросхем параллельно, чтобы увеличить объем памяти до 2048 бит. Входные и выходные сигналы ТТЛ-уровня. Корпус типа 201.14-2, масса не более 1 г и 201.16-2, масса не более 1,8 г.

Назначение выводов в корпусе 201.14-2: 1 — вход выбора адресного варианта *OPT*; 2, 4, 5, 11 — свободные; 3 — напряжение программирования U_p ; 6 — вход защиты информации \bar{S} ; 7 — общий; 8 — вход/выход данных (ИМ-шина), *IMC*; 9 — вход подтверждения (ИМ-шина), *IMI*; 10 — вход тактовый (ИМ-шина), *IMD*; 12 — вход сброса \bar{RES} ; 13 — вход тактирования памяти *CLCK*; 14 — напряжение питания;

в корпусе 201.16-2: 1 — вход выбора адресного варианта *OPT*; 2, 4, 5, 8, 9, 13 — свободные; 3 — напряжение программирования U_p ; 6 — вход защиты информации \bar{S} ; 7 — общий; 10 — вход/выход данных (ИМ-шина), *IMC*; 11 — вход подтверждения (ИМ-шина), *IMI*; 12 — вход тактовый (ИМ-шина), *IMD*; 14 — вход сброса \bar{RES} ; 15 — вход тактирования памяти *CLCK*; 16 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Напряжение программирования	19...21 В

Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 40 мА
Ток программирования	≤ 5 мА
Тактовая частота памяти	0,9...1,1 кГц
Время стирания/записи	15,9...17,1 мс

КР1628РР3, КР1628РР3А

Микросхемы представляет собой электрически стираемое перепрограммируемое постоянное запоминающее устройство с емкостью 4 кбит (512 × 8) у КР1628РР3 и 2 кбит у КР1628РР3А. Применяются совместно с КР1853ВЕ1 и их аналогами. Предназначены для хранения информации о настройке радиоканала телевизора и значений регулировок, сделанных изготовителем телевизора. Информация сохраняется после отключения питания. Операции считывания и программирования выполняются через ИМ-шину. Входные и выходные сигналы ТТЛ-уровня. Вход выбора адресных вариантов ОРТ дает возможность работы параллельно двух микросхем, чтобы увеличить объем памяти до 8192 бит. Имеют встроенный генератор тактовых импульсов и устройство для формирования напряжений программирования. Корпус типа 201.8-1, масса не более 1 г.

Назначение выводов: 1 — общий; 2 — вход защиты \bar{S} ; 3 — вход выбора адресных вариантов ОРТ; 4 — вход сброса \bar{RES} ; 5 — вход/выход данных (ИМ-шина), ИМС; 6 — вход подтверждения (ИМ-шина), ИМ; 7 — вход тактовый (ИМ-шина), ИМД; 8 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 60 мА
Длительность стирания/записи	≤ 30 мс
Частота тактирования ИМ-шины	≤ 170 кГц

Серии КР1630, ЭКР1630

В состав серий КР1630, ЭКР1630, изготовленных по КМОП технологии, входят типы:

КР1630РУ1 — динамическое оперативное запоминающее устройство, емкостью 256 кбит ($256 \text{ к} \times 1$);

ЭКР1630РУ2 — динамическое оперативное запоминающее устройство, емкостью 256 кбит ($64 \text{ к} \times 4$);

ЭКР1630РУ3 — динамическое оперативное запоминающее устройство, емкостью 256 кбит ($64 \text{ к} \times 4$), с нормированным параметром «время сохранения сигнала выходной информации после сигнала выбора адреса строки»;

ЭКР1630РУ4 — динамическое оперативное запоминающее устройство, емкостью 1 Мбит ($1 \text{ М} \times 1$);

ЭКР1630РУ41, ЭКР1630РУ42, ЭКР1630РУ43, ЭКР1630РУ44 — динамическое оперативное запоминающее устройство емкостью 512 кбит ($512 \text{ к} \times 1$).

Серии КМ1656, КР1656

В состав серий КМ1656, КР1656, изготовленных на основе транзисторно-транзисторной логики с диодами Шотки (ТТЛШ) и предназначенных для применения в блоках постоянной памяти различных вычислительных систем и системах автоматики, входят типы:

КМ1656РЕ1, КР1656РЕ1, КР1656РЕ11 — масочное постоянное запоминающее устройство с информационной емкостью 16 кбит (2048×8) и 8 кбит;

КР1656РЕ2 — постоянное запоминающее устройство с информационной емкостью 16 кбит, с использованием в качестве генератора алфавитно-цифровых символов;

КМ1656РЕ3 — масочное постоянное запоминающее устройство с информационной емкостью 4 кбит (512×8);

КР1656РЕ4 — масочное постоянное запоминающее устройство с информационной емкостью 64 кбит (8192×8);

КР1656РЕ5 — масочное ПЗУ емкостью 64 кбит ($8 \text{ к} \times 8$);

КР1656РЕ6 — масочное постоянное запоминающее устройство с информационной емкостью 256 кбит ($32 \text{ к} \times 8$);

КР1656РП2 — программируемая логическая (масочная) матрица на 48 логических произведений.

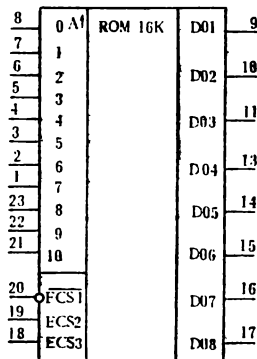
КМ1656РЕ1, КР1656РЕ1, КР1656РЕ11

Микросхемы представляют собой масочное (программируемое маской в процессе изготовления) постоянное запоминающее устройство с информационной емкостью 16 кбит ($2048 \times 8 \text{ р}$) для КМ1656РЕ1, КР1656РЕ1 и 8 кбит для КР1656РЕ11 с выходом на 3 состояния. Содержат 20 000 интегральных элементов. Корпус типа 2120.24-1 и 239.24-2, масса не более 4 г.

Назначение выводов: 1...8, 21...23 — входы адресные; 9...11, 13...17 — выходы; 12 — общий; 18...20 — входы разрешения выборки; 24 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Входной ток низкого уровня	≤ −0,25 мА
Входной ток высокого уровня	≤ 40 мкА
Выходной ток низкого уровня в состоянии «выключено» ..	≤ −0,1 мА
Выходной ток высокого уровня в состоянии «выключено»	≤ 0,1 мА
Ток потребления:	
KM1656PE1, KP1656PE1 ..	≤ 185 мА
KP1656PE11	≤ 175 мА
Потребляемая мощность ...	0,77 Вт
Время выборки адреса:	
KM1656PE1, KP1656PE1 ..	≤ 80 нс
KP1656PE11	≤ 60 нс
Время выборки разрешения:	
KM1656PE1, KP1656PE1 ..	≤ 50 нс
KP1656PE11	≤ 40 нс



Условное графическое обозначение KP1656PE1

Таблица истинности

Состояние входов			Состояние выходов	Операция	Примечание
$\overline{ECS1}$	ECS2	ECS3			
L	H	H	H/L	Чтение	Кроме состояния L и H
*	*	*	Z	Хранение	

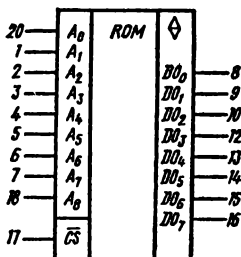
Примечание. * — произвольное состояние; Z — третье состояние.

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Напряжение на выходе закрытой схемы	≤ 5,25 В
Выходной ток низкого уровня	≤ 15 мА
Выходной ток высокого уровня	≤ −2 мА
Время фронта нарастания (спада) входного импульса	≤ 10 нс
Емкость нагрузки	≤ 30 пФ
Температура окружающей среды	−10...+70° С

КМ1656РЕЗ

Микросхема представляет собой масочное постоянное запоминающее устройство с информационной емкостью 4096 бит (512 слов × 8 разрядов) с выходом на три состояния. Совместима по входу и выходу со схемами ТТЛ. В состав ИС входят цепи адреса, дешифратор адреса строк, дешифратор адреса столбцов, входные цепи сигнала выбора микросхемы, накопитель, выходной селектор и выходные цепи. Дешифратор строк выбирает в зависимости от кода адреса одно из 64 восьмиразрядных слов. Дешифратор столбца с помощью выходного селектора обеспечивает одновременную подачу на 8 выходных каскадов одну из 512 (64×8) комбинаций. На выходных каскадах сигнал \overline{CS} обеспечивает подачу на выход ИС



Условное графическое обозначение КМ1656РЕЗ

одного из 512 восьмиразрядных слов. Металлокерамический корпус типа 2140Ю.20-2.

Назначение выводов: 1...7, 18, 20 — адресные входы $A_1...A_7$, A_8 , A_0 ; 8...10, 12, 13...16 — выходы данных $DO_0...DO_2$, DO_3 , $DO_4...DO_7$; 11 — общий; 17 — выбор микросхемы \overline{CS} ; 19 — на напряжение питания.

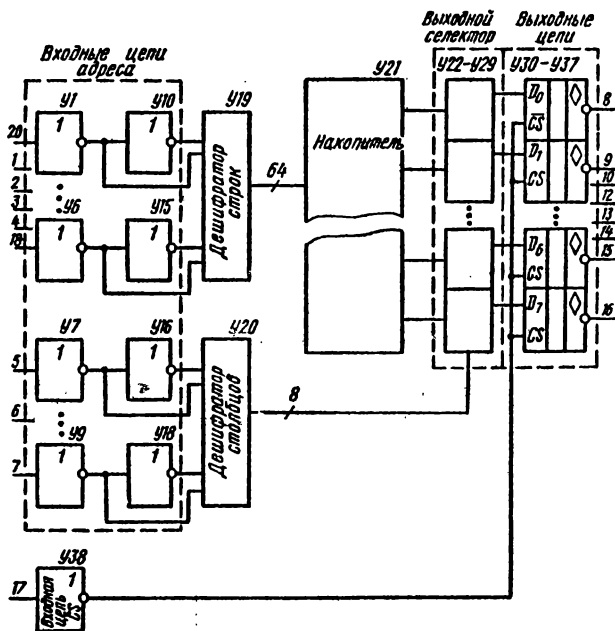
Таблица истинности

Вход		Выход	Режим работы
\overline{CS}	$A_0...A_8$	$DO_0...DO_7$	
1	X	R_{off}	Хранение
0	A	данные в прямом коде	Считывание

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Входной ток низкого уровня	≤ −0,25 мА
Входной ток высокого уровня	≤ 25 мкА
Выходной ток низкого уровня в состоянии «выключено»	≤ −100 мкА

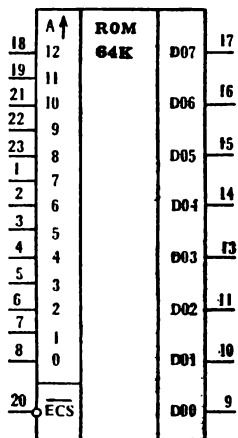
Выходной ток высокого уровня в состоянии «выключено»	≤ 100 мкА
Выходной ток низкого уровня	≤ 16 мА
Ток потребления	≤ 155 мА
Потребляемая мощность	0,83 Вт
Время выборки адреса	≤ 60 нс
Время выборки разрешения	≤ 30 нс



Структурная схема КМ1656РЕ3

КР1656РЕ4

Микросхема представляет собой масочное (программируемое маской в процессе изготовления) постоянное запоминающее устройство с информационной емкостью 64 кбит (8192 × 8 р) с выходом на три состояния. Совместима по входу и выходу со схемами ТТЛ. В состав ИС входят первый дешифратор адреса строк, второй дешифратор адреса строк, дешифратор адреса столбцов, входные схемы сигнала выбора микросхемы, накопитель 32 × 8, выходной селектор и выходные схемы. Первая ступень дешифратора состоит из двух дешифраторов, позволяющих выбирать



Условное графическое обозначение КР1656РЕ4

один из 256 адресов в зависимости от кода входного адреса. В зависимости от кода старших адресов (A5...A12) одновременно выбирается одно из 256 32-разрядных слов. Это слово представляет собой 32 8-разрядные комбинации выходных данных, которые поступают на вторую ступень дешифрации, позволяющую подавать на выходные каскады одновременно 8-разрядную выходную комбинацию (т. е. имеет $256 \times 32 \times 8 = 64$ кбит). Содержит 72 264 интегральных элемента. Корпус типа 239.24-2, масса не более 4 г.

Назначение выводов: 1...8, 18, 19, 21...23 — входы адресные; 9...11, 13...17 — выходы; 12 — общий; 20 — вход разрешения выборки; 24 — напряжение питания.

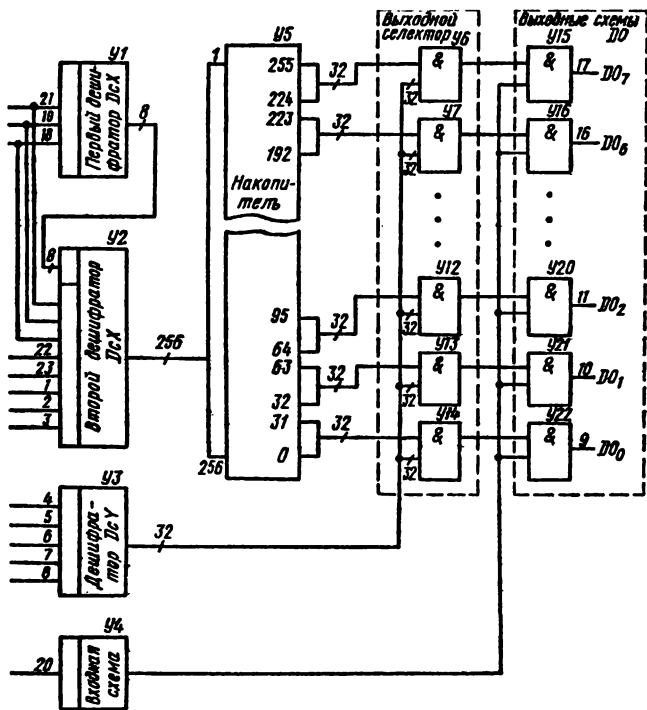
Электрические параметры

Номинальное напряжение питания	5 В ±5%
Входное напряжение низкого уровня	0...0,5 В
Входное напряжение высокого уровня	2,4...4,5 В
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Входной ток низкого уровня	≤ −0,25 мА
Входной ток высокого уровня	≤ 40 мкА
Выходной ток низкого уровня	≤ 15 мА
Выходной ток высокого уровня	≤ 2 мА
Выходной ток утечки в режиме хранения (невыбора)	≤ 100 мкА
Потребляемая мощность	880 мВт
Время выборки адреса	≤ 55 нс
Время выбора	≤ 40 нс
Время восстановления высокого сопротивления на выходе выходных данных после сигнала \overline{CS}	≤ 40 нс
Входная емкость	≤ 10 пФ
Выходная емкость	≤ 15 пФ
Емкость нагрузки	≤ 30 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Напряжение на выходе закрытой схемы	≤ 5,25 В

- Входное напряжение низкого уровня $\leq 0,5$ В
- Входное напряжение высокого уровня 2,4...4,5 В
- Выходной ток низкого уровня ≤ 15 мА
- Выходной ток высокого уровня $\leq |-2|$ мА
- Время фронта нарастания (спада) входного импульса ≤ 10 нс
- Температура окружающей среды $-10...+70^{\circ}$ С



Структурная схема КР1656РЕ4

Рекомендации по применению КМ1656РЕ3, КР1656РЕ4

ИС могут работать в режиме хранения и считывания. Хранение обеспечивается при подаче сигнала \overline{CS} высокого уровня, при этом на выходе — третье состояние.

Заказ на прошивку ПЗУ осуществляется в соответствии ТУ.

При отработке программы прошивки КМ1656РЕ4 можно пользоваться ИС КР556РТ16, совпадающей по типу корпуса, расположению выводов и параметрам. Допустимое значение

статического потенциала у КМ1656РЕЗ составляют 50 В, у КР1656РЕ4 — 30 В.

Допускается подача напряжений на входы адресных и управляющих сигналов при отключении напряжения питания.

КР1656РЕ6

Микросхема представляет собой масочное ПЗУ емкостью 256 кбит (32 к × 8) с тремя состояниями. Содержит 28 000 интегральных элементов. Корпус типа 2121.28-6.

Электрические параметры

Номинальное напряжение питания	5 В ±10%
Потребляемая мощность	≤ 1,1 Вт
Время выборки адреса	≤ 60 нс

КР1656РП2

Микросхема представляет собой программируемую логическую (масочную) матрицу на 48 логических произведений. Корпус типа 2121.28-1, масса не более 4 г.

Назначение выводов: 1...9, 19...27 — входы; 10...13, 15...18 — выходы; 14 — общий; 28 — напряжение питания.

Электрические параметры

Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 170 мА
Входной ток низкого уровня	≤ −0,25 мкА
Входной ток высокого уровня	≤ 40 мкА
Выходной ток низкого уровня в состоянии «выключено»	≤ −100 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 100 мкА
Потребляемая мощность	1 Вт
Время выборки адреса при переходе из состояния низкого (высокого) уровня в состояние высокого (низкого) уровня	≤ 50 нс
Время перехода из третьего состояния в состояние низкого (высокого) уровня, из состояния высокого (низкого) уровня в третье состояние	≤ 30 нс
Время выборки хранения при переходе из состояния низкого (высокого) уровня в третье состояние	≤ 30 нс

Основным типом программируемых БИС являются схемы микропроцессоров (МП), представляющих собой программно-управляемое устройство для обработки цифровой информации и управления процессом этой обработки, выполненных в виде одной или нескольких БИС.

Микропроцессоры широко используются для управления технологическими процессами, в информационных и измерительных комплексах, энергетике, медицине, устройствах числового программного управления, для автоматизации научных исследований.

По назначению микропроцессоры подразделяются на универсальные и специализированные. Универсальные микропроцессоры применяются для решения широкого круга разнообразных задач; выполняемый состав команд позволяет получить преобразование информации в соответствии с любым заданным алгоритмом, т. е. в системе команд заложена алгоритмическая универсальность. К универсальным МП относятся секционные микропроцессоры, так как для них система команд может быть оптимизирована в каждом частном проекте создания секционного микропроцессора. Секционность микропроцессора определяет возможность наращивания разрядности обрабатываемых данных или усложнения устройств управления микропроцессором при параллельном включении большего числа микросхем.

Специализированные микропроцессоры предназначены для решения определенного класса задач или одной конкретной задачи. К специализированным МП относят микроконтроллеры для выполнения сложных последовательностей логических операций; математические МП, предназначенные для повышения производительности при выполнении арифметических операций; микропроцессоры для обработки данных в различных областях применений; для параллельной обработки информации (транспьютеры, слайсовые наборы с перестраиваемой структурой), сопроцессоры арифметической поддержки, сигнальные процессоры (аналоговые

микропроцессоры, цифровые процессоры обработки сигналов), процессоры обработки изображений (систолические, с поточной обработкой данных), процессоры для систем искусственного интеллекта (символьной, логической и ассоциативной обработки) и другие.

Серии К1800, КР1800, КС1800 являются функционально законченным секционным микропроцессорным комплектом, который отличается шинной организацией, наличием внутренних регистров, схемы сдвигателя и трансляторов, обеспечивающих совместную работу с микросхемами с ТТЛ и на полевых транзисторах. Эти особенности, а также микропрограммирование и возможность наращивания разрядности позволяют проектировать процессоры с различной длиной слова и системой команд. Секционные МП реализуют только арифметические и логические функции центрального процессора (у них нет блока управления). Совместимы с сериями К500, КС1543 и КС1590.

Комплект предназначен для создания мини-ЭВМ, специализированных процессоров высокой производительности, измерительных устройств времяпролетных масс-спектрометров для обработки информации до 400 Мбайт/с; обработки изображения, поступающего с датчика волнового фронта лазерного пучка, и выдачи управляющих сигналов; обработки сигналов цифровой фильтрации, коммутации телеграфной связи с тактовой частотой до 30 МГц; измерительных быстродействующих устройств; процессоров обработки сигналов в реальном масштабе времени и рассчитан на реализацию структуры цифровых устройств с произвольной системой команд.

В состав серий К1800, КР1800, КС1800, выполненных на эмиттерно-связанной логике (ЭСЛ), входят типы:

К1800ВА4, КС1800ВА4 — двунаправленный преобразователь уровней (4-разрядный транслятор);

К1800ВА7, КС1800ВА7 — двунаправленный приемопередатчик уровней (5-разрядный транслятор);

К1800ВБ2, КР1800ВБ2 — устройство синхронизации;

КР1800ВЖ5 — 16-разрядная схема обнаружения и исправления ошибок;

КР1800ВР1 — 8-разрядный умножитель;

КР1800ВР8 — многоразрядный программируемый сдвигатель;

КР1800ВС1 — 4-разрядное арифметическо-логическое устройство;

КР1800ВТ3 — устройство управления оперативной памятью;

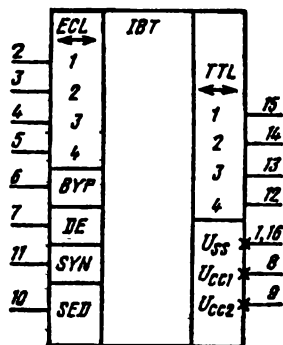
КР1800ВУ1 — устройство микропрограммного управления;

КР1800РП6 — двухадресная буферная память (стек);

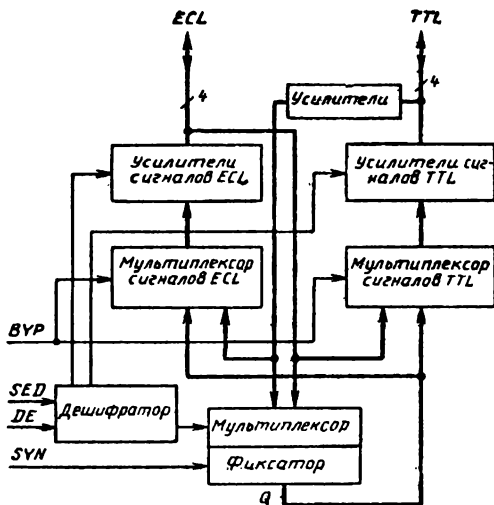
КР1800РП16 — двухадресная память — быстродействующий буфер.

K1800BA4, KC1800BA4

Микросхемы представляют собой двунаправленный четырехразрядный транслятор и выполняют преобразование сигналов с уровнями напряжения ЭСЛ выходов в уровни напряжения ТТЛ входов и наоборот. Передаваемые сигналы могут запоминаться в фиксаторе или проходить из одной шины (ЭСЛ) на другую (ТТЛ) или наоборот без запоминания. Схема четырехразрядная и может быть расширена до необходимой длины слова кратно 4. Число операций 13. ИС состоят из фиксатора с мультиплексором, мультиплексоров сигналов ЭСЛ и ТТЛ, усилителей сигналов ЭСЛ и ТТЛ и усилителя для преобразования уровней напряжения. Три управляющих вывода *SED*, *BYP*, *DE* определяют режимы работы микросхемы *IBT*. Вход *SYN* синхронизирует работу триггеров фиксатора. Содержат 574 интегральных элемента. Корпус типа 2103.16-3, масса не более 2 г.



Условное графическое обозначение K1800BA4, KC1800BA4



Структурная схема K1800BA4, KC1800BA4

Назначение выводов: 1 — общий $U_{пз}$ (U_{ss}); 2...5 — входы/выходы 1...4 разрядов шины ЭСЛ, $ECL1...ECL4$; 6 — вход управления обходом регистра фиксатора (защелки) BYP ; 7 — запрещение выхода DE ; 8 — напряжение питания ($U_{п1}$); 9 — напряжение питания ($U_{п2}$); 10 — выбор направления передачи ЭСЛ — ТТЛ, SED ; 11 — вход синхронизации SYN ; 12...15 — входы/выходы 4...1 разрядов шины ТТЛ, $TTL4...TTL1$; 16 — общий.

Электрические параметры

Напряжение питания:

$U_{п1}$ -5,2 В

$U_{п2}$ 5 В

Выходное напряжение высокого уровня:

по выводам 2...5 -0,96...-0,81 В

по выводам 12...15 $\geq 2,5$ В

Выходное напряжение низкого уровня -1,85...-1,65 В

по выводам 2...5 $\leq |-1,98|$ В

по выводам 12...15 $\leq 0,5$ В

Выходное пороговое напряжение $U_{пор1}$:

низкого уровня, по выводам 2...5 $\geq |-1,63|$ В

высокого уровня, по выводам 2...5 $\leq |-0,98|$ В

высокого уровня, по выводам 12...15 $\geq 2,5$ В

низкого уровня, по выводам 12...15 $\leq 0,5$ В

Ток потребления:

при $U_{п1}$ $\leq |-130|$ мА

при $U_{п2}$ ≤ 80 мА

Входной ток высокого уровня:

по выводам 6, 7, 10, 11 ≤ 350 мкА

по выводам 2...5 ≤ 485 мкА

по выводам 12...15 ≤ 45 мкА

Входной ток низкого уровня $\geq 0,5$ мкА

Ток утечки на выходе: $\leq |-100|$ мкА

Ток короткого замыкания -300...-170 мА

Потребляемая мощность 0,7 Вт

Время задержки распространения сигнала

при включении (выключении) по выводам:

2-5 ≤ 12 нс

6-15, 11-12 ≤ 16 нс

7-14, 10-13 ≤ 17 нс

12-5 ≤ 11 нс

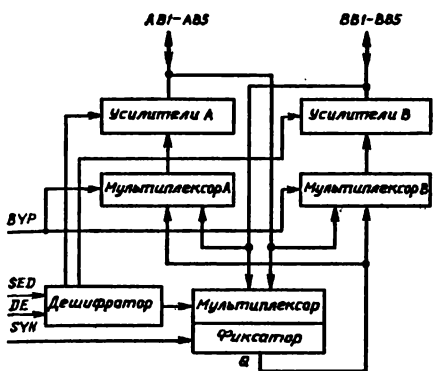
7-3, 11-5, 6-2 ≤ 10 нс

10-4, 14-3 ≤ 8 нс

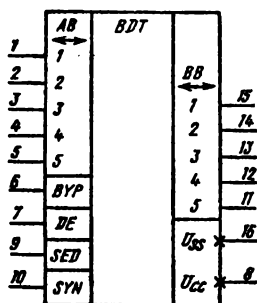
Тактовая частота 18 МГц

K1800BA7, KC1800BA7

Микросхемы представляют собой двунаправленный пятиразрядный транслятор (приемопередатчик) и предназначены для организации обмена информацией между отдельными блоками в процессоре.



Структурная схема K1800BA7,
KC18008BA7



Условное графическое
обозначение K1800BA7,
KC18008BA7

Данные могут передаваться прямо с одной шины А на другую В или наоборот в обоих направлениях. Передаваемые данные могут направляться для запоминания в фиксаторе. Содержат 361 интегральный элемент. Корпус типа 2103.16-3, масса не более 2 г.

Назначение выводов: 1...5 — входы/выходы 1...5 разрядов шины АВ, АВ1...АВ5; 6 — вход управления обходом регистра-фиксатора (защелки) *BYP*; 7 — вход управления запретом выходов *DE*; 8 — напряжение питания; 9 — вход выбора направления передачи АВ — ВВ, *SED*; 10 — вход синхронизации *SYN*; 11...15 — входы-выходы 5...1 разрядов шины ВВ, ВВ5...ВВ1; 16 — общий.

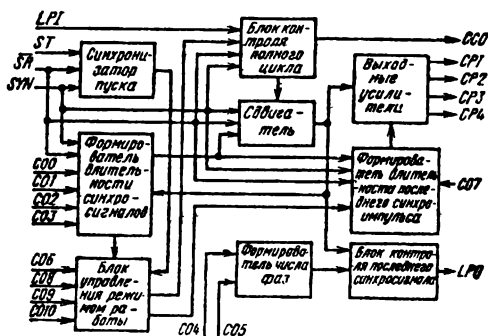
Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Выходное напряжение:		
высокого уровня	-0,96...-0,81 В
низкого уровня	-1,85...-1,65 В
Выходное пороговое напряжение:		
низкого уровня	≥ -1,63 В
высокого уровня	≤ -0,98 В

Ток потребления	≤ −130 мА
Входной ток высокого уровня:	
по выводам 6, 7, 9, 10	≤ 350 мкА
по выводам 1...5, 11...15	≤ 410 мкА
Входной ток низкого уровня	≥ 0,5 мкА
Потребляемая мощность	0,44 Вт
Время задержки распространения сигнала при включении (выключении) по выводам:	
1-15, 14-2	≤ 6 нс
3-13, 12-4, 6-5	≤ 18 нс
7-14	≤ 12 нс
9-1, 9-3	≤ 11 нс
10-11, 10-12	≤ 10 нс
Тактовая частота	18 МГц

K1800B52, KP1800B52

Микросхемы представляют собой устройство синхронизации и предназначены для выработки синхросигналов, обеспечивающих синхронную работу других ИС серий K1800, KP1800, KC1800, KC1549, KC1590 в устройствах автоматики и вычислительной техники.

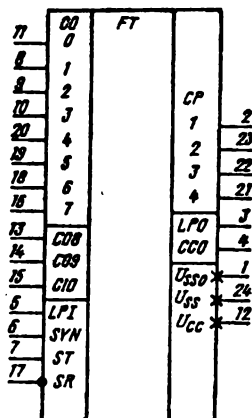


Структурная схема K1800B52, KP1800B52

Число выходных фаз, длительность синхросигналов каждой фазы, запоминание синхросигнала и другие режимы работы программируются при помощи внешних сигналов, поступающих на соответствующие входы. Содержат 604 интегральных элемента. Корпус типа 2121.24-1, масса не более 5 г.

Назначение выводов: 1 — общий 2 (выходных транзисторов); 2 — выход синхросигнала первой фазы CP1; 3 — признак

последней фазы синхронизации *LPO*; 4 — выход контроля состояния схемы *CC0*; 5 — вход разрешения выработки синхросигналов *LPI*; 6 — сигнал от задающего генератора *SYN*; 7 — вход асинхронного пуска *ST*; 8...11 — входы управления длительностью синхросигналов *CO1...CO3, CO0*; 12 — напряжение питания; 13 — вход управления режимом «Запуск/Останов» *CO8*; 14 — вход управления режимом «Работа/Профилактика» *CO9*; 15 — вход управления режимом «однократный тактовый-фазовый» *CO10*; 16 — вход управления длительностью синхронного сигнала последней фазы *CO7*; 17 — вход сброса \overline{SR} ; 18 — вход управления наращиванием *CO6*; 19, 20 — входы управления выбором числа фаз синхросигнала *CO5, CO4*; 21...23 — выходы синхросигналов четвертой, третьей и второй фазы *CP4, CP3, CP2*; 24 — общий 1 (схемы).



Условное графическое обозначение К1800ВЕ2, КР1800ВЕ2

Электрические параметры

Номинальное напряжение питания	-5,2 В±5%
Выходное напряжение:		
высокого уровня	-0,96...-0,81 В
низкого уровня	-1,95...-1,65 В
Пороговое напряжение:		
низкого уровня	≥ -1,63 В
высокого уровня	≤ -0,98 В
Ток потребления	≤ -141 мА
Входной ток:		
высокого уровня	≤320 мкА
низкого уровня	≥0,5 мкА
Потребляемая мощность	0,74 Вт
Время задержки распространения сигнала	≤15 нс

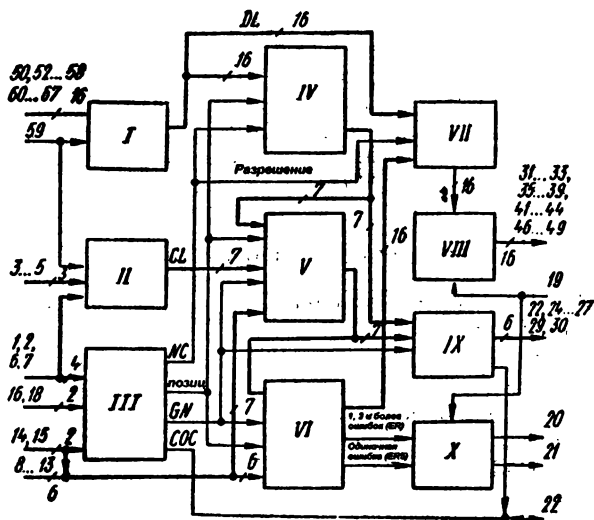
Предельно допустимые режимы эксплуатации

Напряжение питания	-4,94...-5,46 В
Выходное напряжение высокого уровня	-0,71...-1,105 В
Выходное напряжение низкого уровня	-1,475...-2,1 В

Время фронта нарастания и спада сигнала на входах синхронизации	2...10 нс
Минимальная длительность входных сигналов синхронизации	5 нс
Максимальная частота тактового импульса	36 МГц
Минимальная длительность входных импульсов управления	30 нс
Тепловое сопротивление кристалл-среда	≤55° С/Вт
Температура окружающей среды	-10...+75° С

КР1800ВЖ5

Микросхема представляет собой шестнадцатиразрядную схему обнаружения и исправления ошибок и предназначена для обнаружения и исправления любой одиночной ошибки, обнаружения всех двойных или некоторых многократных ошибок, а также ошибок типа «все нули» и «все единицы» в запоминающих устройствах. ИС включается между памятью и центральным процессором, что уменьшает вероятность попадания ошибок из памяти в процессор. Может быть использована для обработки 16, 32, 48, 64, 76, 88 и 96-разрядной информации (зависит от количества ИС).



Структурная схема КР1800ВЖ5:

I — регистр входных данных; II — регистр контрольных разрядов; III — блок управления; IV — генератор контрольных разрядов; V — генератор синдрома или контрольных разрядов; VI — дешифратор синдрома обнаружения ошибок; VII — корректор данных; VIII — регистр входных данных; IX — мультиплексеор; X — регистр ошибок

При записи слова из процессора в память ИС генерирует контрольные разряды: для 16-разрядного слова надо иметь 6 разрядов, для 32 и 64 — 7 и 8 разрядов. Когда информационное слово считывается из памяти, то ИС снова генерирует контрольные разряды, поступающие на схему «Исключающее ИЛИ», где образуют разряды синдрома. Если разряды синдрома равны нулю, то ошибок в информационном слове нет. При одиночной ошибке блок корректора данных исправляет неправильный разряд слова данных.

Содержит 6172 интегральных элемента. Корпус типа 2136.64-1, масса не более 22 г (с радиатором).

Назначение выводов: 1...7 — входные контрольные разряды *CH16-NC, CH15-GN, CH14...CH12, CH11-GN, CH10-NC/NC* — нет коррекции, *GN* (генерация); 8...15 — входы синдрома *SN10-PC0...SN15-PC5* (частичные контрольные разряды), *SN16-NC* (нет коррекции), *SN17-GN* (генерация); 16, 18 — входы управления режимом *COB, COA*; 17, 51 — общий (схемы); 19 — вход, разрешающий использование входных триггеров *EOL*; 20 — выход флага ошибки *ER*; 21 — выход флага одиночной ошибки *ERS*; 22, 24...27, 29, 30 — выходы синдрома — выходные контрольные разряды: *SN06-CH06-COC* (управление режимом), *SN05-CH05, SN04-CH04, SN03-CH03, SN02-CH02, SN01-CH01, SN00-CH00*; 23, 28, 40, 45 — общий (выходных повторителей); 31...33, 35...39, 41, 44, 46...49 — выходные данные: *DO0, DO1, DO2, DO3, DO4, DO5, DO6, DO7, DO8, DO9, DO10, DO11, DO13, DO12, DO15, DO14*; 34, 68 — напряжение питания (минус 5,2 В); 50, 52...58, 60...67 — входные данные: *DI15, DI14, DI13, DI12, DI11, DI10, DI9, DI8, DI7, DI6, DI5, DI4, DI3, DI2, DI1, DI0*; 59 — вход, разрешающий использование входных триггеров *EIL*.

Электрические параметры

Номинальное напряжение питания	-5,2 В±5%
Выходное напряжение	
высокого уровня	-0,96...-0,81 В
низкого уровня	-1,85...-1,65 В
Выходное пороговое напряжение:	
высокого уровня	≤ -0,98 В
низкого уровня	≥ -1,63 В
Ток потребления	≤ 850 мА
Входной ток высокого уровня:	
по выводам 3...5, 50, 52...58, 60...67	≤ 250 мкА
по выводам 1, 2, 6, 7, 16, 18, 22	≤ 300 мкА
по выводам 8...12, 19, 59	≤ 400 мкА
по выводам 13, 14, 15	≤ 450 мкА

Входной ток низкого уровня (кроме входа 22) .. $\geq 0,5$ мкА

Время задержки распространения сигнала

при включении (выключении) по выводам:

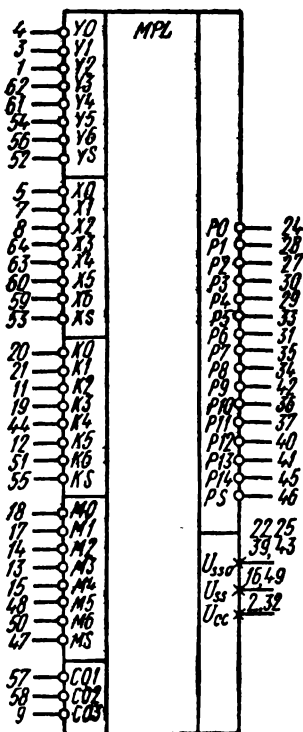
67-30, 52-25, 67-31	≤ 16 нс
67-48, 67-21	≤ 18 нс
67-20, 7-30	≤ 22 нс

K1800BP1

Микросхема представляет собой схему восьмиразрядного умножителя. Умножает два восьмиразрядных числа без знака или со знаком в дополнительном коде и выдает 16-разрядное произведение без знака или со знаком. Состоит из умножающей матрицы 8×8 , сумматора и блока ускоренного переноса. При выполнении умножения используется метод асинхронного последо-

вательного сложения двух чисел. Произведение — это двоичная сумма всех частных результатов матрицы умножения. Содержит 6275 интегральных элементов. Корпус типа 2136.64-1, масса не более 22 г (с радиатором).

Назначение выводов: 1 — вход второго разряда множителя $\overline{Y2}$; 2 — напряжение питания ($U_{пн}$); 3 — вход первого разряда множителя $\overline{Y1}$; 4 — вход нулевого разряда множителя $\overline{Y0}$; 5 — вход нулевого разряда множимого $\overline{X0}$; 6, 10, 23, 26, 38 — свободные; 7 — вход первого разряда множимого $\overline{X1}$; 8 — вход второго разряда множимого $\overline{X2}$; 9 — управление режимом работы $CO3$; 11 — вход второго разряда константы $\overline{K2}$; 12 — вход пятого разряда константы $\overline{K5}$; 13 — вход третьего разряда константы $\overline{M3}$; 14 — вход второго разряда константы $\overline{M2}$; 15 — вход четвертого разряда константы $\overline{M4}$; 16 — земля; 17 — вход первого разряда константы $\overline{M1}$; 18 — вход нулевого разряда константы $\overline{M0}$; 19 — вход третьего разряда константы



Условное графическое обозначение
K1800BP1

$\overline{K3}$; 20 — вход нулевого разряда константы $\overline{K0}$; 21 — вход первого разряда константы $\overline{K1}$; 22 — земля (выход повторителей); 27 — выход второго разряда произведения $\overline{P2}$; 28 — выход первого разряда произведения $\overline{P1}$; 29 — выход четвертого разряда произведения $\overline{P4}$; 30 — выход третьего разряда произведения $\overline{P3}$; 31 — выход шестого разряда произведения $\overline{P6}$; 32 — напряжение питания ($U_{пит}$); 33 — выход пятого разряда произведения $\overline{P5}$; 34 — выход восьмого разряда произведения $\overline{P8}$; 35 — выход седьмого разряда произведения $\overline{P7}$; 36 — выход десятого разряда произведения $\overline{P10}$; 37 — выход одиннадцатого разряда произведения $\overline{P11}$; 39 — земля (выход повторителей); 40 — выход двенадцатого разряда произведения $\overline{P12}$; 41 — выход тринадцатого разряда произведения $\overline{P13}$; 42 — выход девятого разряда произведения $\overline{P9}$; 43 — земля (выход повторителей); 44 — вход четвертого разряда константы $\overline{K4}$; 45 — выход четырнадцатого разряда произведения $\overline{P14}$; 46 — выход пятнадцатого разряда произведения $\overline{P5}$; 47 — вход седьмого разряда константы \overline{MS} ; 48 — вход пятого разряда константы $\overline{M5}$; 49 — земля; 50 — вход шестого разряда константы $\overline{K6}$; 52 — вход седьмого разряда множителя \overline{YS} ; 53 — вход седьмого разряда множимого \overline{XS} ; 54 — вход пятого разряда множителя $\overline{Y5}$; 55 — вход седьмого разряда константы \overline{KS} ; 56 — вход шестого разряда множителя $\overline{Y6}$; 57 — вход управления режимом работы $\overline{CO1}$; 58 — вход управления режимом работы $\overline{CO2}$; 59 — вход шестого разряда множимого $\overline{X6}$; 60 — вход пятого разряда множимого $\overline{X5}$; 61 — вход четвертого разряда множителя $\overline{Y4}$; 62 — вход третьего разряда множителя $\overline{Y3}$; 63 — вход четвертого разряда множимого $\overline{X4}$; 64 — вход третьего разряда множимого $\overline{X3}$.

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Выходное напряжение		
высокого уровня	-0,96...-0,81 В
низкого уровня	-1,95...-1,65 В
Выходное пороговое напряжение:		
высокого уровня	≤ -0,98 В
низкого уровня	≥ -1,63 В
Ток потребления	≤ 868 мА
Входной ток высокого уровня:		
по выводам 1, 3...5, 7, 8, 52...54, 56...64	...	≤ 650 мкА
по выводам 15, 44, 47, 48, 50	≤ 300 мкА
по выводам 3, 11...14, 17...21, 51, 55	≤ 200 мкА
Входной ток низкого уровня	≥ 0,5 мкА
Потребляемая мощность	5 Вт

Время задержки распространения сигнала при включении (выключении) по выводам:

5-24	≤ 20 нс
57-45	≤ 25 нс
18-24, 20-24	≤ 12 нс
51-31, 55-35	≤ 14 нс
9-35	≤ 16 нс

K1800BP8

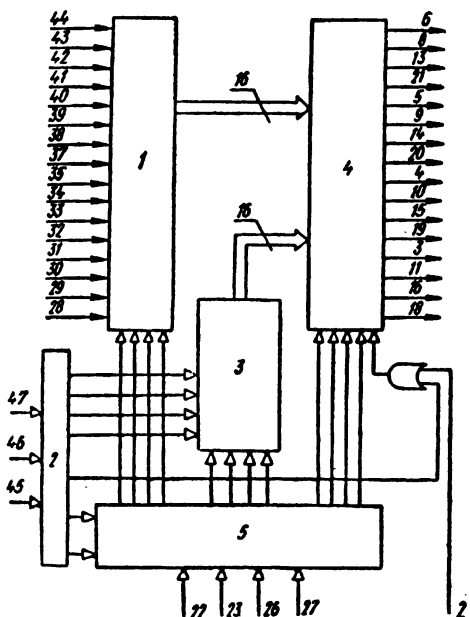
Микросхема представляет собой многоразрядный программируемый сдвигатель и предназначена для сдвига 16-разрядных данных в микропроцессоре. Применяется при выполнении операций с плавающей запятой для предварительной денормализации и выравнивания порядков. Вход знака определяет полярность бита знака и позволяет работать как с положительной, так и с отрицательной логикой. Выполняет 8 операций сдвига: арифметические сдвиги влево и вправо, сдвиг влево или вправо в дополнительном коде, блокировку выходов, распространение знакового разряда по всем выходам. Операции сдвига задаются при помощи управляющих сигналов на 7 входах. Содержит 1400 интегральных элементов. Корпус типа 2201.48-1, масса не более 5 г.

Назначение выводов: 1, 24 — напряжение питания ($U_{п1}$); 2 — вход знакового разряда; 3...6, 8...11, 13...16, 18...21 — выходы данных $DO_{12}, DO_8, DO_4, DO_0, DO_1, DO_5, DO_9, DO_{13}, DO_2, DO_6, DO_{10}, DO_{14}, DO_{15}, DO_{11}, DO_7, DO_3$; 7, 17 — общий (выходных выводов); 12, 36 — общие; 22, 23, 26, 27 — входы управления величиной сдвига $SOF_0, SOF_1, SOF_2, SOF_3$; 25, 48 — свободные; 28...35, 37...44 — входы данных $DI_{15}, DI_{14}, DI_{13}, DI_{12}, DI_{11}, DI_{10}, DI_9, DI_8, DI_7, DI_6, DI_5, DI_4, DI_3, DI_2, DI_1, DI_0$; 45, 46, 47 — входы управления видом сдвига COT_2, COT_1, COT_0 .

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Выходное напряжение	
высокого уровня	-0,96...-0,81 В
низкого уровня	-1,85...-1,65 В
Выходное пороговое напряжение:	
высокого уровня	≤ -0,98 В
низкого уровня	≥ -1,63 В
Ток потребления	≤ 348 мА
Входной ток высокого уровня:	
по выводам 28...35, 37...44	≤ 435 мкА
по выводам 22, 23, 26, 27, 45...47	≤ 330 мкА
по выводу 2	≤ 390 мкА

- Входной ток низкого уровня $\geq 0,5$ мкА
 Потребляемая мощность 1,5 Вт
 Время задержки распространения сигнала
 при включении (выключении) по выводам:
 45-8, 46-13, 47-21, 27-5, 26-9, 23-14,
 22-10 ≤ 16 нс
 2-6, 28-18, 29-16, 30-11, 31-3, 32-19, 33-15,
 34-10, 35-4, 37-20, 38-14, 39-9, 40-5, 41-21,
 42-13, 43-8, 44-6 ≤ 8 нс
 Тактовая частота 18 МГц



Структурная схема К1800BP8:
 1 — мультиплексор входных данных; 2 — дешифратор вида сдвига; 3 — логические схемы установки знака; 4 — выходной мультиплексор; 5 — дешифратор величины сдвига и установки знака

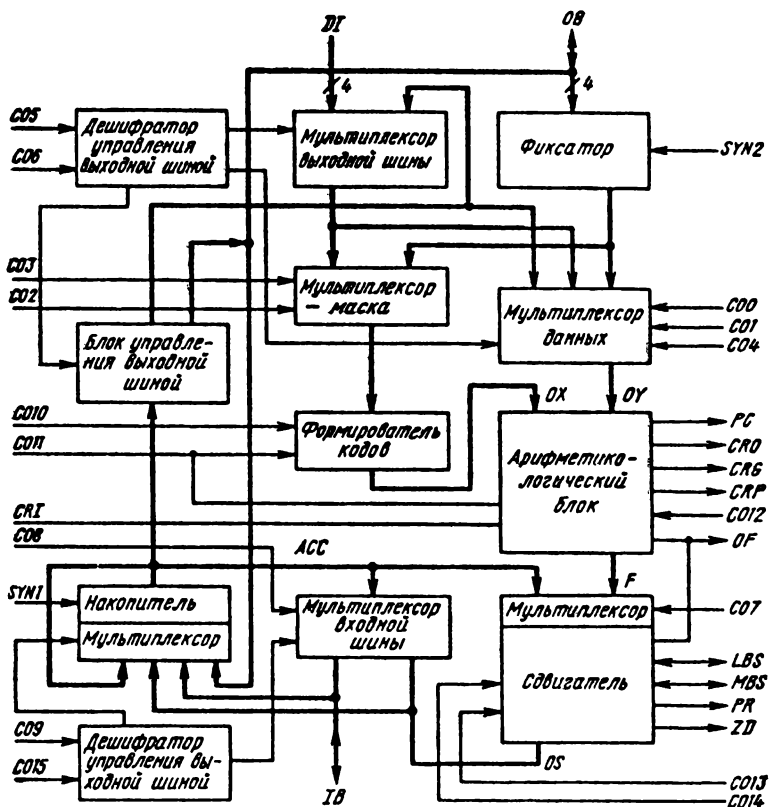
	DI	PS	DO	
44	0			6
43	1		0	8
42	2		1	12
41	3		2	16
40	4		3	20
39	5		4	24
38	6		5	28
37	7		6	32
36	8		7	36
35	9		8	40
34	10		9	44
33	11		10	48
32	12		11	52
31	13		12	56
30	14		13	60
29	15		14	64
28	15		15	68
22	COF			
21	0			
20	1			
19	2			
18	3			
47	COF			717
46	0			720
45	1			724
2	SI			

Условное графическое обозначение К1800BP8

К1800BC1

Микросхема представляет собой четырехразрядное арифметическое логическое устройство (АЛУ). Является центральным процессорным блоком и предназначена для выполнения арифметических, логических и сдвиговых операций с комбина-

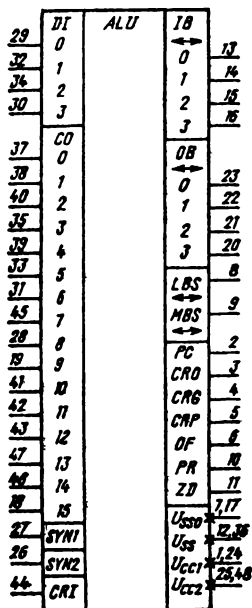
циями из одной, двух или трех переменных данных. Операции умножения и деления выполняются при использовании соответствующей команды. В АЛУ реализованы операции над двоично-кодированными десятичными числами. ИС обеспечивает внутреннюю генерацию сигналов четности результата (вывод 10) и переноса (вывод 2) для контроля ошибок, а также генерирует сигналы признака переполнения (вывод 6), знака (вывод 9), проверки на нуль (вывод 11) и переноса (выводы 5, 4, 3). Содержит 1705 интегральных элементов. Корпус типа 2207.48-1, масса не более 5 г.



Структурная схема К1800BC1

Назначение выводов: 1, 24 — напряжение питания; 2 — выход сигнала четности переноса PC; 3 — сигнал выходного переноса; 4 — выход генерации группового переноса; 5 — выход

разрешения группового переноса; 6 — выход сигнала переполнения; 7, 17 — общие (выходных выводов); 8 — вход/выход младшего разряда сдвигателя; 9 — вход/выход старшего разряда сдвигателя; 10 — выход сигнала четности результата *PR*; 11 — выход сигнала проверки на нуль; 12, 36 — общие (схемы); 13...16 — входы/выходы шины I (*IB0, IB1, IB2, IB3*); 18, 19, 28, 31, 33, 35, 37...43 — входы управляющего сигнала *CO15, CO9, CO8, CO6, CO5, CO3, CO0, CO1, CO4, CO2, CO10, CO11, CO12*; 20...23 — входы/выходы шины *OB* (*OB3, OB2, OB1, OB0*); 25, 48 — опорное напряжение (-2 В); 26 — синхровход на защелку шины 16; 27 — синхровход аккумулятора *CLK*; 29, 30, 32, 34 — входы шины *DI* (*DI0, DI3, DI1, DI2*); 44 — вход переноса; 45...47 — входы управления режимом сдвига *CO7, CO14, CO13*.



Условное графическое обозначение К1800BC1

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Выходное напряжение		
низкого уровня	-1,85...-1,65 В
высокого уровня	-0,96...-0,81 В
Выходное пороговое напряжение:		
высокого уровня	≤ -0,98 В
низкого уровня	≥ -1,63 В
Ток потребления	≤ 240 мА
Ток потребления опорного напряжения	≤ 235 мА
Входной ток низкого уровня	≥ 0,5 мкА
Входной ток высокого уровня:		
по выводам 8, 9, 13...16, 20...23	≤ 65 мкА
по выводам 18, 19, 26, 28, 35, 37...47	≤ 350 мкА
по выводу 27	≤ 435 мкА
Потребляемая мощность	1,4 Вт
Время задержки распространения сигнала при включении (выключении) по выводам:		
29-13	≤ 41 нс

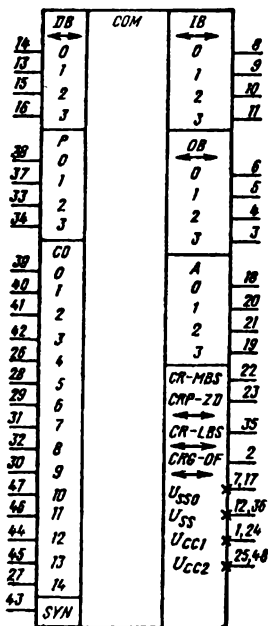
44-13	≤ 19,5 нс
37-13	≤ 46,5 нс
26-13	≤ 43 нс
8-13	≤ 9 нс
45-14	≤ 16 нс
19-14	≤ 11,5 нс
28-13	≤ 8,5 нс
27-13	≤ 51 нс
33-23	≤ 9,5 нс
Тактовая частота	16 МГц

К1800ВТЗ

Микросхема представляет собой устройство управления памятью и предназначена для построения центральных периферийных и специализированных процессоров и средств вычислительной техники, разрядностью кратной 4 бита, совместно с ИС серий К500, КС1543, КС1590, К1800. Схема вырабатывает адреса памяти, запоминает их для передачи в оперативную память, выполняет

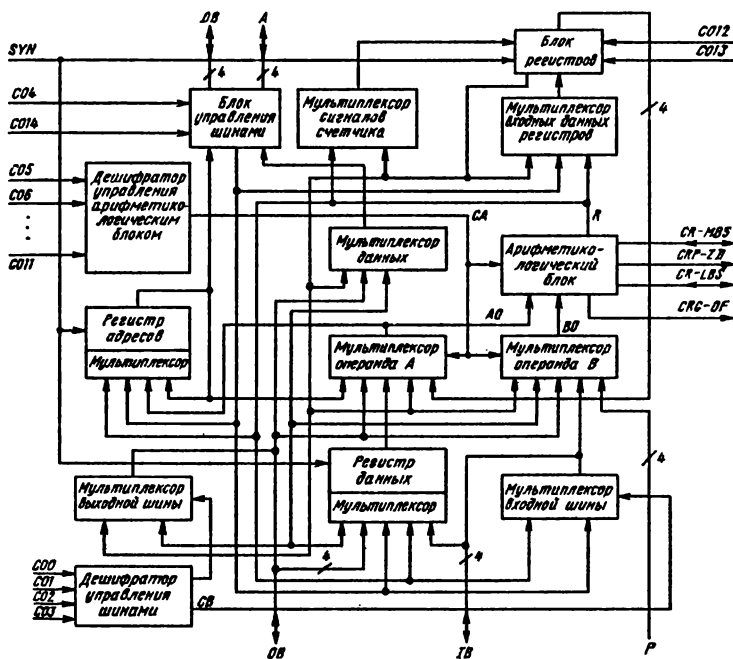
арифметические и сдвиговые операции над данными и адресами, проходящими через нее. Выполняет 13 базовых функций АЛУ над семью возможными операндами и 17 операций передачи данных. Высокая логическая мощность системы достигается при помощи пяти независимых 4-разрядных информационных шин, 3 из которых — двунаправленные. Передача данных и вычисления осуществляются при помощи 15 входов управления. Содержит 2329 интегральных элементов. Корпус типа 2207. 48-1, масса не более 5 г.

Назначение выводов: 1, 24 — напряжение питания (U_n); 2 — признак группового переноса и переполнения $CRG-OF$; 3...6 — выходная шина OB , входы/выходы разрядов 0...3, $OB3$, $OB2$, $OB1$, $OB0$; 7, 17 — общие (выходных транзисторов); 8...11 — выходная шина IB , входы/выходы разрядов 0...3, $IB0$, $IB1$, $IB2$, $IB3$; 12, 36 — общие схемы; 13...16 — шина данных DB входы/выходы разрядов 0...3, $DB1$, $DB0$, $DB2$, $DB3$; 18...21 — выходы адреса A



Условное графическое обозначение К1800ВТЗ

разрядов $0...3$, (A_0, A_3, A_1, A_2); 22 — выход переноса/вход старшего разряда при сдвиге $CR-MBS$; 23 — выход распространения группового переноса, проверка на нуль $CRP-ZD$; 25, 48 — опорное напряжение U_{REF} (-2 В); 26, 27 — управление шинами данных и адресов CO_4, CO_{14} ; 28 — вход управления регистрами CO_5 ; 29...32 — управление режимом работы CO_6, CO_9, CO_7, CO_8 ; 33, 34, 37, 38 — входы указателя P разрядов $0...3$, P_2, P_3, P_1, P_0 ; 35 — вход переноса/выход младшего разряда при сдвиге $CR-LBS$; 39...42 — входы управления передачей информации CO_0, CO_1, CO_2, CO_3 ; 43 — вход синхронизации SYN ; 44, 45 — входы управления выбором адреса регистрового массива CO_{12}, CO_{13} ; 46, 47 — управление режимом работы CO_{11}, CO_{10} .



Структурная схема К1800ВТ3

Электрические параметры

Номинальное напряжение питания	$-5,2$ В $\pm 5\%$
Выходное напряжение:	
высокого уровня	$-0,96...-0,81$ В
низкого уровня	$-1,95...-1,65$ В

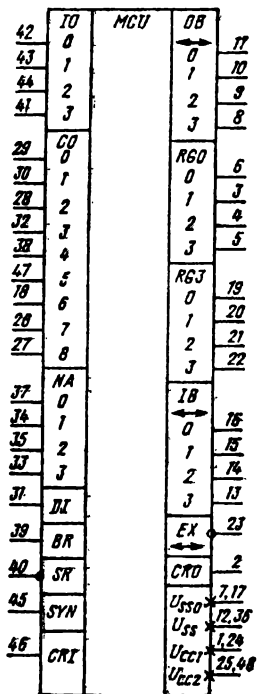
Выходное пороговое напряжение:	
высокого уровня	$\leq -0,98 \text{ В}$
низкого уровня	$\geq -1,63 \text{ В}$
Ток потребления	$\leq 270 \text{ мА}$
Ток потребления опорного напряжения	$\leq 250 \text{ мА}$
Входной ток высокого уровня:	
по выводам 3...6, 8...11, 13...16	$\leq 90 \text{ мкА}$
по выводам 22, 26...35, 37...42, 44...47	$\leq 370 \text{ мкА}$
по выводу 43	$\leq 550 \text{ мкА}$
Входной ток низкого уровня	$\geq 0,5 \text{ мкА}$
Потребляемая мощность	1,7 Вт
Время задержки распространения сигнала при включении (выключении) по выводам:	
35-10	$\leq 22 \text{ нс}$
35-22	$\leq 8 \text{ нс}$
22-11, 43-4, 43-14	$\leq 19 \text{ нс}$
42-14	$\leq 21 \text{ нс}$
26-18, 27-18	$\leq 13 \text{ нс}$
29-2	$\leq 29 \text{ нс}$
27-8	$\leq 20 \text{ нс}$
14-8	$\leq 16 \text{ нс}$
11-23	$\leq 27 \text{ нс}$
34-11	$\leq 23 \text{ нс}$
3-10	$\leq 32 \text{ нс}$
44-3	$\leq 25 \text{ нс}$
43-8	$\leq 39 \text{ нс}$
Тактовая частота	18 МГц

К1800ВУ1

Микросхема представляет собой устройство микропрограммного управления и является управляющим блоком процессора. Предназначена для построения процессоров и микропрограммируемых средств вычислительной техники совместно с ИС серий К500, КС1543, КС1590, К1800. ИС работает со схемами К1800ВС1, К1800ВТ3, формирует адрес микрокоманды и осуществляет управление последовательностью выполнения операций. Реализует 16 команд и имеет структуру для работы с управляющей памятью различной организации. Состоит из 8 регистров, мультиплексоров и сложных логических схем для обработки сигналов управления и выдачи адресов управляющей памяти. Имеет 4 разряда и позволяет наращивать разрядность, кратной 4. Высокую производительность обеспечивает пять 4-разрядных шин, две из которых (IB, OB) двунаправленные. Содержит 2218 интег-

ральных элементов. Корпус типа 2207.48-1, масса не более 5 г.

Назначение выводов: 1, 24 — напряжение питания ($U_{П1}$); 2 — выход переноса $CR0$; 6, 3, 4, 5 — выходы адресного регистра разряды 0...3; 7, 17 — общие (выходных элементов) 11, 10, 9, 8 — выходная шина OB разряды 0...3; 12, 36 — общие (схемы); 16, 15, 14, 13 — выходная шина IB 0...3 разрядов; 18, 26, 27 — управление входной и выходной шинами; 19, 20, 21, 22 — выходы регистра состояния $RG3$ 0...3 разрядов; 23 — вход/выход шины-расширителя \overline{EX} ; 25, 48 — опорное напряжение U_{REF} ; 29, 30, 28, 32 — управляющие входы регистра состояния CO ($CO0$, $CO1$, $CO2$, $CO3$); 31 — вход данных регистра состояния DI ; 37, 34, 35, 33 — входы следующего адреса NA 0...3 разрядов; 38 — вход управления условным переходом ($CO4$); 39 — вход условного перехода BR ; 40 — вход сброса \overline{SR} ; 42, 43, 44, 41 — управляющие входы команды IC 0...3 разрядов ($IC0$, $IC1$, $IC2$, $IC3$); 45 — вход синхронизации SYN ; 46 — входной перенос CRI ; 47 — разрешающий вход адресного регистра $CO5$.



Условное графическое обозначение K1800BV1

Электрические параметры

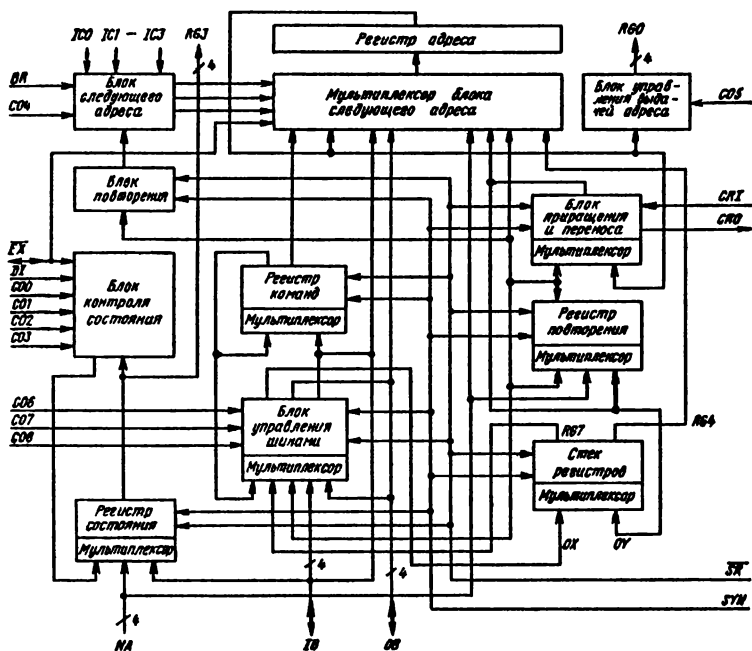
Номинальное напряжение питания	-5,2 В ±5%
Выходное напряжение:		
высокого уровня	-0,96...-0,81 В
низкого уровня	-1,85...-1,65 В
Выходное пороговое напряжение:		
высокого уровня	≤ -0,98 В
низкого уровня	≥ -1,63 В
Ток потребления	≤ -250 мА
Ток потребления опорного напряжения	≤ -300 мА
Входной ток высокого уровня:		
по выводам 8...11, 13...16, 23	≤ 45 мкА
по выводам 18, 26...32, 38, 39, 41...44, 46, 47	≤ 370 мкА
по выводам 40, 45	≤ 470 мкА
Входной ток низкого уровня	≥ 0,5 мкА
Потребляемая мощность	1,6 Вт

Время задержки распространения сигнала:

при включении 6...33 нс

при выключении 10...31 нс

Тактовая частота 18 МГц



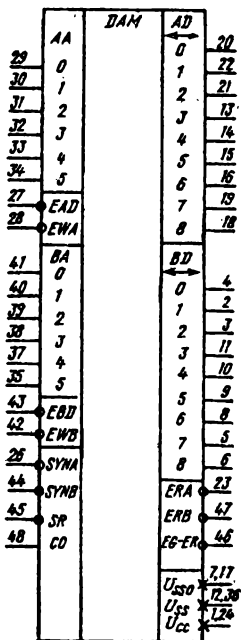
Структурная схема К1800ВУ1

К1800РП6

Микросхема представляет собой двухадресную буферную память и предназначена для организации быстродействующего буфера данных или регистрового массива. Состоит из двух частей, адресуемых независимо, поэтому запись данных на одну ее часть может производиться одновременно со считыванием данных из другой. Благодаря этому ИС может выполнять функции буфера связи между быстродействующим процессором и более медленными устройствами ввода-вывода. Емкость памяти составляет 32 слова по 9 бит в каждой части и может быть увеличена наращиванием. Запись данных и считывание выполняется по двум отдельным шинам данных. При записи данных в ячейку памяти одной

части матрицы они автоматически записываются в другой ее части. Содержит 7235 интегральных элементов. Корпус типа 2207.48-1, масса не более 5 г.

Назначение выводов: 1, 24 — напряжение питания ($U_{П1}$); 7, 17 — общие (выходных выводов); 2, 3, 4, 11, 10, 9, 8, 5, 6 — входы/выходы шин данных В; 12, 36 — общие (схемы); 20, 22, 21, 13, 14, 15, 16, 19, 18 — входы/выходы шин данных А; 23 — выход ошибки четности адреса А или данных; 25 — свободный; 26 — вход синхросигнала регистра А; 27 — разрешение выдачи данных из регистра А в шину А; 28 — разрешение записи из шины А в память; 29 — вход адреса А/разряд четности; 30, 31, 32, 33, 34 — входы адреса А; 41 — вход адреса В разряд четности; 40, 39, 38, 37, 35 — входы адреса В; 42 — разрешение записи из шины В в память; 43 — разрешение выдачи данных из регистра В в шину В; 44 — вход синхросигнала выходного регистра В; 45 — вход гашения триггеров ошибки и выходных регистров; 46 — выход равенства адресов А и В, существование ошибки; 47 — выход ошибки четности адреса В или данных; 48 — вход выбранного гашения (управление режимом установки).



Условное графическое обозначение K1800P6

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Выходное напряжение:		
высокого уровня	-0,96...-0,81 В
низкого уровня	-1,85...-1,65 В
Выходное пороговое напряжение:		
высокого уровня	≤ -0,98 В
низкого уровня	≥ -1,63 В
Максимальное выходное напряжение		
низкого уровня	≥ -1,98 В
Максимальное выходное пороговое напряжение		
низкого уровня	≥ -1,98 В
Ток потребления	≤ 413 мА

Входной ток высокого уровня по выводам:

2...6, 8...11, 13...16, 18...22	≤ 50 мкА
29, 41	≤ 310 мкА
30...35, 37...40	≤ 370 мкА
26...28, 42...45	≤ 435 мкА

Входной ток низкого уровня ≥ 0,5 мкА

Потребляемая мощность 1,8 Вт

Время задержки распространения сигнала при включении (выключении) по выводам:

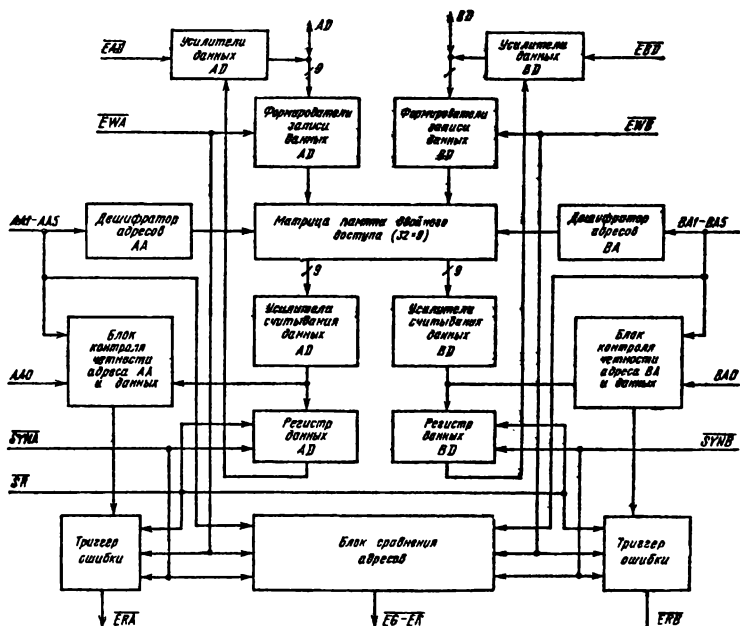
26-20, 44-4	≤ 12 нс
30-20, 40-4	≤ 27 нс
27-20, 43-4	≤ 10 нс
26-23, 44-47, 26-46, 44-46, 28-46, 42-46	≤ 13 нс
45-20, 45-4	≤ 18 нс

Время подготовки записи по выводам 40-28 .. ≤ 18 нс

Время подготовки считывания по выводам 30-44 ≤ 18 нс

Время удержания информации по выводам 40-28, 30-44 ≤ 0 нс

Тактовая частота 18 МГц



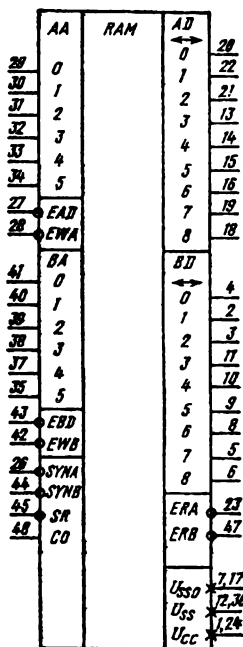
Структурная схема K1800P16

K1800P16

Микросхема представляет собой схему двухадресной памяти (быстродействующий буфер 64 × 9). Выполняет функции блока регистров в процессоре или буферного интерфейса памяти в периферийных устройствах. Емкость матрицы регистров 32 × 2 слова по 9 бит. ИС состоит из двух частей. Каждая часть имеет матрицу памяти, усилители считывания, формирователь записи данных из шины AD (BD) в матрицу памяти, дешифратор адреса, выходной 9-разрядный регистр данных, схему контроля четности данных и адреса и триггер ошибки. Шины данных — 9-разрядные двунаправленные; шины адресные — однонаправленные 5-разрядные.

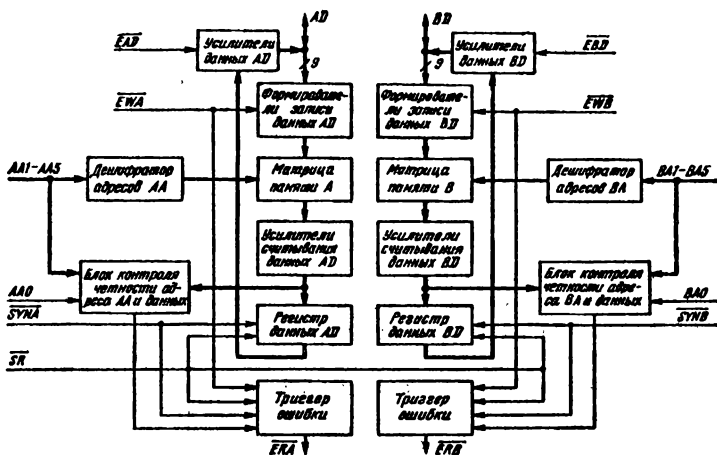
Синхронизация работы обеих частей осуществляется синхросигналами, сигналами разрешения выдачи данных. Вход управления общий и устанавливает в исходное состояние триггеры ошибки и регистры данных. K1800P16 является модификацией K1800P6, у нее исключена возможность автоматической перезаписи данных из одной части матрицы в другую, что позволило в 2 раза увеличить емкость матрицы памяти (с 32 до 64 слов) по сравнению с K1800P6.

Назначение выводов: 1, 24 — напряжение питания ($U_{П1}$); 2...6, 8...11 — шина данных — двунаправленные $BD1$, $BD2$, $BD0$, $BD7$, $BD8$, $BD6$, $BD5$, $BD4$, $BD3$; 7, 17 — общие (выходных транзисторов); 12, 36 — общие (схемы); 13...16 — шина данных А — двунаправленные $AD3$, $AD4$, $AD5$, $AD6$, $AD8$, $AD7$; 18...22 — выходы разрядов 0...8, $AD0$, $AD2$, $AD1$; 23 — выход ошибки четности данных или адреса AA; 25, 46 — свободные; 26 — вход синхронизации выходного регистра AA; 27 — вход разрешения выдачи данных на шину AD; 28 — вход, разрешающий запись из шины AD в память; 29...34 — входы адресов AA-разрядов 0 (на четность), 1 (младшего)...5 (старшего), AA0, AA1, AA2, AA3, AA4, AA5; 35, 37...41 входы адреса BA-разрядов 0 (на четность), 1 (младшего)...5 (старшего); 42 — вход, разрешающий запись из шины BD в память; 43 — вход разрешения выдачи данных на шину BD; 44 — вход синхронизации выходного регистра BA;



Условное графическое обозначение K1800P16

45 — вход установки в исходное состояние триггеров ошибки и выходных регистров; 47 — выход ошибки четности данных или адреса ВА; 48 — вход выборочной установки.



Структурная схема К1800РР16

Электрические параметры

Номинальное напряжение питания	-5,2 В ±5%
Выходное напряжение:		
высокого уровня	-0,96...-0,81 В
низкого уровня	-1,85...-1,65 В
Выходное пороговое напряжение:		
высокого уровня	≤ -0,98 В
низкого уровня	≥ -1,63 В
Максимальное выходное напряжение низкого уровня	≥ -1,98 В
Максимальное выходное пороговое напряжение низкого уровня	≥ -1,98 В
Ток потребления	≤ 415 мА
Входной ток высокого уровня:		
по выводам 2...6, 8...11, 13...16, 18...22	≤ 50 мкА
по выводам 26...35, 37...45	≤ 435 мкА
Входной ток низкого уровня по выводам 26...35, 37, 45	0,5...400 мкА
Ток выключенного состояния по выводам 2...6, 8...11, 13...16, 18...22	≤ 50 мкА
Потребляемая мощность	1,7 Вт

Время задержки распространения сигнала при включении (выключении):	
по выводам 27-20, 43-4, 26-23, 44-47	≤ 10 нс
по выводам 26-20, 44-4	≤ 12 нс
по выводам 45-4, 45-20	≤ 18 нс
по выводам 30-20, 40-4	≤ 25 нс
Тактовая частота	18 МГц

Предельно допустимые режимы эксплуатации K1800, KP1800, KC1800

Напряжение питания	-5,46...-4,94 В
Опорное напряжение	-2,1...-1,9 В
Входное напряжение низкого уровня	-2,1...-1,475 В
Входное напряжение высокого уровня	-1,105...-0,71 В
Время фронта нарастания и спада сигнала на входах синхронизации	2...10 нс
Минимальная длительность входных сигналов синхронизации	5 нс
Температура окружающей среды:	
K1800BP1	-10...+70° С
для остальных микросхем	-10...+75° С

Рекомендации по применению

Допустимое значение статического потенциала 30 В и 100 В. При применении ИС необходимо обеспечить отвод тепла с помощью обдува воздушным потоком со скоростью (измеряемой у микросхемы) не менее 3 м/с или другими способами, обеспечивающими эквивалентный теплоотвод. Импульсные сигналы на входе должны поступать по согласованным трактам. Общая шина должна быть с низким импедансом. К выводам питания необходимо подключить развязывающие конденсаторы, емкость которых подбирается. В сигнальных шинах (кроме сигналов синхронизации) время нарастания и спада фронта может быть в пределах 2...100 нс. Температура жала паяльника должна быть не более 280° С, время касания — не более 3 с, интервал между пайками соседних выводов — не менее 3 с.

После распайки ИС на платы с целью влагозащиты микросхемы должны быть защищены лаком УР-231 или ЭП-730 не менее, чем в три слоя.

Серии К1801, КМ1801, КН1801, КР1801

Микропроцессорный комплект серий К1801, КМ1801, КН1801, КР1801 предназначен для построения микроконтроллеров, микро-ЭВМ, управляющих микропроцессорных систем средней производительности и включает однокристалльные микропроцессоры, способные вести обработку 16-разрядных операндов, периферийные контроллеры (интерфейсные схемы), созданные на основе базового матричного кристалла К1801ВП1 и ПЗУ.

Все БИС предназначены для работы с системной магистралью типа Q-bus.

В состав указанных серий, изготовленных по nМОП технологии, входят типы:

К1801ВЕ1 — универсальный микроконтроллер;

К1801ВМ1, КР1801ВМ1 — 16-разрядный микропроцессор ($500 \cdot 10^3$ операций «регистр-регистр» в секунду);

КМ1801ВМ2, КР1801ВМ2 — 16-разрядный микропроцессор ($1 \cdot 10^6$ операций «регистр-регистр» в секунду);

КМ1801ВМ3, КР1801ВМ3 — 16-разрядный микропроцессор ($1,5 \cdot 10^6$ операций «регистр-регистр» в секунду);

КН1801ВМ4 — сопроцессор обработки чисел в формате с плавающей запятой;

КМ1801ВМ5 — 16-разрядный микропроцессор;

К1801ВП1, КР1801ВП1 — базовый матричный кристалл (2000 вентиляей);

К1801ВП1-013 — контроллер ОЗУ с накопителями информации;

К1801ВП1-015 — устройство для связи процессора УЧПУ с фотоимпульсными датчиками положения;

К1801ВП1-016 — устройство хранения и передачи управляющих сигналов на электроавтоматику станка;

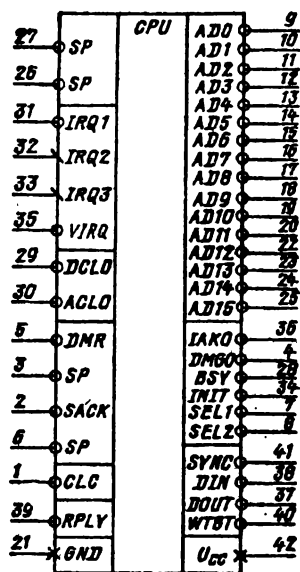
К1801ВП1-026 — двунаправленный приемопередатчик на 16 каналов;

К1801ВП1-027 — устройство для организации циклов работы ЗУ на ЦМД (совместно с КР1801ВП1-032);

- К1801ВП1-028 — устройство для кодовой защиты ОЗУ УЧПУ кодом Хэмминга;
- К1801ВП1-030, КР1801ВП1-030 — устройство управления (контроллер) ОЗУ динамического типа;
- К1801ВП1-031 — блок радиальных прерываний;
- КР1801ВП1-032 — распределитель импульсов и формирователь временной диаграммы для ЗУ на ЦМД;
- К1801ВП1-033, КР1801ВП1-033 — контроллер интерфейса параллельного ввода/вывода;
- К1801ВП1-034, КР1801ВП1-034 — устройство передачи информации;
- К1801ВП1-035, КР1801ВП1-035 — устройство последовательного ввода-вывода информации;
- К1801ВП1-038 — программируемый таймер;
- К1801ВП1-065 — устройство последовательного ввода-вывода информации (асинхронный приемопередатчик);
- К1801ВП1-119 — контроллер ОЗУ с накопителями информации;
- К1801РЕ1 — масочное постоянное запоминающее устройство емкостью 64 кбит (4 к × 16) с тремя состояниями на выходе;
- К1801РЕ2 — масочное постоянное запоминающее устройство емкостью 64 кбит (4096 × 16 р);
- КМ1801РР1 — ППЗУ емкостью 64 кбит (4 к × 16) с электрическим стиранием.

К1801ВМ1А, К1801ВМ1Б, К1801ВМ1В, КР1801ВМ1А, КР1801ВМ1Б, КР1801ВМ1В

Микросхемы представляют собой однокристалльный 16-разрядный микропроцессор (МП) с внутренним блоком микрокомандного управления, предназначенный для обработки цифровой информации в системах управления технологическими процессами, в контрольно-измерительной аппаратуре, системах связи, а также решения инженерно-технических и экономических задач. В состав ИС входят следующие функциональные блоки: 16-разрядный операционный блок, выполняющий операции формирования адресов команд и операндов, логические, арифметические, хранения операндов и результатов; блок микропрограммного управления, вырабатывающий последовательность микрокоманд на основе кода принятой команды; блок прерываний, организующий приоритетную систему прерываний МП и выполняющий прием и предварительную обработку внешних и внутренних запросов на прерывание вычислительного процесса; интерфейсный блок, выполняющий обмены информацией между МП и устройствами,



расположенными на системной магистрали, осуществляющий арбитраж при операциях прямого доступа к памяти и формирующий последовательность управляющих сигналов системной магистрали, блок системной магистрали, связывающий внутреннюю магистраль МП с внешней и производящий управление усилителями приема и выдачи информации на совмещенные выходы адресов данных; схема тактирования, обеспечивающая синхронизацию внутренних блоков. Виды адресации ИС: регистровая, косвенно-регистровая, автоинкрементная, косвенно-автоинкрементная, автодекрементная, косвенно-автодекрементная, индексная, косвенно-индексная. Обработка внешних и внутренних прерываний выполняется с помощью памяти магазинного типа. Системная магистраль позволяет адресовать 64 кбайта. Регистры общего назначения

Условное графическое обозначение K1801BM1, KP1801BM1

(РОН) используются в качестве индексных и накопительных регистров автоинкрементной и автодекрементной адресаций. Представление чисел: дополнительный код с фиксированной запятой. Система команд: безадресная, одноадресная и двухадресная.

Система команд МП

№ пп	Обозначение	Код	Наименование команды
1	HALT	000000	останов
2	WAIT	000001	ожидание
3	PTI	000002	возврат из прерывания
4	BPT	000003	прерывание для отладки
5	IOT	000004	прерывание для ввода/вывода
6	RESET	000005	сброс
7	RTT	000006	возврат из прерывания
8	JMP	0001DD	безусловная передача
9	RTS	0002OR	возврат из подпрограммы
10	JSR	004RDD	обращение к программе
11	EMT	104000 104377	командное прерывание

№ пп	Обозначение	Код	Наименование команды
12	TRAP	104400 104777	командное прерывание
13	NOP	0000240	нет операции
14	CLC	000241	очистка C
15	CLV	000242	очистка V
16	CLZ	000244	очистка Z
17	CLN	000250	очистка N
18	SEC	000261	очистка C
19	SEV	000262	установка V
20	SEZ	000264	установка Z
21	SEN	000270	установка N
22	SCC	000277	установка N, Z, V, C
23	CCC	000257	очистка N, Z, V, C
24	SWAB	0003DD	перестановка байтов
25 ^x	CLR(B)	^x 050DD	очистка
26 ^x	COM(B)	^x 051DD	инвертирование
27 ^x	INC(B)	^x 052DD	прибавление единицы
28 ^x	DEC(B)	^x 053DD	вычитание единицы
29 ^x	NEG(B)	^x 054DD	инвертирование и увеличение на единицу
30 ^x	ADC(B)	^x 055DD	прибавление переноса
31 ^x	SBS(B)	^x 056DD	вычитание переноса
32 ^x	TST(B)	^x 057DD	проверка
33 ^x	ROR(B)	^x 060DD	цикл. сдвиг вправо
34 ^x	ROL(B)	^x 061DD	цикл. сдвиг вправо
35 ^x	ASR(B)	^x 062DD	арифм. сдвиг вправо
36 ^x	ASL(B)	^x 063DD	арифм. сдвиг вправо
37 ^x	MARK	0064NN	восстановление SP
38	SXT	067DD	расширение знака
39	MTPS	1064DD	запись СПП
40	MFPS	1067DD	чтение СПП
41 ^x	MOV(B)	^x 1SSDD	пересылка
42 ^x	CMP(B)	^x 2SSDD	сравнение
43 ^x	BIT(B)	^x 3SSDD	проверка разрядов
44 ^x	BIC(B)	^x 4SSDD	очистка разрядов
45 ^x	BIS	^x 5SSDD	логическое «или»
46	XOR	074RD	исключающее «или»
47	ADD	06SSDD	сложение
48	SUB	16SSDD	вычитание
49	BR	0004000+XXX	ветвление безусловное
50	BNE	0010000+XXX	ветвление, если = 0
51	BEQ	00140000+XXX	ветвление, если = 0
52	BGE	00200000+XXX	ветвление, если ≥ 0
53	BLT	00240000+XXX	ветвление, если < 0
54	BGT	00300000+XXX	ветвление, если > 0

№ пп	Обозначение	Код	Наименование команды
55	BLE	00340000+XXX	ветвление, если ≤ 0
56	SOB	077RNN	вычитание единицы и ветвление
57	BPL	100000+XXX	ветвление, если плюс
58	BMI	100400+XXX	ветвление, если минус
59	BHI	101000+XXX	ветвление, если больше
60	BLOS	101400+XXX	ветвление, если меньше
61	BVC	102000+XXX	ветвление, если нет переполнения
62	BVS	102400+XXX	ветвление, если переполнение
63	BCC	103000+XXX	ветвление, если нет переноса
64	BCS	103400+XXX	ветвление, если перенос
65	ПУСК	000012	пуск
66	ШАГ	000016	шаг
67	BHIS	103000+XXX	ветвление, если больше или равно
68	BLO	103400+XXX	ветвление, если меньше
69	MUL	070RSS	умножение

Примечание. Знак х имеет значение «0» для команд с полными словами и «1» — для байтовых команд. Команда «MUL» реализована в микросхеме K1801BM1B.

При описании команд используются следующие обозначения:

B — байтовые команды;

SS — поле адресации операнда источника;

DD — поле адресации операнда приемника;

XXX — смещение (8 разрядов);

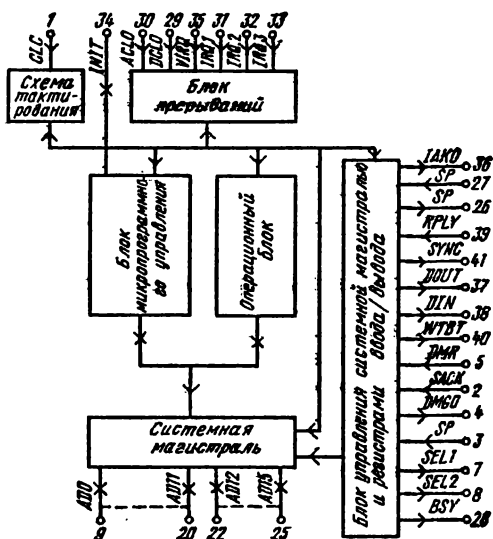
NN — смещение (6 разрядов);

R — регистр общего назначения.

Содержат 200 000 интегральных элементов. Корпус типа 249.42-5, масса не более 4 г.

Назначение выводов: 1 — вход синхронизации \overline{CLC} ; 2 — вход подтверждения выборки \overline{SACK} ; 3, 6, 26, 27 — резервные \overline{SP} ; 4 — выход предоставления прямого доступа к памяти \overline{DMGO} ; 5 — вход требования прямого доступа к памяти \overline{DMR} ; 7, 8 — выходы выборки регистров 1 и 2 ввода/вывода $\overline{SEL1}$, $\overline{SEL2}$; 9...20, 22...25 — входы выходы разрядов адреса данных $\overline{AD0...AD15}$; 21 — общий; 28 — выход сигнала занятости канала \overline{BSY} ; 29 — вход аварии источника питания \overline{DCLO} ; 30 — вход аварии сетевого питания \overline{ACLO} ; 31...33 — входы запросов 1, 2 и 3 радиального прерывания $\overline{IRQ1...IRQ3}$; 34 — вход/выход установки исходного состояния \overline{INIT} ; 35 — вход требования прерывания \overline{VIRQ} ; 36 —

выход предоставления прерывания \overline{IAKO} ; 37 — выход вывода данных (запись данных) \overline{DOUT} ; 38 — выход ввода данных (чтение данных) \overline{DIN} ; 39 — вход синхронизации пассивного устройства (ответ) \overline{RPLY} ; 40 — выход вывода байта (запись/байт) \overline{WTBT} ; 41 — вход синхронизации активного устройства (обмен) \overline{SYNC} ; 42 — напряжение питания.



Структурная схема К1801ВМ1, КР1801ВМ1

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Входное напряжение низкого уровня	≤ 0,7 В
Входное напряжение высокого уровня	≥ 2,2 В
Выходное напряжение низкого уровня при $U_{\text{п}} = 4,5 \text{ В}$, $I_{\text{вых}} = 3,2 \text{ мА}$	≤ 0,5 В
Выходное напряжение высокого уровня при $U_{\text{п}} = 4,5 \text{ В}$, $I_{\text{вых}} = -0,2 \text{ мА}$	≥ 2,4 В
Ток утечки на входе	≤ 1 мкА
Ток утечки на выходе при $U_{\text{п}} = 5,5 \text{ В}$,	≤ 50 мкА
Ток потребления $U_{\text{п}} = 5,25 \text{ В}$, $f_{\text{T}} = 0,1 \text{ МГц}$	≤ 200 мА
Потребляемая мощность	≤ 1,2 Вт
Время перехода при включении	≤ 50 нс
Выходная емкость	≤ 15 пФ
Входная емкость	≤ 10 пФ

Время перехода при включении	≤ 50 нс
Число РОН	8
Число линий запросов на прерывание	4
Адресное пространство	64 кбайт
Тактовая частота:	
K1801BM1A, KP1801BM1A	≤ 4,7 МГц
K1801BM1Б, KP1801BM1Б	≤ 3,5 МГц
K1801BM1B, KP1801BM1B	≤ 2,5 МГц
Максимальное быстродействие выполнения двух команд сложения в составе ЭВМ при регистровом методе адресации и выборе из памяти не более чем 400 нс	≤ 500·10 ³ опер/с
Количество команд	69
Время выполнения операции сложение-вычитание	2 мкс

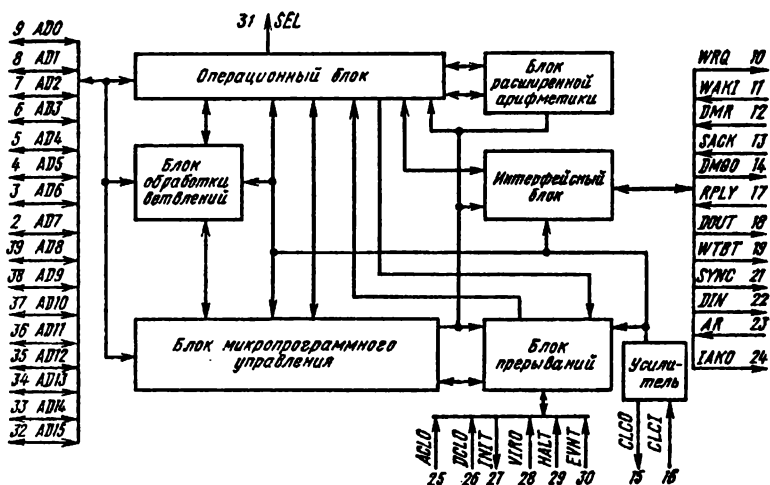
Предельно допустимые режимы эксплуатации

Напряжение питания	4,79...5,25 В
Напряжение входного сигнала	0... $U_{п}$ В
Значение статического потенциала	100 В
Тактовая частота	0,1...5 МГц
Емкость нагрузки	≤ 100 пФ
Температура окружающей среды	-10...+70° С

КМ1801BM2А, КМ1801BM2Б, КР1801BM2А, КР1801BM2Б

Микросхемы представляют собой однокристалльный 16-разрядный микропроцессор (дальнейшее развитие К1801BM1). Обладают встроенной логической схемой обращения в область адресного пространства от 160000 до 163777. Наряду с синхронной адресной частью обмена по системной магистрали имеют возможность асинхронной работы при передаче адреса. Виды адресации: регистровая, косвенно — регистровая, автоинкрементная, косвенно — автоинкрементная, автодекрементная, косвенно — автодекрементная, индексная, косвенно — индексная. Системный канал: совмещенная по адресам и данным шина. В состав ИС входят операционный блок (для вычисления адреса и его временного хранения в регистрах адреса; приема данных и их хранения в регистрах; выполнения арифметических и логических операций между регистрами и между регистрами и константами; выдачи данных в системную магистраль; формирования адресов векторов прерываний; формирования состояний); блок микропрог-

раммного управления БМУ (для выработки последовательности микрокоманд при выполнении команды на основе принятого кода команды); блок расширенной арифметики (для аппаратной поддержки выполнения команд умножения, деления и параметрического сдвига); блок прерываний (для приема и предварительной обработки сигналов прерывания, аппаратной поддержки выполнения команды RESET); блок обработки условий ветвления (для выработки управляющего сигнала ветвления ВТВ, поступающего на БМУ для его управления на основе кода команды и признаков ветвления); интерфейсный блок (для организации обменов между МП и устройствами на системной магистрали).

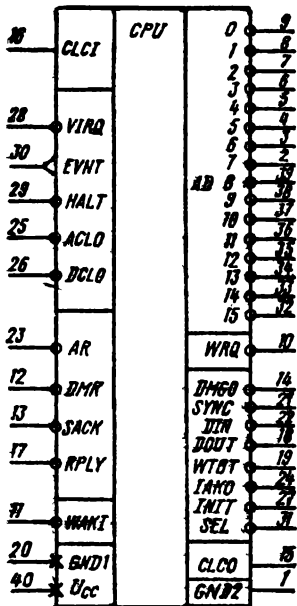


Структурная схема KM1801BM2, KP1801BM2

По сравнению с K1801BM1 ИС KM1801BM2, KP1801BM2 могут выполнять дополнительные команды расширенной арифметики (умножение, деление, сдвиг на N разрядов одного слова, сдвиг на N разрядов двойного слова, сложение с плавающей запятой, вычитание с плавающей запятой, умножение и деление с плавающей запятой). Команды с плавающей запятой выполняются на программном уровне с помощью ПЗУ KP1801PE2.

Содержат 112 000 интегральных элементов. Корпус типа 2123.40-6, масса не более 10 г и 2123.40-2, масса не более 6,5 г.

Назначение выводов: 1 — общий вывод 1; 2...9 — входы/выходы 7...0 разрядов адреса — данных системной магистрали AD7...AD0; 10 — выход резервный «запрос окна» WRQ; 11 — вход резервный «разрешение окна» WAKI; 12 — вход сигнала «запрос



Условное графическое обозначение КМ1801ВМ2, КР1801ВМ2

на прямой доступ к памяти» DMR; 13 — вход сигнала «подтверждение разрешения прямого доступа к памяти» SACK; 14 — выход сигнала «разрешение на прямой доступ к памяти» DMGO; 15 — выход тактового импульса CLCO; 16 — вход тактового импульса CLCI; 17 — вход сигнала «ответ внешнего устройства» RPLY; 18 — выход сигнала «вывод данных» (сопровождение записи) DOUT; 19 — выход сигнала управление запись — байт» WTBT; 20 — общий вывод 2; 21 — выход сигнала «синхронизация обмена» SYNS; 22 — выход сигнала «сопровождение чтения» DIN; 23 — вход сигнала «адрес принят» AR; 24 — выход сигнала «разрешение прерывания» JAKO; 25 — вход сигнала «авария сетевого питания» ASLO; 26 — вход сигнала «авария источника питания» DCLO; 27 — выход сигнала «установка внешних устройств» INIT; 28 — вход сигнала «запрос на векторное прерывание» VIRQ; 29 — вход сигнала «переход в пультовый режим» HALT; 30 — вход сигнала «прерывание от таймера» EVNT; 31 — выход сигнала «обращение к системной памяти — чтение порта» SEL; 32...39 — входы/выходы 15...8 разрядов адреса данных системной магистрали AD15...AD8; 40 — напряжение питания.

режим» HALT; 30 — вход сигнала «прерывание от таймера» EVNT; 31 — выход сигнала «обращение к системной памяти — чтение порта» SEL; 32...39 — входы/выходы 15...8 разрядов адреса данных системной магистрали AD15...AD8; 40 — напряжение питания.

Система команд МП

№ пп	Обозначение	Наименование команды	Код
1	CLR(B)	Очистка	*050DD
2	COM(B)	Инвертирование	*051DD
3	INC(B)	Прибавление единицы	*052DD
4	DEC(B)	Вычитание единицы	*053DD
5	NEG(B)	Изменение знака	*054DD
6	TST(B)	Проверка	*057DD
7	ASR(B)	Арифметический сдвиг вправо	*062DD
8	ASL(B)	Арифметический сдвиг влево	*063DD
9	ROR(B)	Циклический сдвиг вправо	*060DD
10	ROL(B)	Циклический сдвиг влево	*061DD

№ пп	Обозначение	Наименование команды	Код
11	ADC(B)	Прибавление переноса	*055DD
12	SBC(B)	Вычитание переноса	*056DD
13	SXT	Расширение знака	0067DD
14	SWAB	Перестановка байтов	0003DD
15	MFPS	Чтение ССП	1067DD
16	MTPS	Запись ССП	1064SS
17	MOV(B)	Пересылка	*1SSDD
18	CMP(B)	Сравнение	*2SSDD
19	ADD	Сложение	06SSDD
20	SUB	Вычитание	16SSDD
21	BIT(B)	Проверка разрядов	*3SSDD
22	BIC(B)	Очистка разрядов	*4SSDD
23	BIS(B)	Логическое сложение	*5SSDD
24	XOR	Исключающее ИЛИ	074RDD
25	BR	Ветвление безусловное	000400-000777
26	BNE	Ветвление, если не равно (нулю)	001000-001377
27	BEQ	Ветвление, если равно (нулю)	001400-001777
28	BPL	Ветвление, если плюс	100000-100377
29	BMI	Ветвление, если минус	101400-100777
30	BVC	Ветвление, если нет арифметического переполнения	102000-102377
31	BVS	Ветвление, если арифметическое переполнение	102400-102777
32	BCC, BHIS	Ветвление, если больше или равно	103000-103377
33	BCS, BLO	Ветвление, если меньше	103400-103777
34	BGE	Ветвление, если больше или равно (нулю)	002000-002377
35	BLT	Ветвление, если меньше (нуля)	002400-002777
36	BGT	Ветвление, если больше (нуля)	003000-003377
37	BLE	Ветвление, если меньше или равно (нулю)	003400-003777
38	BHI	Ветвление, если больше	101000-101377
39	BLOS	Ветвление, если меньше или равно	101400-101777
40	JMP	Безусловный переход	0001DD
41	JSR	Обращение к подпрограмме	004RDD
42	RTS	Возврат из подпрограммы	00020R
43	MARK	Восстановление УС	0064NN
44	SOB	Вычитание единицы и ветвление	077RNN
45	EMT	Командное прерывание для системных программ	104000-104377
46	TRAP	Командное прерывание	104400-104777
47	IOT	Командное прерывание для ввода-вывода	000004
48	BPT	Командное прерывание для отладки	000003
49	RTI	Возврат из прерывания	000002

№ пп	Обозначение	Наименование команды	Код
50	RTT	Возврат из прерывания	000006
51	HALT	Останов	000000
52	WAIT	Ожидание	000001
53	RESET	Сброс внешних устройств	000005
54	CLN	Очистка N	000250
55	CLZ	Очистка Z	000244
56	CLV	Очистка V	000242
57	CLC	Очистка C	000241
58	CCC	Очистка всех разрядов (N, Z, V, C)	000257
59	SEN	Установка N	000270
60	SEZ	Установка Z	000264
61	SEV	Установка V	000262
62	SEC	Установка C	000261
63	SCC	Установка всех разрядов (N, Z, V, C)	000277
64	NOP	Нет операции	000240
65	MUL	Умножение	070RSS
66	DIV	Деление	071RSS
67	ASH	Сдвиг на N разрядов одного слова	072RSS
68	ASHC	Сдвиг на N разрядов двойного слова	073RSS
69	ПУСК	Спецкоманда	000012
70	ШАГ	Спецкоманда	000016
71	ЧПТ	Спецкоманда	000020
72	ЧЧП	Спецкоманда	000021
73	ЧКСК	Спецкоманда	000022
74	ЧКСП	Спецкоманда	000024
75	ЗЧП	Спецкоманда	000031
76	ЗКСК	Спецкоманда	000032
77	ЗКСП	Спецкоманда	000034

Примечание. Команды FADD, FMUL, FSUB, FDIV, а также команды пульта-вого терминала реализуются при помощи внешнего ПЗУ. Знак x имеет значение «0» для команд с полными словами и «1» — для байтовых команд.

При описании команд используются следующие обозначения:

SS — поле адресации операнда источника;

DD — поле адресации операнда приемника;

ССП — слово состояния процессора;

УС — указатель стека;

N — 3-й разряд СПП; Z — 2-й разряд СПП; V — 1-й разряд СПП; C — 0-й разряд СПП; R — номер регистра; B — байтовая команда.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня при $U_{\text{п}}=4,75 \text{ В} \pm 1\%$ и $I_{\text{вых}}=3,2 \text{ мА} \pm 2\%$	≤ 0,45 В
Выходное напряжение высокого уровня при $U_{\text{п}}=4,75 \text{ В} \pm 1\%$ и $I_{\text{вых}}=-0,2 \text{ мА} \pm 15\%$	≥ 2,45 В
Входное напряжение низкого уровня при $U_{\text{п}}=5,25 \text{ В} \pm 1\%$ (КМ1801ВМ2Б), $U_{\text{п}}=4,75 \text{ В} \pm 1\%$ (КМ1801ВМ2А)	≤ 0,7 В
Входное напряжение высокого уровня при $U_{\text{п}}=5,25 \text{ В} \pm 1\%$ (КМ1801ВМ2Б), $U_{\text{п}}=4,75 \text{ В} \pm 1\%$ (КМ1801ВМ2А)	≥ 2,2 В
Ток потребления при $U_{\text{п}}=5,25 \text{ В} \pm 1\%$	≤ 325 мА
Ток утечки на входе при $U_{\text{п}}=5,25 \text{ В} \pm 1\%$	≤ 1 мкА
Ток утечки на выходе при $U_{\text{п}}=5,25 \text{ В} \pm 1\%$	≤ 10 мкА
Максимальная тактовая частота функционирования при $C_{\text{н}}=50 \text{ пФ} \pm 20\%$:	
при $U_{\text{п}}=4,75 \text{ В} \pm 1\%$ (КМ1801ВМ2А)	≥ 10 МГц
при $U_{\text{п}}=5,25 \text{ В} \pm 1\%$ (КМ1801ВМ2Б)	≥ 8 МГц
Система команд	СМ ЭВМ
Количество команд	77
Максимальный объем адресуемой памяти	128 кбайт
Число РОИ	8
Времена выполнения команд при регистровом методе адресации:	
команды типа «сложение»:	
на тактовой частоте 10 МГц	1 мкс
на тактовой частоте 8 МГц	1,2 мкс
команды типа «умножение»:	
на тактовой частоте 10 МГц	10 мкс
на тактовой частоте 8 МГц	12 мкс
команды типа «деление»:	
на тактовой частоте 10 МГц	12 мкс
на тактовой частоте 8 МГц	14,5 мкс

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Значения статического потенциала	≤ 100 В
Максимальное напряжение, прикладываемое к выходу	$U_{\text{п}} \cdot \text{В}$
Входное напряжение высокого уровня	2,2...5,25 В
Входное напряжение низкого уровня	-0,5...+0,7 В
Выходной ток низкого уровня	≤ 5 мА

Выходной ток высокого уровня	$\leq -0,5 $ мА
Емкость нагрузки	≤ 100 пФ
Максимальное время фронта нарастания (спада) сигнала (на входе <i>CLC</i>)	150 нс
Температура окружающей среды	$-10...+70^{\circ}$ С

Рекомендации по применению

При хранении и транспортировке выводы ИС должны быть закорочены между собой. Оснастка и инструмент, необходимый для работы с ИС (антистатические браслеты или кольца, пинцеты), не имеющие цепей питания от сети, должны подключаться к заземленной клемме через резистор сопротивлением 1 МОм ($\pm 10\%$) посредством гибкого изолированного проводника. Температура жала паяльника должна быть не более 280° С, время касания каждого вывода не более 3 с, интервал между пайками соседних выводов не менее 3 с, расстояние от корпуса до края расплавленного припоя (по длине вывода) не менее 1 мм. Пайку необходимо начать с вывода питания.

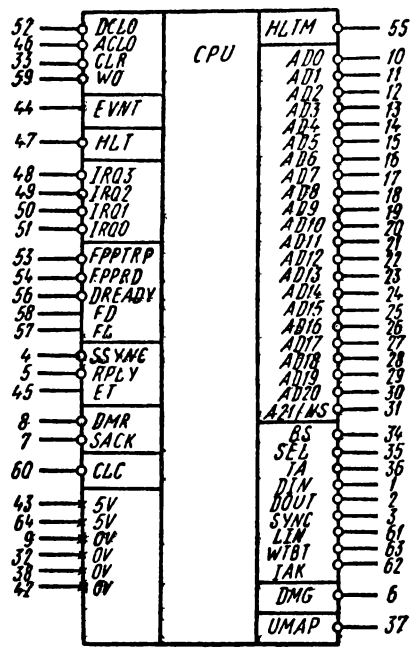
КМ1801ВМ3А, КМ1801ВМ3Б, КМ1801ВМ3В, КР1801ВМ3

Микросхемы представляют собой однокристалльный 16-разрядный микропроцессор. В состав ИС входят операционный блок; блок микропрограммного управления; блок прерываний; диспетчер памяти и блок управления системной магистральной. Диспетчер памяти обеспечивает расширение емкости адресуемой памяти с 64 до 256 кбайт или до 4 Мбайт; преобразование (трансляцию) виртуальных адресов в физические и защиту памяти от несанкционированного доступа в системах с разделением времени; использование различных областей адресов для режима пользователя и режима операционной системы. Имеют возможность подключения сопроцессора арифметики чисел с плавающей запятой (КН1801ВМ4). Система команд включает как команды ИС КМ1801ВМ2, так и дополнительные команды (засылка данных или команд в стек текущей моды по адресу предварительной моды; засылка данных или команды из стека текущей моды по адресу предварительной моды). Принцип управления — микропрограммный. Разрядность чисел и команд: 16 разрядов с возможностью представления и обработки 32-разрядных слов. Число команд: 72 с фиксированной запятой, 46 с плавающей запятой (при подключении КМ1801ВМ4). Число РОН: 8. Число линий запросов на прерывание: 4.

Содержат 200 000 интегральных элементов. Корпус типа 2136.64-1, масса не более 20 г.

Назначение выводов:
 1 — сигнал управления вводом данных; 2 — сигнал управления выводом данных; 3 — сигнал синхронизации обмена; 4 — сигнал синхронизации устройства; 5 — сигнал ответа приемника информации; 6 — сигнал разрешения прямого доступа к памяти; 7 — сигнал подтверждения запроса прямого доступа к памяти; 8 — сигнал запроса прямого доступа к памяти; 9 — сигнал разрешения преобразования адресов системной магистрали; 10...30 — 0...20 разряды адреса/данных системной магистрали; 31 — сигнал адрес/инструкция; 32 —

общий 1; 33 — сигнал установки; 34 — обращение к внешним устройствам; 35 — сигнал выборки при HLT моде; 36 — сигнал выдачи адреса; 37 — сигнал разрешения преобразования адреса; 38 — общий; 39...41 — свободные выходы; 42 — общий 2; 43 — напряжение питания; 44 — сигнал радиального прерывания; 45 — сигнал разрешения зависания; 46 — сигнал включения источника питания переменного напряжения; 47 — сигнал остановки; 48 — сигнал запроса на прерывание с приоритетом 7; 49 — сигнал запроса на прерывание с приоритетом 6; 50 — сигнал запроса на прерывание с приоритетом 5; 51 — сигнал запроса на прерывание с приоритетом 4; 52 — сигнал включения источника питания постоянного напряжения; 53 — сигнал прерывания; 54 — сигнал готовности; 55 — сигнал отладочного режима; 56 — сигнал готовности данных; 57 — признак двойной точности; 58 — признак длинного целого (вход сигнала двойной точности); 59 — сигнал включения; 60 — тактовый импульс; 61 — сигнал загрузки команды; 62 — сигнал разрешения запроса на прерывание; 63 — выход сигнала управления запись — байт; 64 — напряжение питания.



Условное графическое обозначение КМ1801ВМ3, КР1801ВМ3

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,45 В
Ток потребления	≤ 310 мА
Ток утечки на входе	≤ 1 мкА
Ток утечки на выходе	≤ 10 мкА
Максимальная тактовая частота функционирования	≥ 6 МГц
Потребляемая мощность	≤ 2 Вт
Входная (выходная) емкость	≤ 12 пФ
Производительность операций «регистр — регистр»:	
сложение в потоке	1,5·10 ⁶ опер/с
умножение	100·10 ³ опер/с
деление	50·10 ³ опер/с

Предельно допустимые режимы эксплуатации

Максимальное напряжение питания	5,25 В
Максимальное входное напряжение	5,25 В
Минимальное входное напряжение	0 В
Значение статического потенциала	100 В
Максимальная емкость нагрузки	60 пФ
Температура окружающей среды	-10...+70° С

КН1801ВМ4А, КН1801ВМ4Б, КН1801ВМ4В

Микросхемы представляют собой сопроцессор обработки чисел в формате с плавающей запятой. Совместно с КМ1801ВМ3 выполняют 46 команд над 32-, 64-разрядными числами, в том числе и команды преобразования из формата плавающей запятой в формат с фиксированной запятой и наоборот. При этом адресацию операндов осуществляет КМ1801ВМ3, а их обработку — КН1801 ВМ4.

ИС состоят из интерфейсного блока и ряда операционных: сдвига мантиссы, нормализации и денормализации мантисс, АЛУ мантиссы, обработки порядка и обработки знака. Включают шесть 64-разрядных РОН, 16-разрядный регистр слова состояния процессора, 4-разрядный регистр ошибки и 16-разрядный регистр адреса прерывания.

Содержат 52 000 транзисторов. Корпус типа Н-18.01-64.2В, масса не более 2,6 г.

Назначение выводов: 1...8 — разряды 8...15 адреса данных системной магистрали AD8...AD15; 9, 25, 33 — общие; 10, 11 — признаки двойной точности и двойного целого FD, FL; 12 — сигнал начала выполнения команды LIN; 13 — сигнал включения питания DCLO; 14 — сигнал прерывания FPPTRD; 15 — сигнал готовности FPPRD; 16 — сигнал приема команды NS; 17 — сигнал готовности данных DREADY; 18 (20) — сигнал управления вводом (выводом) данных DIN (DOUT); 19 — сигнал ответа приемника информации RPLY; 21 — сигнал подтверждения запроса прямого доступа SACK; 22, 23 — сигнал синхронизации обмена устройства SYNC, SSYNC; 24 — тактовый импульс CLC; 25...29, 31, 32, 34...41, 43...55 — свободные; 30 — напряжение питания; 56...64 — разряды 0...7 адреса данных системной магистрали AD0...AD7.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,45 В
Ток потребления	≤ 320 мА
Потребляемая мощность	≤ 2 Вт
Тактовая частота:	
KH1801BM4A	8 МГц
KH1801BM4Б	6 МГц
KH1801BM4В	4 МГц
Время выполнения операций:	
сложение — вычитание чисел	
с плавающей запятой 32/64	10/10 мкс
умножение чисел с плавающей запятой 32/64	8,5/11 мкс

К1801ВП1, КР1801ВП1

Микросхемы представляют собой базовый матричный кристалл (БМК), содержащий 2000 вентиляей. Состоит из внутренней и периферийной части. Внутренняя часть представляет собой матрицу 13 × 40, содержащую 2 ряда по 40 усилительных матричных ячеек (МБЯ) для реализации усилительных функций. Каждая МБЯ содержит 10 транзисторов. Усилительная МБЯ содержит 4 транзистора. Периферийная часть представляет собой периферийную базовую ячейку, содержащую 20 транзисторов и контактную площадку, что позволяет осуществить 40 входов/выходов. БИС на основе БМК позволяют заменить 60 ИС малой и средней степени интеграции. Корпус типа 2204.42-1, масса не более 5 г.

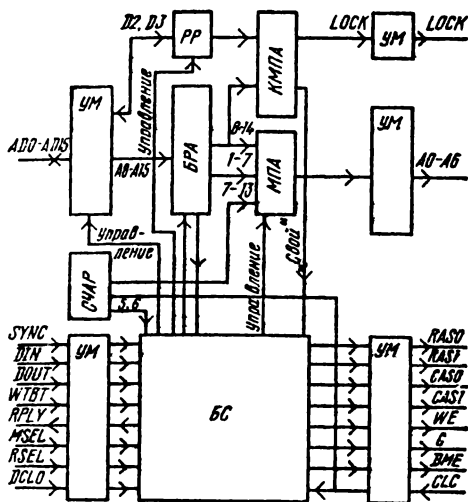
Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ 2,7 В
Входное напряжение низкого уровня	≤ 0,6 В
Входное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 180 мА
Входной ток утечки при низком (высоком) уровне	≤ 1 мкА
Выходной ток утечки при низком (высоком) уровне	≤ 5 мкА
Потребляемая мощность	≤ 0,95 Вт
Среднее время задержки на логический элемент при нагрузке на 2 входа	5 нс
Максимальная входная частота	8 МГц
Емкость выхода	≤ 15 пФ
Емкость входа	≤ 10 пФ

К1801ВП1-030, КР1801ВП1-030

Микросхемы представляют собой устройство управления (контроллер) ОЗУ динамического типа, выполненного на основе ИС К565РУ3 и КР565РУ6. ИС выполняют прием, хранение и преобразование адреса для накопителя ОЗУ; регенерацию памяти; связь накопителя ОЗУ и буферного регистра данных с каналом

передачи информации ЭВМ; специальные функции управления системными областями памяти при работе с К1801ВМ1. В состав ИС входят: усилитель мощности УМ (для развязки и усиления мощности); счетчик адресов регенерации СЧАР, буферный регистр адреса БРА (для хранения адреса, подаваемого по системной магистрали); мультиплексор адресов МПА (для пораздельного во времени выдачи адреса



Структурная схема К1801ВП1-030, КР1801ВП1-030

ОЗУ); регистр режима РР (для дублированного хранения признаков режима работы К1801ВМ1 «останов» и «расширенная арифметика»); компаратор адресов КМПА (для выработки сигнала блокировки LOCK, служащего для выборки областей адресов из системного ПЗУ процессора и блокировки этих же областей в адресном пространстве внешних устройств); блок синхронизации БС (вырабатывает сигналы управления внутренними узлами, матрицей ОЗУ, внешним буферным регистром данных).

Регенерация (восстановление) информации в памяти динамического типа производится по принципу: один цикл регенерации по одному адресу строки в течение периода, равного 64 периодам тактового сигнала *GLC* (15,6 мкс).

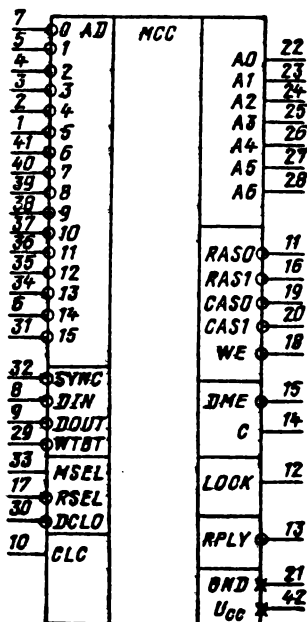
Цикл чтения из памяти возможен при сигнале *SYNC*, фиксирующем адрес обращения $AD_0...AD_{15}$ в БРА, при сигнале *MSEL*; при отсутствии сигнала \overline{WTBT} в адресной части; при отсутствии очередного цикла регенерации памяти. Цикл записи в память возможен при сигнале *SYNC*, фиксирующем адрес обращения $AD_0...AD_{15}$ в БРА, сигналах *MSEL*, \overline{WTBT} , который является признаком записи, сигнале *DOUT*, отсутствии очередного цикла регенерации памяти. Сигнал

блокирования *LOCK* вырабатывается в фазе выдачи адреса (задержка появления *LOCK* относительно момента выдачи адреса на системную магистраль не более 100 нс).

ИС приходят в состояние готовности за время, соответствующее длительности прохождения семи синхронизирующих импульсов (*CLC*).

Корпус типа 429.42-5, 2204.42-3, масса не более 5 г.

Назначение выводов: 1, 2, 5...7 — входы разрядов 5, 4, 1, 14, 7 системной магистрали $AD_5, AD_4, AD_1, AD_{14}, AD_0$; 3, 4 — входы/выходы 3, 2 разрядов системной магистрали AD_3, AD_2 ; 8 — вход сигнала чтение данных \overline{DIN} ; 9 — вход сигнала запись данных \overline{DOUT} ; 10 — вход сигнала синхронизации *CLC*; 11, 16 — выходы сигнала сопровождения адреса строки накопителя (полублок 1,



Условное графическое обозначение К1801ВР1-030, КР1801ВР1-030

полублок 2) $\overline{RAS0}$, $\overline{RAS1}$; 12 — выход сигнала блокировки \overline{LOCK} ; 13 — выход сигнала ответ \overline{RPLY} ; 14 — выход сигнала стробирования записи в буферный регистр данных \overline{C} ; 15 — выход сигнала выборки данных памяти \overline{DME} ; 17 — вход сигнала выборки регистра режима \overline{RSEL} ; 18 — выход сигнала сопровождения записи в накопитель ОЗУ \overline{WE} ; 19 — вход сигнала сопровождения адреса колонки накопителя (младший байт) $\overline{CAS0}$; 20 — выход сигнала сопровождения адреса колонки накопителя (старший байт) $\overline{CAS1}$; 21 — общий; 22...28 — выходы 0...6 разрядов адреса на матрицу накопителя ОЗУ $\overline{A0}$... $\overline{A6}$; 29 — вход сигнала запись/байт \overline{WTBT} ; 30 — вход сигнала авария источника питания \overline{DCLO} ; 31, 34...41 — входы 15, 13...6 разрядов системной магистрали $\overline{AD15}$, $\overline{AD13}$... $\overline{AD6}$; 33 — вход сигнала выборка памяти \overline{MSEL} ; 42 — напряжение питания.

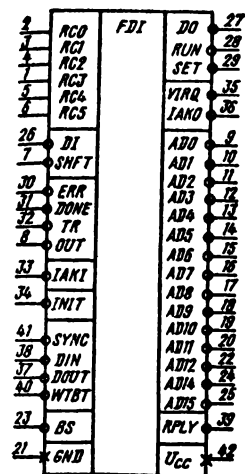
Электрические параметры

Номинальное напряжение питания	5 В $\pm 5\%$
Выходное напряжение низкого уровня при $U_{\text{п}} = 4,75$ В, $I_{\text{вых}}^0 = 3,2$ мА	$\leq 0,4$ В
Выходное напряжение высокого уровня при $U_{\text{п}} = 4,75$ В, $I_{\text{вых}}^1 = -1$ мА	$\geq 2,4$ В
Ток потребления при $U_{\text{п}} = 5,25$ В	≤ 180 мА
Ток утечки на входе при напряжении низкого (высокого) уровня	≤ 1 мкА
Ток утечки на выходе при напряжении низкого (высокого) уровня	≤ 5 мкА
Входная емкость	≤ 10 пФ
Выходная емкость	≤ 15 пФ

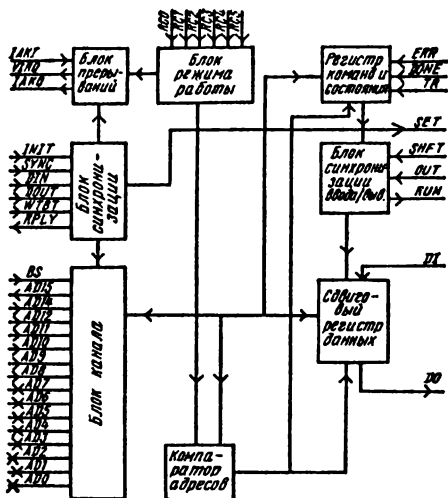
К1801ВП1-033, КР1801ВП1-033

Микросхемы представляют собой многофункциональное устройство и могут работать в режимах: интерфейса накопителя на гибких магнитных дисках (НГМД); контроллера интерфейса параллельного ввода/вывода; контроллера байтового параллельного интерфейса. Совместно с К1801ВП1-034, КР1801ВП1-034 используются для организации интерфейсного устройства 16-разрядного программированного параллельного ввода/вывода и интерфейсного устройства байтового параллельного ввода/вывода, а также как самостоятельное интерфейсное устройство НГМД.

Установка ИС в режим интерфейса НГМД производится подачей на выходы $\overline{RC0}$... $\overline{RC3}$ напряжения высокого уровня. ИС осуществляют передачу информации между процессором и контроллером НГМД с помощью регистра команд и состояния и регистра



Условное графическое обозначение К1801ВР1-033 в режиме интерфейса НГМД



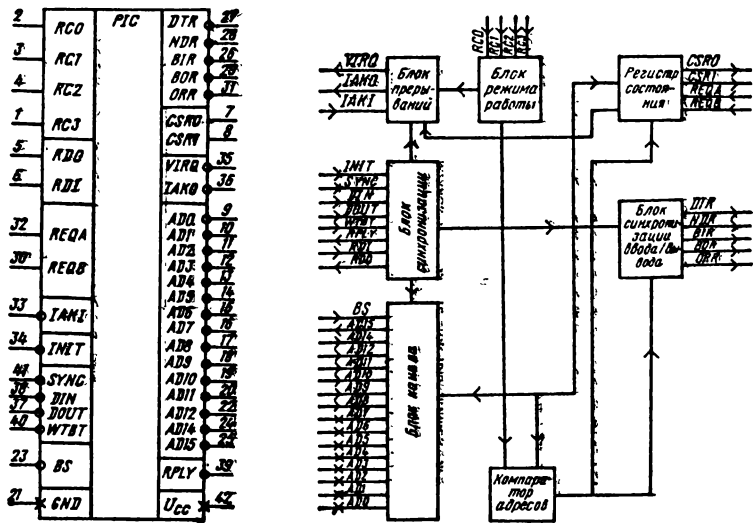
Структурная схема К1801ВР1-033 в режиме интерфейса НГМД

данных. Эти регистры считываются и загружаются программно. С помощью выводов *RC4* и *RC5* можно переадресовать регистры микросхем. Соответственно меняются адреса векторов прерываний. Установка ИС в режим контроллера интерфейса параллельного ввода/вывода производится подачей определенных уровней напряжений на выводы *RC0...RC3*. Помимо выбора режима работы комбинации напряжений на выводах *RC0...RC3* осуществляют переадресацию регистров и векторов прерываний. ИС осуществляют прием и передачу информации с помощью регистра состояния, регистра приемника и регистра источника. Регистры приемника и источника выполнены на двух К1801ВР1-034.

Установка ИС в режим контроллера байтового параллельного интерфейса производится подачей определенных уровней напряжения на выводы *RC0...RC2*. Помимо выбора режима работы комбинации напряжений на выводах *RC0...RC2* осуществляют переадресацию регистров и векторов прерываний.

ИС осуществляют прием и передачу информации с помощью регистров состояния источника и приемника. Регистры источника и приемника выполнены на одной ИС К1801ВР1-034. Корпус типа 429.42-5, 2204.42-5, масса не более 5 г.

Назначение выводов в режиме накопителя на гибких магнитных дисках: 1 — вход «Выбор режима 3» *RC3*; 2 — вход «Выбор режима 0» *RC0*; 3 — вход «Выбор режима 1» *RC1*; 4 — вход «Вы-

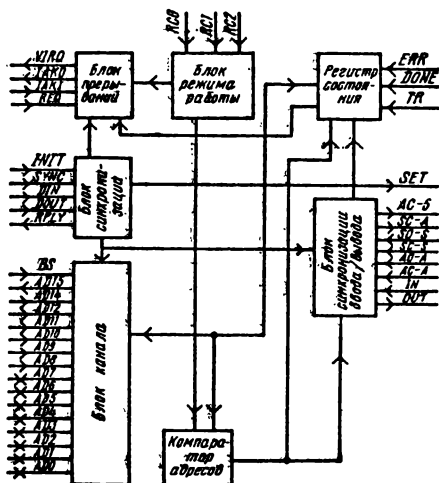
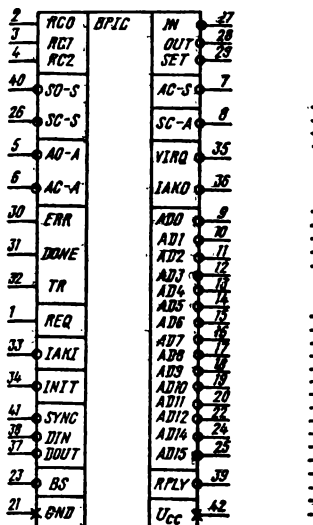


Условное графическое обозначение K1801BF11-033 в режиме контроллера интерфейса параллельного ввода/вывода

Структурная схема K1801BF11-033 в режиме контроллера интерфейса параллельного ввода/вывода

бор режима. 2» RC2; 5—вход «Выбор режима 4» RC4; 6—вход «Выбор режима 5» RC5; 7—вход «Сдвиг данных» SHIFТ; 8—вход «Вывод данных» OUF; 9..20—входы-выходы каналов AD0...AD7; 21—общий; 22, 24, 25—входы каналов AD12, AD14, AD15; 23—вход канала «Внешнее устройство» BS; 26—вход «Данные» Df; 27—выход «Данные» DO; 28—выход «Пуск» RUN; 29—выход «Начальная установка» SET; 30—вход «Ошибка» ERR; 31—вход «Завершено» DONE; 32—вход «Требование передачи» TR; 33—вход канала «Разрешение прерывания» IAKI; 34—вход канала «Сброс» INNT; 35—выход канала «Запрос прерывания» VIRQ; 36—выход канала «Разрешение прерывания» IAKO; 37—вход канала «Вывод данных» DOUT; 38—вход канала «Вывод данных» DIN; 39—выход канала «Ответ» RPLY; 40—вход канала «Запись-байт» WTBT; 41—вход канала «Обмен»; SYNC; 42—напряжение питания.

Назначение выводов в режиме контроллера интерфейса параллельного ввода-вывода: 1...4—входы «Выбор режима 3, 0, 1, 2» RC3, RC0, RC1, RC2; 5—выход «Задержка ответа» RDO; 6—выход «Задержка ответа» RDI; 7—выход регистра состояния PC0 CSRO; 8—выход регистра состояния PC1 CSRI; 9, 10—входы-выходы каналов AD0, AD1; 11...13—входы-выходы кана-



Условное графическое обозначение К1801BP1-033 в режиме контроллера байтового параллельного интерфейса

Структурная схема К1801BP1-033 в режиме контроллера байтового параллельного интерфейса

лов $\overline{AD2}$, $\overline{AD3}$, $\overline{AD4}$; 14...16 — входы-выходы каналов $\overline{AD5}$... $\overline{AD7}$; 17...20 — входы каналов $\overline{AD8}$... $\overline{AD11}$; 21 — общий; 22, 24, 25 — входы каналов $\overline{AD12}$, $\overline{AD14}$, $\overline{AD15}$; 23 — вход канала «Внешнее устройство» \overline{BS} ; 26 — выход «Вывод старшего байта» $\overline{B1R}$; 27 — выход «Ввод данных» \overline{DTR} ; 28 — выход «Вывод данных» \overline{NDR} ; 29 — выход «Вывод младшего байта» \overline{BOR} ; 30 — вход «Требование В» \overline{REQB} ; 31 — выход «Чтение выходного регистра» \overline{ORR} ; 32 — вход «Требование А» \overline{REQA} ; 33 — вход канала «Разрешение прерывания» \overline{IAKI} ; 34 — вход канала «Сброс» \overline{INIT} ; 35 — выход канала «Запрос прерывания» \overline{VIRQ} ; 36 — выход канала «Разрешение прерывания» \overline{IAKO} ; 37 — вход канала «Вывод данных» \overline{DOUT} ; 38 — вход канала «Ввод данных» \overline{DIN} ; 39 — выход канала «Ответ» \overline{RPLY} ; 40 — вход канала «Запись-байт» \overline{WRBT} ; 41 — вход канала «Обмен» \overline{SYNC} ; 42 — напряжение питания.

Назначение выводов в режиме контроллера байтового параллельного интерфейса: 1 — вход «Требование» \overline{REQ} ; 2 — вход «Выбор режима 0» $\overline{RC0}$; 3 — вход «Выбор режима 1» $\overline{RC1}$; 4 — вход «Выбор режима 2» $\overline{RC2}$; 5 — вход «Готовность приемника» $\overline{AO-A}$; 6 — вход «Запрос приемника» $\overline{AC-A}$; 7 — выход «Запрос источника» $\overline{AC-S}$; 8 — выход «Строб приемника» $\overline{SC-A}$; 9 — вход-выход канала \overline{ADD} ; 10...14 — входы каналов

$\overline{AD0} \dots \overline{AD5}$; 15...20 — входы-выходы каналов $\overline{AD6} \dots \overline{AD11}$; 21 — общий; 22, 24, 25 — входы каналов $\overline{AD12}$, $\overline{AD14}$, $\overline{AD15}$; 23 — вход канала «Внешнее устройство» \overline{BS} ; 26 — вход «Строб источника» $\overline{SC-S}$; 27 — выход «Ввод данных» \overline{IN} ; 28 — выход «Вывод данных» \overline{OUT} ; 29 — выход «Начальная установка» \overline{SET} ; 30 — вход «Ошибка» \overline{ERR} ; 31 — вход «Завершено» \overline{DONE} ; 32 — вход «Требование передачи» \overline{TR} ; 33 — вход канала «Разрешение прерывания» \overline{IAKI} ; 34 — вход канала «Сброс» \overline{INIT} ; 35 — выход канала «Запрос прерывания» \overline{VIRQ} ; 36 — выход канала «Разрешение прерывания» \overline{IAKO} ; 37 — вход канала «Вывод данных» \overline{DOUT} ; 38 — вход канала «Ввод данных» \overline{DIN} ; 39 — выход канала «Ответ» \overline{RPLY} ; 40 — вход канала «Готовность источника» $\overline{SO-S}$; 41 — вход канала «Обмен» \overline{SYNC} ; 42 — напряжение питания.

Электрические параметры

Выходное напряжение низкого уровня $\leq 0,4$ В
 Выходное напряжение высокого уровня $\geq 2,5$ В
 Ток утечки низкого (высокого) уровня ≤ 1 мкА
 Ток потребления при $U_{п} = 5,25$ В ≤ 180 мА

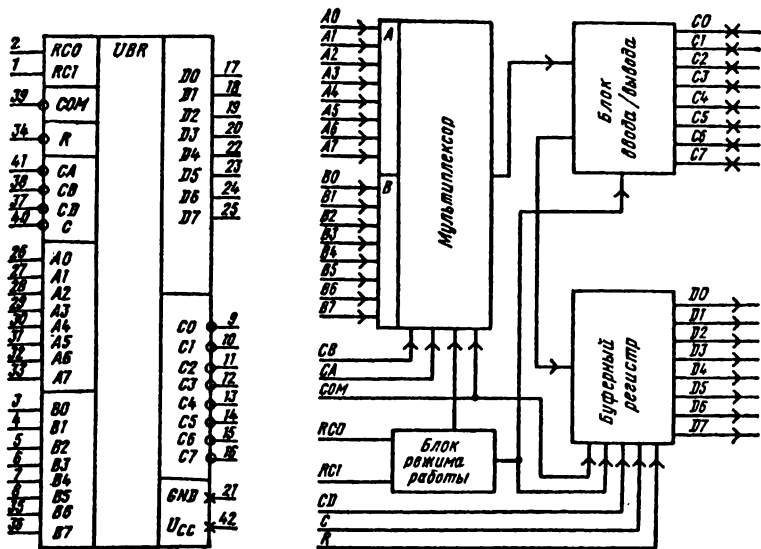
К1801ВП1-034, КР1801ВП1-034

Микросхемы представляют собой многофункциональное устройство и могут работать в режимах передачи информации, выдачи вектора прерывания и компаратора адреса, буферного регистра данных. ИС совместно с К1801ВП1-033 могут использоваться для организации интерфейсного устройства байтового параллельного ввода/вывода и интерфейсного устройства 16-разрядного программированного параллельного ввода/вывода, а также как самостоятельное устройство.

Установка ИС в режим устройства передачи информации производится подачей на вывод $RC0$ напряжения высокого уровня, а на вывод $RC1$ — напряжения низкого уровня.

Установка ИС в режим устройства выдачи вектора прерывания и компаратора адреса производится подачей на выходы $RC0$ и $RC1$ напряжения высокого уровня. Старшие 6 разрядов требуемого адреса вектора прерывания устанавливаются на выводах $S11 \dots S16$.

Установка ИС в режим буферного регистра данных производится подачей на вывод $RC0$ напряжения низкого уровня, а на вывод $RC1$ — напряжения высокого уровня. Входная информация с выводов $\overline{D0} \dots \overline{D15}$ сигналом S записывается в 16-разрядный буферный регистр. Сигнал \overline{DME} разрешает выдачу информации



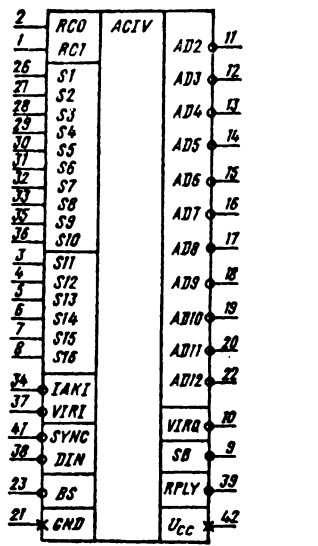
Условное графическое обозначение К1801BP1-034 в режиме передачи информации

Структурная схема К1801BP1-034 в режиме передачи информации

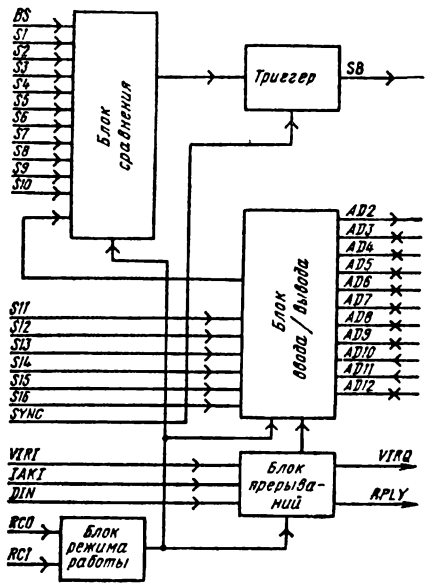
с буферного регистра на выходы $AD0...AD15$, которые при высоком уровне этого сигнала находятся в отключенном состоянии. Корпус типа 429.42-5, 2204.42-5, масса не более 5 г.

Назначение выводов в режиме передачи информации: 1 — вход выбора режима 1 $RC1$; 2 — вход выбора режима 0 $RC0$; 3...8 — входы данных $B0...B5$; 9...16 — входы/выходы данных каналов $AD0...AD7$, $C0...C7$; 17...20 — выходы данных $D0...D3$; 21 — общий; 22...25 — выходы данных $D4...D7$; 26...33 — входы данных $A0...A7$; 34 — вход сброса данных \bar{R} ; 35, 36 — входы данных $B6$, $B7$; 37 — вход разрешения выдачи данных D \bar{CD} ; 38 — вход разрешения выдачи данных B \bar{CB} ; 39 — вход инвертирования данных \bar{COM} ; 40 — вход записи данных \bar{C} ; 41 — вход разрешения выдачи данных A \bar{CA} ; 42 — напряжение питания.

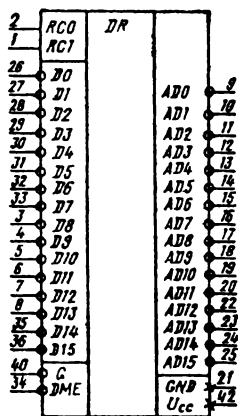
Назначение выводов в режиме буферного регистра данных: 1 — вход выбора режима 1 $RC1$; 2 — вход выбора режима 0 $RC0$; 3...8 — входы данных 8...13 $D8...D13$; 9...20 — выходы данных каналов $AD0...AD11$; 21 — общий; 22...25 — входы данных $AD12...AD15$; 26...33 — входы данных $D0...D7$; 34 — вход разрешения выдачи данных DME ; 38 — вход данных $D14$; 39 — вход данных $D15$; 37...39, 41 — свободные; 40 — вход записи данных \bar{C} ; 42 — напряжение питания.



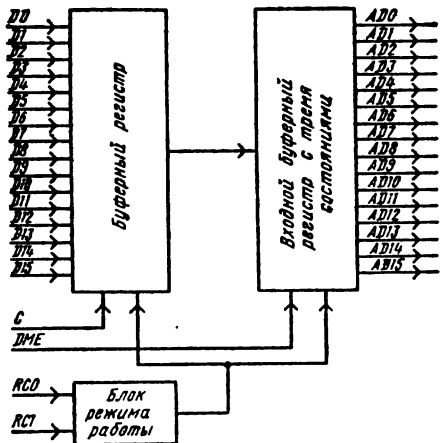
Условное графическое обозначение K1801BP1-034 в режиме компаратора адреса



Структурная схема K1801BP1-034 в режиме компаратора адреса



Условное графическое обозначение K1801BP1-034 в режиме буферного регистра данных



Структурная схема K1801BP1-034 в режиме буферного регистра данных

Назначение выводов в режиме компаратора адреса и выдачи вектора прерывания: 1 — вход выбора режима 1 $RC1$; 2 — вход выбора режима 0 $RC0$; 3...8 — входы зашивки вектора прерывания 2...7, $S11...S16$; 9 — выход «Устройство выбрано» \overline{SB} ; 10 — выход запроса на прерывание \overline{VIRQ} ; 11 — выход канала $\overline{AD2}$; 12...16 — входы-выходы каналов $\overline{AD3}...AD7$; 17...20 — входы каналов $\overline{AD8}...AD11$; 21 — общий; 22 — вход канала $\overline{AD12}$; 23 — вход «Внешнее устройство» \overline{BS} ; 24, 25, 40 — свободные; 26...33 — входы зашивки адресов 3...10; $S1...S8$; 34 — вход разрешения прерывания \overline{IAKI} ; 35, 36 — входы зашивки адресов 11, 12, $S9, S10$; 37 — вход запроса прерывания \overline{VIRI} ; 38 — вход «Чтение данных» \overline{DIN} ; 39 — выход «Ответ» \overline{RPLY} ; 41 — вход «Обмен» \overline{SYNC} ; 42 — напряжение питания.

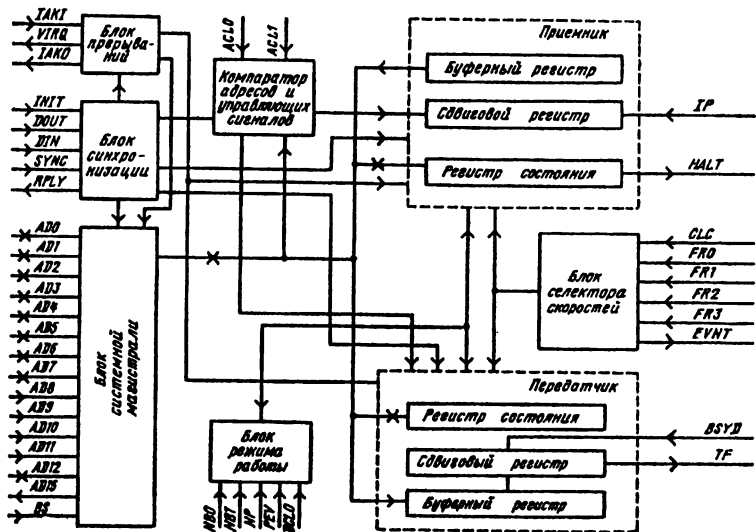
Электрические параметры

Выходное напряжение низкого уровня	$\leq 0,4$ В
Выходное напряжение высокого уровня	$\geq 2,5$ В
Ток утечки низкого (высокого) уровня	≤ 1 мкА
Ток потребления, при $U_n = 5,25$ В	≤ 180 мА

К1801ВП1-035, КР1801ВП1-035

Микросхемы представляют собой однокристалльный контроллер внешних устройств (асинхронный прямопередатчик), работающих на линию связи с последовательной передачей информации в дуплексном режиме и предназначены для преобразования параллельной информации в последовательную и наоборот. При организации обмена информации по последовательному каналу обеспечивают требования интерфейса для радиального подключения устройств с последовательной передачей информации (ИРПС). В составе ЭВМ могут использоваться для связи процессора с удаленными устройствами, в частности с пультовым терминалом. В состав ИС входят блок системной магистрали (для обеспечения связи параллельного канала с регистрами); блок синхронизации (для обеспечения записи и чтения информации, синхронизации работы по системной магистрали); компаратор адресов и управляющих сигналов, производящий выбор по адресу регистров и выработку сигналов на запись или чтение информации; блок режима работы, устанавливающий работу в различных форматах данных, а также с паритетом или без паритета; блоки приемника и передатчика, состоящие из регистра состояний, сдвигового регистра и буферного параллельного регистра; блок селектора скоростей (для обеспечения работы на разных скоростях обмена информации по последовательному каналу и выработки сигнала $EVNT$ с частотой 50 Гц).

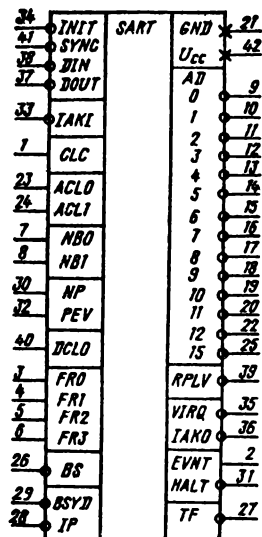
ИС обеспечивают по последовательному каналу скорости обмена при $f_T = 4608$ кГц 50, 75, 100, 150, 200, 300, 600, 1200, 2400, 4800, 9600, 19 200 бод; прием и выдачу посылки в форматах 5, 7 или 8 информационных бит; формирование и контроль бита паритета (четности или нечетности), а также работу без бита паритета. ИС включают 4 регистра и 2 источника адресов векторов прерывания. Адреса регистров и векторов сменные по группам. ИС содержат 5000 транзисторов. Корпус типа 429.42-5 и 2204.42-3, масса не более 5 г.



Структурная схема K1801BP1-035

Назначение выводов: 1 — вход тактовой частоты CLC ; 2 — выход прерывания по таймеру $EVNT$; 3...6 — входы выбора скорости обмена $FR0...FR3$; 7, 8 — входы выбора формата $NB0, NB1$; 9...16 — входы/выходы 0...7 разрядов адреса-данных системной магистрали $AD0...AD7$; 17...20 — входы 8...11 разрядов адреса-данных системной магистрали $AD8...AD11$; 21 — общий; 22 — вход (выход) двенадцатого разряда адреса-данных системной магистрали $AD12$; 23, 24 — входы выбора адреса $ACL0, ACL1$; 25 — выход пятнадцатого разряда адреса-данных системной магистрали $AD15$; 26 — вход сигнала выбора внешнего устройства системной магистрали \overline{BS} ; 27 — выход сигнала приемника \overline{TF} ; 28 — вход сигнала приемника \overline{IP} ; 29 — вход сигнала занятости последовательного канала \overline{BSUD} ; 30 — вход установки паритета

NP; 31 — выход сигнала останова системной магистрали *HALT*; 32 — вход установки четности или нечетности *PEV*; 33 — вход сигнала разрешения прерывания системной магистрали *IAKI*; 34 — вход сигнала установки системной магистрали *INIT*; 35 — выход сигнала запроса на векторное прерывание системной магистрали *VIRQ*; 36 — выход сигнала разрешения прерывания системной магистрали *IAKO*; 37 — вход сигнала управления выводом данных системной магистрали *DOUT*; 38 — вход сигнала управления вводом данных системной магистрали *DIN*; 39 — выход сигнала ответа приемника информации системной магистрали *RPLV*; 40 — вход сигнала «авария источника питания» *DCLO*; 41 — вход сигнала синхронизации обмена системной магистрали *SYNC*; 42 — напряжение питания.



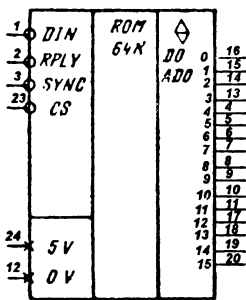
Условное графическое обозначение K1801BP1-035

Электрические параметры

- Выходное напряжение низкого уровня $\leq 0,4$ В
- Выходное напряжение высокого уровня $\geq 2,5$ В
- Ток утечки низкого (высокого) уровня ≤ 1 мкА
- Ток потребления, при $U_n = 5,25$ В ≤ 180 мА

K1801PE1A, K1801PE1B

Микросхемы представляют собой масочное постоянное запоминающее устройство емкостью 64 кбит (4 к × 16) с тремя состояниями на выходе и предназначены для работы со стандартной системной магистралью для микро-ЭВМ (встроенное устройство управления позволяет подключать ИС непосредственно к магистрали). Содержат матрицу, регистры и дешифраторы кода адреса, селекторы, 3-разрядный регистр с зашитым кодом адреса и схема сравнения для выбора микросхемы в магистрали. Наличие встроенного устройства адресации позволяет включать в магистраль до восьми ИС без дополнительных устройств сопряжения. Особенностью ИС является совмещение адресных входов *A1...A15* и выходов данных *DO0...DO15*. Выходные формирователи выполнены по схеме на три состояния. Три старших разряда



Условное графическое обозначение K1801PE1

кода адреса $A15...A13$ предназначены для выбора микросхемы, остальные разряды ($A12...A1$) — для выборки считываемого слова. Содержат 80 000 интегральных элементов. Корпус типа 210Б.24-1, масса не более 4 г.

Назначение выводов: 1 — вход разрешения чтения данных из ОЗУ \overline{DIN} (\overline{RD}); 2 — сигнал готовности \overline{RPLY} (\overline{AN}); 3 — синхронизация обмена \overline{SYNC} ; 4...11, 13...15, 17...20 — адресные входы/выходы данных $ADO4...ADO11$, $ADO3...ADO1$, $ADO12...ADO15$; 12 — общий; 16 — выход данных $DO0$; 21 —

вывод подложки BS ; 22 — свободный; 23 — выбор микросхемы \overline{CS} ; 24 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления:	
в режиме хранения	8 мА
в режиме обращения	15 мА
Потребляемая мощность	75 мВт
Потребляемая мощность в режиме хранения	40 мВт
Время выборки адреса:	
K1801PE1A	400 нс
K1801PE1Б	500 нс

КР1801РЕ2А, КР1801РЕ2Б

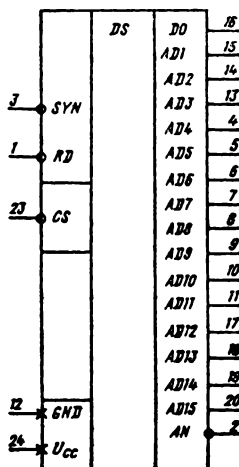
Микросхемы представляют собой масочное (программируемое при изготовлении) постоянное запоминающее устройство (ПЗУ), емкостью 64 кбит ($4 \text{ к} \times 16$) и предназначены для построения блоков памяти микро-ЭВМ. В состав ИС входят накопитель (матрица МОП транзисторов) с организацией $64 \times 64 \times 16$ бит; координатные дешифраторы (X, Y), обеспечивающие выборку любого из 4096 16-разрядных слов по 12-разрядному адресному коду; выходной регистр с усилителями считывания; входные буферные адресные регистры для запоминания текущего входного адреса на время цикла считывания; формирователь сигнала выборки, разрешающий запуск ПЗУ при совпадении трех старших разрядов адресного кода $A13...A15$ с внутренним кодом

ПЗУ, «защитым» при изготовлении; формирователь тактовых импульсов для синхронизации всех узлов ПЗУ и формирования сигнала «ответ» (AN), блок управления выходными цепями.

Входы и выходы совмещены, поэтому передача данных осуществляется в мультиплексном режиме. Наличие 3-разрядного программируемого интерфейса (A13...A15) позволяет включать параллельно до восьми микросхем ПЗУ. ИС могут работать в режиме хранения и считывания информации.

Содержат 80 000 интегральных элементов. Корпус типа 239.24-1, масса не более 5 г.

Назначение выводов: 1 — вход сигнала чтения \overline{RD} ; 2 — выход сигнала ответа \overline{AN} ; 3 — вход сигнала синхронизации \overline{SYN} ; 4...11 — входы/выходы 4...11 разрядов адреса/данных $AD_{14}...AD_{11}$; 12 — общий; 13...15 — входы/выходы 3...1 разрядов адреса/данных $AD_3...AD_1$; 16 — выход нулевого разряда данных DO ; 17...20 — входы/выходы 12...15 разрядов адреса/данных $AD_{12}...AD_{15}$; 21, 22 — свободные; 23 — сигнал выбора микросхемы \overline{CS} ; 24 — напряжение питания.



Структурная схема
KP1801PE2

Таблица истинности

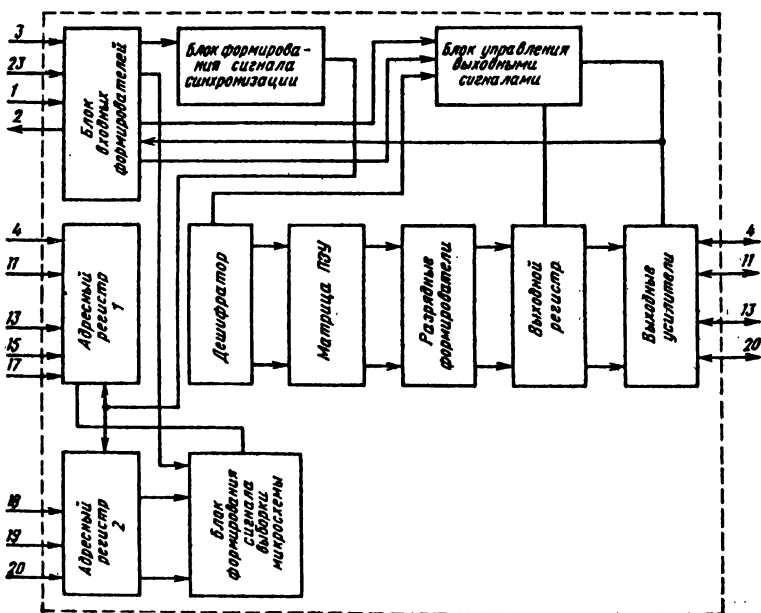
\overline{CS}	\overline{SYN}	\overline{RD}	\overline{AN}	DO	$ADO_{1...ADO_{12}}$	$ADO_{13...ADO_{15}}$	Режим работы
1	X	X	1	R_{off}	R_{off}	R_{off}	Хранение
X	1	X	1	R_{off}	R_{off}	R_{off}	Хранение
0	\neg	1	1	X	A_D	A_{mc}	Ввод адреса данных
0	0	0	0	Данные в прямом коде			Считывание

Примечание. R_{off} — выходное сопротивление при третьем состоянии.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления в режиме хранения	≤ 40 мА

Ток потребления динамический	≤ 60 мА
Входной ток низкого (высокого) уровня	≤ 15 мкА
Мощность потребления в режиме хранения	≤ 220 мВт
Мощность потребления в режиме обмена	≤ 330 мВт
Длительность тактового сигнала	≥ 550 нс
Время выборки разрешения:	
K1801PE2A	≤ 300 нс
K1801PE2Б	≤ 400 нс
Время выборки адреса	≤ 300 нс



Структурная схема КР1801РЕ2

Предельно допустимые режимы эксплуатации

Максимальное напряжение питания	5,5 В
Максимальное входное напряжение высокого уровня	5,5 В
Минимальное входное напряжение низкого уровня	-0,5 В
Максимальная емкость нагрузки	60 пФ
Температура окружающей среды	-10...+70 °С

Серии К1802, КМ1802, КР1802

Отличительной особенностью микропроцессорного комплекта серий К1802, КМ1802, КР1802 является широкий набор функциональных расширителей (умножителей, делителей, сдвигателей), многоадресных регистров общего и специального назначения и коммутационных устройств; неограниченное наращивание разрядности, микропрограммируемость, возможность эмуляции произвольной системы команд, комплект не специализирован под определенную систему команд.

В состав указанных серий, выполненных по биполярной технологии (ЭСЛ, ТТЛШ) и предназначенных для построения контроллеров, встроенных автономных микро-ЭВМ, устройств автоматики и систем обработки данных, СОЗУ и многоадресных ОЗУ, процессоров; множительных и делительных устройств повышенной разрядности, однопроцессорных и многопроцессорных вычислительных систем, аппаратных умножителей, устройств для быстрого преобразования Фурье, входят типы:

К1802ВВ1, КР1802ВВ1 — схема обмена информацией;

К1802ВВ2, КР1802ВВ2 — схема интерфейса;

К1802ВВ3, КР1802ВВ3 — программируемый адаптер последовательного интерфейса;

К1802ВЖ1 — мажоритарный элемент;

К1802ВР1, КР1802ВР1 — 16-разрядный арифметический расширитель;

К1802ВР2, КР1802ВР2 — 8-разрядная секция последовательного умножителя/делителя;

К1802ВР3, КР1802ВР3 — 8-разрядный параллельный умножитель;

К1802ВР4, КМ1802ВР4 — 12-разрядный параллельный умножитель;

К1802ВР5, КМ1802ВР5 — 16-разрядный параллельный умножитель;

КР1802ВР6 — 8-разрядный умножитель параллельного типа;

К1802ВР7, КР1802ВР7 — параллельный умножитель 8×8 ;

K1802BC1, KP1802BC1 — 8-разрядная микропроцессорная секция;

K1802ИМ1, KP1802ИМ1 — четырехходовый сумматор;

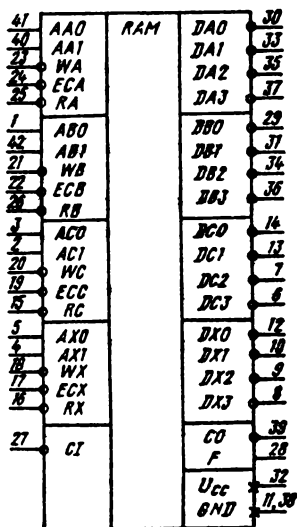
KP1802ИП1 — многоадресный ассоциативный регистр на 40 бит;

K1802ИР1, KP1802ИР1 — двухадресный регистр общего назначения;

KP1802КП1 — 4-разрядная секция многофункционального коммутатора магистралей на 4 направления.

K1802BB1, KP1802BB1

Микросхемы представляют собой схему обмена информацией (4-разрядную память с четырьмя 4-разрядными регистрами приема и выдачи информации) и предназначены для использования в качестве сверхоперативного запоминающего устройства с возможностью организации на одном из регистров счетчика с увеличением содержимого на +1 и коммутатора магистралей. На ИС возможно построение интегрированной памяти, так как различные режимы задаются отдельно и независимо. Информацию можно передавать с одной магистрали на другую через любой регистр, кроме регистра *RG0*. Магистрали *DA*, *DB*, *DC* предназначены для работы на короткие линии связи, магистраль *DX* — на длинные, согласованные линии связи. В состав ИС входят 4-разрядные регистры, 4-разрядный двоичный счетчик, дешифраторы выбора регистра, мультиплексоры выбора информации, схемы сравнения, блок приема/выдачи данных, схема записи. Содержат 1900 интегральных элементов Корпус типа 4138.42-3, 2206.42-1.

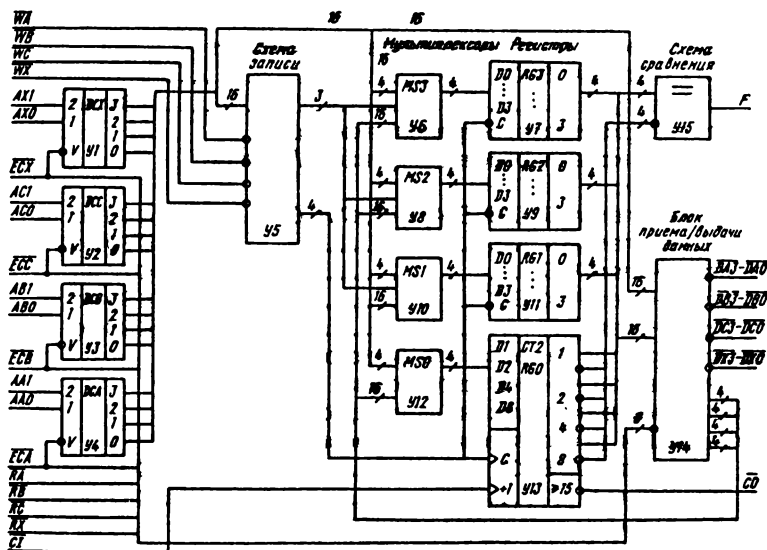


Условное графическое обозначение KP1802BB1

Назначение выводов: 1, 42 — входы адреса регистра при обмене информацией с каналом В, *AB0*, *AB1*; 2, 3 — входы адреса регистра при обмене информацией с каналом С, *AC1*, *AC0*; 4, 5 — входы адреса регистра при обмене информацией с каналом X *AX1*, *AX0*; 6, 7, 13, 14 — входы/выходы информации канала С (бинаправленные с тремя состояниями) *DC3...DC0*; 8, 9, 10, 12 — входы/выходы ин-

формацией с каналом В, *AB0*, *AB1*; 2, 3 — входы адреса регистра при обмене информацией с каналом С, *AC1*, *AC0*; 4, 5 — входы адреса регистра при обмене информацией с каналом X *AX1*, *AX0*; 6, 7, 13, 14 — входы/выходы информации канала С (бинаправленные с тремя состояниями) *DC3...DC0*; 8, 9, 10, 12 — входы/выходы ин-

формации канала X (бинаправленные магистральные, с открытым коллектором) $\overline{DX3} \dots \overline{DX0}$; 11, 38 — общие; 15, 16, 25, 26 — входы считывания информации каналов C, X, A, B, \overline{RC} , \overline{RX} , \overline{RA} , \overline{RB} ; 17, 19, 22, 24 — входы разрешения обмена информацией с каналами X, C, B, A, \overline{ECX} , \overline{ECC} , \overline{ECB} , \overline{ECA} ; 18, 20, 21, 23 — входы записи информации каналов X, C, B, A, \overline{WX} , \overline{WC} , \overline{WB} , \overline{WA} ; 27 — вход переноса \overline{CI} ; 28 — выход признака равенства содержимого \overline{RO} , $\overline{R3}$, F; 29, 31, 34, 36 — входы/выходы информации канала B (бинаправленные с тремя состояниями) $\overline{DB0} \dots \overline{DB3}$; 30, 33, 35, 37 — входы/выходы информации канала A (бинаправленные магистральные, с тремя состояниями) $\overline{DA0} \dots \overline{DA3}$; 32 — напряжение питания; 39 — выход переноса \overline{CO} ; 40, 41 — входы адреса регистра при обмене информацией с каналом A, AA1, AA0.



Структурная схема КР1802ВВ1

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня:	
для выводов 8, 10, 12 при $I_{\text{вых}}^0 = 60 \text{ мА}$	≤ 0,8 В
для выводов 6, 7, 13, 14, 26...31, 33...37, 39	
при $I_{\text{вых}}^0 = 15 \text{ мА}$	≤ 0,5 В
Выходное напряжение высокого уровня,	
при $I_{\text{вых}}^1 = 1 \text{ мА}$	≥ 2,4 В

Ток потребления, при $U_{\Pi} = 5,25$	≤ 280 мА
Входной ток низкого уровня:	
по выводам 6...10, 12...16, 18, 20, 21, 23, 25, 26, 29...31, 33...37	$\leq -0,25 $ мА
по выводам 17, 19, 22, 24	$\leq -0,5 $ мА
по выводам 1...5, 40...42	$\leq -0,75 $ мА
по выводу 27	$\leq -2 $ мА
Входной ток высокого уровня:	
по выводам 15, 16, 18, 20, 21, 23, 25, 26	≤ 40 мкА
по выводам 17, 19, 22, 24	≤ 80 мкА
по выводам 1...5, 40...42	≤ 120 мкА
по выводу 27	≤ 160 мкА
Выходной ток высокого уровня	≤ 100 мкА
Потребляемая мощность	1470 мВт
Время задержки распространения сигнала от входа адреса регистра до входа/выхода информации:	
по каналам А, В, С	≤ 60 нс
по каналу X	≤ 66 нс
Время задержки распространения сигнала от входа/выхода информации до входа/выхода информации:	
по каналам А-В, А-С, В-А, В-С, С-А, С-В	≤ 66 нс
по каналам X-А, X-В	≤ 70 нс
по каналам X-С	≤ 77 нс
по каналам А-X, В-X	≤ 80 нс
по каналам С-X	≤ 88 нс
Время перехода из состояния низкого уровня в со- стояние «выключено» и из состояния «выключено» в состояние низкого уровня от входа считывания информации до входа/выхода информации:	
по каналам А, В, С	≤ 37 нс
по каналу X	≤ 41 нс
Время задержки распространения сигнала:	
от входа переноса до выхода переноса	≤ 28 нс
от входа переноса до входа информации:	
по каналам А, В, С	≤ 70 нс
по каналу X	≤ 80 нс
от входа переноса до выхода признака	≤ 60 нс
от входа записи информации до выхода признака	≤ 70 нс
от входа записи до входа/выхода информации:	
по каналам А, В, С	≤ 70 нс
по каналу X	≤ 80 нс
от входа/выхода информации до выхода признака	≤ 60 нс

Время перехода из состояния низкого уровня в состояние «выключено» и из состояния «выключено» в состояние низкого уровня от входа разрешения обмена информацией до входа/выхода информации:

- по каналам *A, B, C* ≤ 37 нс
- по каналу *X* ≤ 41 нс

Время установления информации относительно сигнала записи, длительность сигнала записи ≥ 50 нс

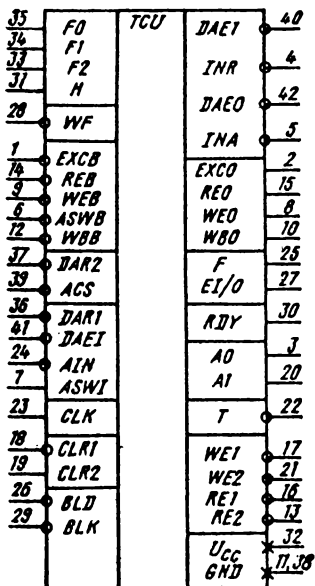
Время установления адреса относительно сигнала записи, время сохранения адреса относительно сигнала записи ≥ 15 нс

Время сохранения адреса относительно сигнала записи ≥ 30 нс

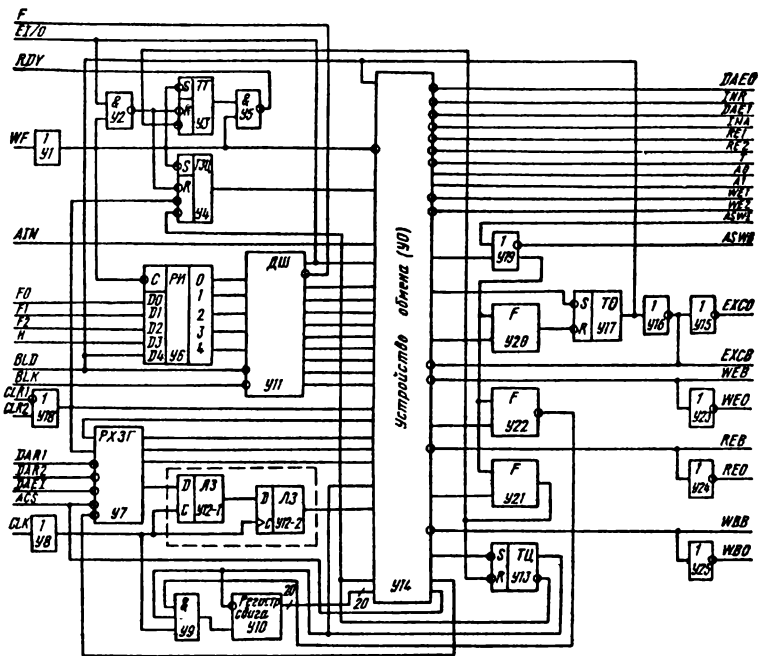
K1802BB2, KP1802BB2

Микросхемы представляют собой схему интерфейса и предназначены для использования в однопроцессорных или многопроцессорных вычислительных системах в качестве схемы управления обменом информацией по совмещенной магистрали с асинхронной дисциплиной обмена. Позволяют реализовать алгоритм, упорядочивающий использование информационных линий и линий сигналов сопровождения информации магистрали различными устройствами (алгоритм арбитража), и предназначены для совместной работы с KP1802BB1 и с другими схемами, обеспечивающими буферизацию приема и выдачи информации. В состав ИС входят 5-рядный регистр инструкций (Y6); дешифратор инструкций (Y11); триггер готовности (Y3); триггер запроса цикла (Y4); цифровая линия задержки (Y12); регистр сдвига (Y10); устройство обмена (Y14); триггер обмена (Y17); триггер цикла (Y13); регистр хранения запросов «главного» (Y7).

Содержат 1800 интегральных элементов. Корпус типа 4138.42-3, 2206.42-1, масса не более 6,5 г.



Условное графическое обозначение KP1802BB2



Структурная схема К1802ВВ2

Назначение выводов: 1 — вход/выход синхронизации устройства \overline{EXCB} ; 2 — выход синхронизации устройства $EXCO$; 3, 20 — выходы адреса $A0, A1$; 4 — выход запроса прерывания \overline{INR} (магистральный выход с открытым коллектором); 5 — выход разрешения прерывания \overline{INA} ; 6 — вход/выход ответа \overline{ASWB} (бинаправленные шины с открытым коллектором и магистральными прямопередатчиками); 7 — вход ответа \overline{ASWI} ; 8 — выход разрешения записи \overline{WEO} ; 9 — вход/выход разрешения записи (бинаправленные шины с открытым коллектором и магистральными приемопередатчиками) \overline{WEB} ; 10 — выход записи байта \overline{WBO} ; 11, 38 — общие; 12 — вход/выход записи байта \overline{WBB} (бинаправленные шины с открытым коллектором и магистральными приемопередатчиками); 13, 16 — выходы чтения $\overline{RE2}, \overline{RE1}$ (с открытым коллектором); 14 — вход/выход разрешения чтения \overline{REB} (бинаправленные шины с открытым коллектором и магистральными приемопередатчиками); 15 — выход разрешения чтения \overline{REO} ; 17, 21 — выходы записи $\overline{WE1}, \overline{WE2}$ (с открытым коллектором) 18, 19 — входы сброса $\overline{CLR1}, \overline{CLR2}$ (магистральный приемник); 22 — выход синхронизации счетчика \overline{T} (с открытым

коллектором); 23 — вход синхронизации CLK ; 24 — вход разрешения прерывания \overline{AIN} ; 25 — выход фиксации пути F ; 26 — вход блокировки чтения записи данных \overline{BLD} ; 27 — выход разрешения внутреннего обмена EI/O ; 28 — вход записи микроинструкции \overline{WF} ; 29 — вход блокировки чтения команды \overline{BLK} ; 30 — вход сигнала готовности RDY (с открытым коллектором); 31 — вход определения главного процессора H ; 32 — напряжение питания; 33, 34, 35 — входы микроинструкции $F2, F1, F0$; 36 — вход запроса прямого доступа $\overline{DAR1}$; 37 — вход/выход запроса прямого доступа $\overline{DAR2}$ (магистральный вход с открытым коллектором); 39 — вход/выход подтверждения выборки \overline{ACS} (магистральный выход с открытым коллектором); 40 — выход подтверждения прямого доступа $\overline{DAE1}$ (магистральный выход с открытым коллектором); 41 — вход разрешения прямого доступа \overline{DAEi} ; 42 — выход разрешения прямого доступа \overline{DAEO} (магистральный выход с открытым коллектором).

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 250 мА
Выходной ток низкого уровня	≤ −0,25 мА
Выходной ток высокого уровня	≤ 100 мкА
Входной ток высокого уровня	≤ 40 мкА
Потребляемая мощность	1312 мВт
Время задержки распространения сигнала от входа синхронизации:	
до выхода записи, выхода разрешения прерывания	≤ 125 нс
до выхода чтения $RE1$, выхода готовности	≤ 200 нс
до выхода чтения $RE2$, входа/выхода разрешения чтения	≤ 195 нс
до выхода адреса $A0$	≤ 240 нс
до выхода адреса $A1$	≤ 165 нс
до выхода синхронизации счетчика, входа/выхода записи байта	≤ 195 нс
до входа/выхода синхронизации	≤ 185 нс
до входов/выходов ответа, разрешения записи	≤ 125 нс
Время задержки распространения сигнала от входа/выхода информации до входа записи микроинструкции:	
до выхода готовности	≤ 70 нс

до выхода запроса прерывания	≤ 110 нс
до выхода адреса	≤ 180 нс
Время задержки распространения сигнала от входа/выхода ответа:	
до выхода готовности	≤ 145 нс
до выхода адреса (ASWB — A0; ASWB — A1)	≤ 115; 120 нс
до выхода записи	≤ 150 нс
до входа/выхода синхронизации устройства	≤ 135 нс
Время задержки распространения сигнала от входа разрешения прерывания до выхода запроса прерывания	
	≤ 180 нс
Время задержки распространения сигнала от входа/выхода разрешения чтения до входа/выхода ответа	
	≥ 50 нс
Время задержки распространения сигнала от входа ответа до выхода разрешения прерывания и входа/выхода разрешения чтения	
	≥ 245 нс
Время задержки распространения сигнала от входа подтверждения выборки до выхода подтверждения прямого доступа	
	≥ 55 нс
Время задержки распространения сигнала от входа разрешения прерывания до входа/выхода ответа	
	≥ 70 нс
Время задержки распространения сигнала от входа подтверждения прямого доступа:	
до входа/выхода подтверждения выборки	≥ 50 нс
до входа/выхода запроса прямого доступа	≥ 35 нс
Время задержки распространения сигнала от входа запроса прямого доступа до выхода подтверждения прямого доступа	
	≥ 130 нс
Минимальная тактовая частота по входу CLK	... 10 МГц

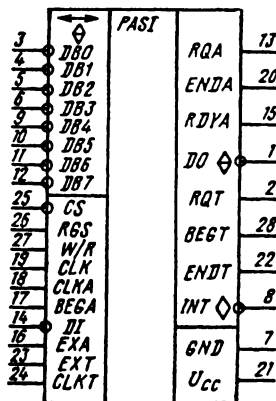
K1802BV3, KP1802BV3

Микросхемы представляют собой программируемый адаптер последовательного интерфейса и предназначены для применения в системах, в которых необходимо прямое и обратное преобразования параллельно-последовательной информации (в накопителях на магнитных дисках, дисплейных системах, системах передачи и приема данных), для построения систем преобразования информации по магистрально-модульному принципу. В состав ИС входят устройства управления передачей; де-

шифратор чтения/записи; регистр передачи; триггер записи в регистре передачи; регистр управления; триггер включения питания; регистр буферной передачи; счетчик передачи; селектор передачи; схема сравнения при передаче; схема формирования контрольного разряда; мультиплексор выходной информации при передаче; регистр состояния; устройство управления приемом; счетчик приема; схема сравнения при приеме; дешифратор приема; регистр буферный приема; регистр приема; мультиплексор приема; устройство выработки прерывания; 7-разрядный регистр.

Содержит 280 интегральных элементов. Корпус типа 2121.28-1, масса не более 4 г, 4119.28-1.

Назначение выводов: 1 — выход последовательной информации \overline{DO} (с тремя состояниями); 2 — выход запроса передачи RQT ; 3...6, 9...12 — входы/выходы информации $\overline{DB0}... \overline{DB7}$ (бинаправленные, с тремя состояниями); 7 — общий; 8 — выход прерывания \overline{INT} (с открытым коллектором) 13 — выход запроса приема RQA ; 14 — вход последовательной информации \overline{DI} ; 15 — выход готовности приема $RDYA$; 16 — вход расширения приема EXA ; 17 — вход начала приема $BEGA$; 18 — вход синхронизации приема $CLKA$; 19 — вход синхронизации CLK ; 20 — выход конца приема $ENDA$; 21 — напряжение питания; 22 — выход конец передачи $ENDT$; 23 — вход расширения передачи EXT ; 24 — вход синхронизации передачи $CLKT$; 25 — вход выборки микросхемы \overline{CS} ; 26 — вход выборки регистра RGS ; 27 — выход управления записью/чтением W/R ; 28 — выход начала передачи $BEGT$.



Условное графическое обозначение KP1802BB3

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления при $U_n = 5,25$ В	≤ 280 мА
Входной ток низкого уровня	≤ −0,25 мА
Входной ток высокого уровня:	
по входам $\overline{DB0}... \overline{DB7}$	≤ 100 мкА
по остальным входам	≤ 40 мкА

Выходной ток высокого уровня	≤ 100 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 100 мкА
Выходной ток низкого уровня в состоянии «выключено»	≤ −100 мкА
Время задержки перехода от входа W/R	
до входов/выходов \overline{DB}	≤ 85 нс
Время задержки распространения сигнала:	
от входа RGS до входов/выходов \overline{DB}	≤ 70 нс
от входа CLK до выходов \overline{INT} , RQA	≤ 95 нс
от входа CLK до выхода RQT	≤ 90 нс
от входа $CLKA$ до выхода $ENDA$	≤ 80 нс
от входа CLK до выхода $RDYA$	≤ 85 нс
от входа $CLKT$ до выхода $BEGT$	≤ 60 нс
от входа $CLKT$ до выхода $ENDT$	≥ 90 нс
от входа $CLKT$ до выхода \overline{DO}	≥ 135 нс
Время задержки перехода:	
от входа $CLKT$ до выхода \overline{DO}	≥ 140 нс
от входа \overline{CS} до выходов/выходов \overline{DB}	≥ 80 нс
Длительность сигнала низкого (высокого) уровня на входе CLK	≥ 50 нс
Время установления сигнала на входах W/R , RGS относительно сигнала на входе CLK	≤ 5 нс
Время установления сигнала на входе CL относительно сигнала на входе CLK	≤ 10 нс
Время сохранения сигнала:	
на входах W/R , RGS относительно сигнала на входе CLK	≥ 5 нс
на входе \overline{CS} относительно сигнала на входе CLK	≥ 10 нс
на входах $\overline{DB0}...DB7$ относительно сигнала CLK	≥ 20 нс
на входе EXT относительно сигнала на входе $CLKT$	≥ 50 нс
на входе DI относительно сигнала на входе $CLKA$	≥ 40 нс
на входе $BEGA$ относительно сигнала на входе $CLKA$	≥ 10 нс
на входе EXA относительно сигнала на входе $CLKA$	≥ 50 нс
Время установления сигнала:	
на входах $\overline{DB0}...DB7$ относительно сигнала CLK	≤ 15 нс
на входе EXT относительно сигнала на входе $CLKT$	≤ 10 нс

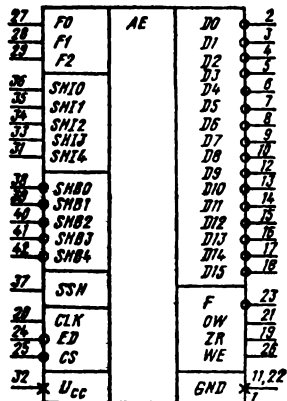
- на входах *DI, BEGA* относительно сигнала
- на входе *CLKA* ≤ 20 нс
- на входе *EXA* относительно сигнала
- на входе *CLKA* ≤ 10 нс

- Длительность сигнала низкого (высокого) уровня
- на входе *CLKT* ≥ 100 нс
- Длительность сигнала низкого (высокого) уровня
- на входе *CLKA* ≥ 100 нс

K1802BP1, KP1802BP1

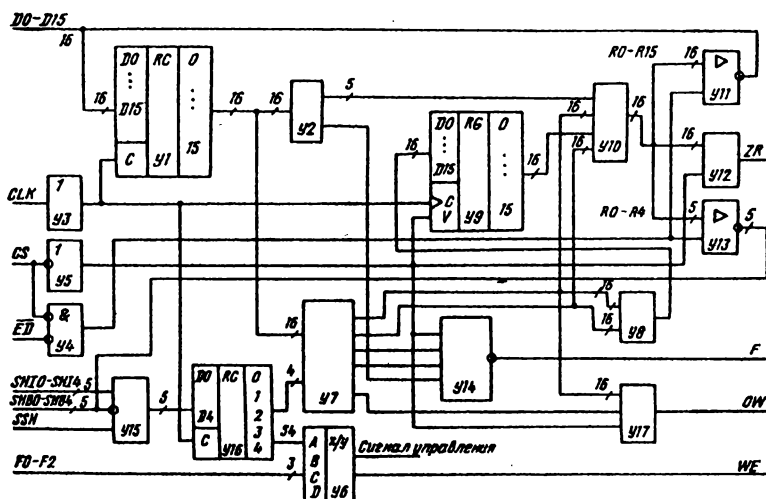
Микросхемы представляют собой арифметический расширитель (16-разрядный вспомогательный блок микропроцессора) и предназначены для реализации устройств, осуществляющих сдвиги арифметические, логические, расширенные влево и вправо, циклические за один цикл на произвольное число разрядов и поиск номера левого единичного бита. Имеют одноктактную схему синхронизации. В состав ИС входят регистр информации *Y1*; узел поиска левой 1 (*Y2*); буферная схема сигнала сигнализации *Y3*; усилитель стробирующего сигнала выдачи данных *Y4*; буферная схема сигнала выбора микросхемы *Y5*; дешифратор микрофункций *Y6*; узел сдвига *Y7*; мультиплексор регистра расширения *Y8*; регистр расширения *Y9*; узел выдачи результата *Y10*; буферная схема выдачи результата *Y11*; схема признака нуля *Y12*; буферная схема параметра сдвига *Y13*; схема выдачи признака *Y14*; мультиплексор параметра сдвига *Y15*; регистр параметра сдвига *Y16*; схема анализа переполнения *Y17*. Содержит 3500 интегральных элементов. Корпус типа 4138.42-3, масса не более 4 г, 2206.42-1, масса не более 6,5 г.

Назначение выводов: 1, 11, 22 — общие; 2...10, 12...18 — входы/выходы информации (бинаправленные, с тремя состояниями) $\overline{D0}...D15$; 19 — выход признака нуля (открытый коллектор) *ZR*; 20 — вход синхронизации *CLK*; 21 — выход признака переполнения (открытый коллектор) *OW*; 23 — выход признака расширения (открытый коллектор) \overline{F} ; 24 — вход разрешения выдачи информации \overline{ED} ; 25 — вход выбора микросхемы \overline{CS} ; 26 — выход разрешения записи результата *WE*; 27...29 — входы кода микрокоманд *F0...F2*;



Условное графическое обозначение KP1802BP1

30 — свободный; 31...36 — входы внешнего параметра сдвига $SH14...SH10$; 32 — напряжение питания; 37 — вход выбора параметра сдвига SSH ; 38...42 — входы/выходы параметра сдвига (бинаправленные, с тремя состояниями) $SHB0...SHB4$.



Структурная схема КР1802BP1

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления при $U_n = 5,25$ В	≤ 280 мА
Выходной ток низкого уровня:	
по выводам 2...10, 12...18, 24, 27...29, 31, 33...36, 38...42	≤ −0,4 мА
по выводам 20, 37	≤ −0,25 мА
по выводу 25	≤ −0,8 мА
Входной ток высокого уровня:	
по выводам 24, 27...29, 31...36	≤ 20 мкА
по выводам 20, 25, 37	≤ 40 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 100 мкА
Потребляемая мощность	1470 мВт
Время задержки распространения сигнала от входов F2...F0:	

до входов/выходов $\overline{D15}...D0$	≤ 130 нс
до входов/выходов $\overline{SHB4}...SHB0$	≤ 150 нс
до выхода WE	≤ 50 нс
до выхода F	≤ 50 нс
до выходов OW, ZR	≤ 180 нс

Время задержки распространения сигнала

от входов $\overline{SHB14}...SHB10$:

до входов/выходов $\overline{D15}...D0$	≤ 170 нс
до выхода WE	≤ 70 нс
до выходов F, OW	≤ 160 нс
до выхода ZR	≤ 170 нс

Время задержки распространения сигнала

от входов $\overline{SHB4}...SHB0$:

до входов/выходов $\overline{D15}...D0$	≤ 110 нс
до выхода WE	≤ 70 нс
до выхода F	≤ 80 нс
до выхода OW	≤ 150 нс
до выхода ZR	≤ 170 нс

Время задержки распространения сигнала

от входа SSH :

до входов/выходов $\overline{D15}...D0$, до выхода ZR ..	≤ 180 нс
до выхода WE	≤ 80 нс
до выхода F, OW	≤ 170 нс

Время задержки распространения сигнала

от входов/выходов $\overline{D15}...D0$:

до входов/выходов $\overline{D15}...D0$	≤ 100 нс
до входов/выходов $\overline{SHB4}...SHB0$	≤ 110 нс
до выхода F	≤ 160 нс
до выхода OW	≤ 170 нс
до выхода ZR	≤ 120 нс

Время перехода из состояния низкого (высокого)

уровня в состояние «выключено» и из состояния

«выключено» в состояние низкого (высокого)

уровня от входа \overline{ED} до входов/выходов $\overline{D15}...D0$,

$\overline{SHB4}...SHB0$
 ≤ 70 нс |

Время перехода из состояния низкого (высокого)

уровня в состояние «выключено» и из состояния

«выключено» в состояние низкого (высокого)

уровня от входа \overline{CS} до входов/выходов $\overline{D15}...D0$,

$\overline{SHB4}...SHB0$
 ≤ 70 нс |

Время задержки распространения сигнала от входа

\overline{CS} до выходов F, OW, ZR
 ≤ 60 нс |

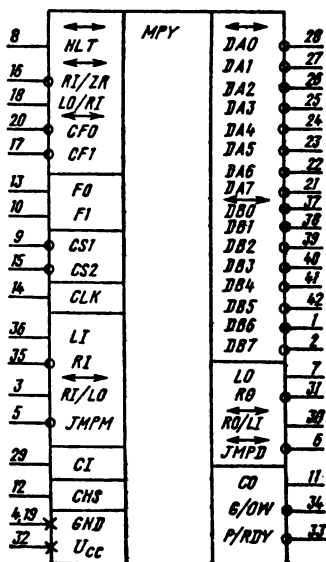
Входная и выходная емкость:

по выводам $20, 24, 25, 27...29, 31, 33...42$
 ≤ 10 пФ |

по выводам $2...10, 12...19, 21, 23, 26$
 ≤ 15 пФ |

K1802BP2, KP1802BP2

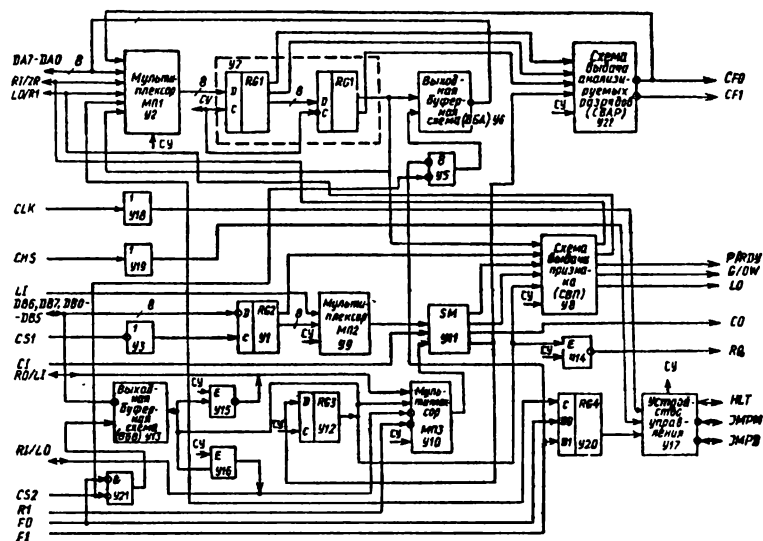
Микросхемы представляют собой последовательный умножитель/делитель 8×8 разрядов и предназначены для построения устройств умножения и деления двоичных кодов и устройств умножения чисел, представленных в дополнительном коде. Выполняют следующие операции: умножение 8-разрядных целых чисел, представленных в дополнительном коде; умножение 8-разрядных кодов; деление кодов; загрузку старшего слова делимого; чтение результата. В состав ИС входят регистры Y1, Y7, Y12; мультиплексоры Y2, Y9, Y10; сумматор Y11; устройство управления Y17; выходные буферные схемы выдачи результата по магистралям A и B, Y6 и Y13; схема выдачи анализируемых разрядов Y22; схема выдачи признаков Y8; регистр инструкции Y20. Содержат 2995 интегральных элементов. Корпус типа 4138.42-3, масса не более 4 г, 2206.42-1, масса не более 6,5 г.



Условное графическое обозначение KP1802BP2

Назначение выводов: 1, 2, 37...42 — входы/выходы информации DB6, DB7, DB0...DB5; 3 — вход/выход 7 разряда (бинаправленный с тремя состояниями) RI/LO; 4, 19 — общие; 5 — выход для запуска счетчика циклов при умножении, вход для запуска счетчика циклов при делении (с тремя состояниями) JMPM; 6 — выход для запуска счетчика циклов при делении, вход для запуска счетчика циклов при умножении (бинаправленный, с тремя состояниями) JMPD; 7 — выход 7 разряда, выдача 1 или 0, выход признака знака LO; 8 — вход/выход сигнала «останов» (бинаправленные шины с открытым коллектором) HLT; 9, 15 — входы выбора микросхемы CS1, CS2; 10, 13 — входы микроинструкций F1, F0; 11 — выход переноса CO; 12 — вход определения старшего кристалла CHS; 14 — вход синхронизации CLK; 16 — вход/выход 6 разряда RI/ZR/выход признака нуля (бинаправленные шины с открытым коллектором) RI/ZR; 17, 20 — входы/выходы сигналов управления микрооперациями (бинаправленные, с тремя состояниями) CF1, CF0; 21...28 — входы/

выходы информации $\overline{DA7} \dots \overline{DA0}$; 29 — вход переноса CI ; 30 — выход разряда 1 $RG3$ /вход разряда 0 $RG3$ (бинаправленные, с тремя состояниями) $\overline{RO/LI}$; 31 — выход разряда 0 $RG3$ (с тремя состояниями) $\overline{R0}$; 32 — напряжение питания; 33 — выход распространения переноса/выход признака «готов» $\overline{P/RDY}$; 34 — выход генерации переноса/выход переполнения $\overline{G/OW}$; 35 — вход 6 разряда $RG3$, \overline{Ri} ; 36 — вход 0 разряда $RG2$, LI .



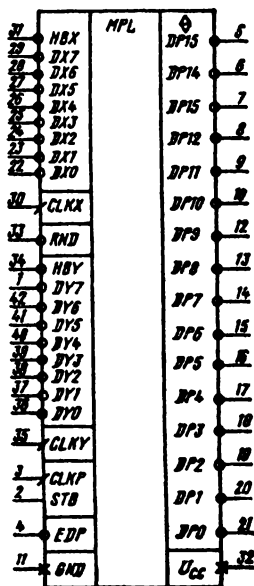
Структурная схема KP1802BP2

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления при $U_n = 5,25$ В	≤ 300 мА
Входной ток низкого уровня:	
по выводам 3, 12, 14, 29, 35	≤ −0,25 мА
по выводам 1, 2, 37...42	≤ −0,4 мА
по выводам 9, 17, 20	≤ −2 мА
по выводам 10, 13, 16, 18, 21...28, 36	≤ −0,45 мА
по выводам 15, 30	≤ −0,5 мА
по выводу 6	≤ −0,8 мА
по выводу 5	≤ −1,3 мА
по выводу 8	≤ −1,5 мА

- Входной ток высокого уровня:
- по выводам 12, 14, 29, 35 ≤ 40 мкА
 - по выводам 10, 13, 15, 36 ≤ 80 мкА
 - по выводу 9 ≤ 140 мкА
- Выходной ток высокого уровня:
- по выводам 16, 18, 31 ≤ 100 мкА
 - по выводу 8 ≤ 200 мкА
- Потребляемая мощность 1575 мВт
- Время задержки распространения сигнала:
- от входа выбора микросхемы до выхода распространения переноса ≤ 60 нс
 - от входа синхронизации до выходов 0 и 1 разрядов ≤ 90 нс
 - от входа синхронизации до выхода 7 разряда .. ≤ 85 нс
- Время перехода из состояния «выключено» в состояние низкого (высокого) уровня и из состояния низкого (высокого) уровня в состояние «выключено» от входа выбора микросхемы до входов/выходов информации ≤ 35 нс

K1802BP3, KP1802BP3

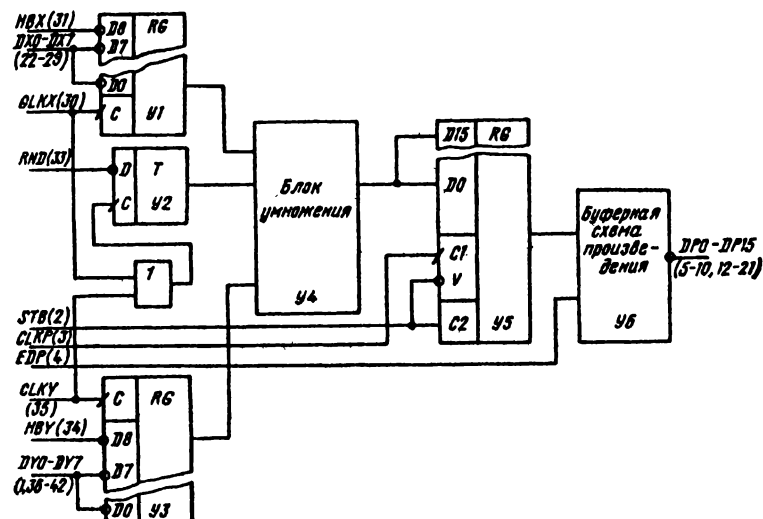


Условное графическое обозначение KP1802BP3

Микросхемы представляют собой биполярный быстродействующий параллельный умножитель 8×8 разрядов и предназначены для умножения двух восьмиразрядных чисел без знака или со знаком, представленных в дополнительном коде или смешанных кодах. На выходе вырабатывается произведение двойной точности — 16 разрядов, которое может быть округлено до 8 разрядов (не включая знаковый разряд). При умножении чисел со знаком в дополнительном коде произведение получается в дополнительном коде. ИС являются устройством модульного типа, обеспечивающего построение умножителей с любой разрядностью операндов, могут использоваться для построения быстродействующих процессоров цифровой обработки сигналов, реализующих преобразование Фурье, цифровую фильтрацию, в универсальных ЭВМ. В состав ИС входят: регистр множимого для

хранения разрядов множимого $X7...X0$ и управляющего сигнала NBX , триггер округления, схемы ИЛИ, регистр множителя для хранения разрядов множимого $Y7...Y0$ и управляющего сигнала NBY , блок умножения, регистр произведения для хранения 16-разрядного произведения), буферная схема произведения (выходной каскад с тремя состояниями).

Содержат 4500 интегральных элементов Корпус типа 4138.42-3, 2206.42-1, масса не более 6,5 г.



Структурная схема КР1802BP3

Назначение выводов: 1, 36...42 — входы множителей разряды 7, 0...6 $\overline{DY7}$, $\overline{DY0}...DY6$; 2 — вход управления записью в регистр произведения STB ; 3 — вход записи в регистр произведения $CLKP$; 4 — вход управления буферной схемой произведения EDP ; 5...10 — выходы произведения, разряды 15...10 $\overline{DP15}...DP10$; 11 — общий; 12...21 — выходы произведения, разряды 9...0 $\overline{DP9}...DP0$; 22...29 — входы множимых, разряды 0...7 $\overline{DX0}...DX7$; 30, 35 — входы записи в регистр множимого и множителя $CLKX$, $CLKY$; 31, 34 — входы знака старшего разряда множимого и множителя NBX , NBY ; 32 — напряжение питания; 33 — вход округления RND .

Электрические параметры

Номинальное напряжение питания 5 В $\pm 5\%$
 Выходное напряжение низкого уровня $\leq 0,5$ В

Выходное напряжение высокого уровня	$\geq 2,4$ В
Ток потребления при $U_{п}=5,25$ В	≤ 270 мА
Входной ток низкого уровня:	
по выводам 1, 2, 23...29, 31, 33, 34, 36...42	$\leq -0,4 $ мА
по выводам 4, 22	$\leq -0,25 $ мА
по выводам 3, 30, 35	$\leq -0,8 $ мА
Входной ток высокого уровня:	
по выводам 1, 2, 23...29, 31, 33, 34, 36...42	≤ 20 мкА
по выводам 3, 4, 22, 30, 35	≤ 40 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 100 мкА
Выходной ток низкого уровня в состоянии «выключено»	$\leq -100 $ мкА
Потребляемая мощность	1418 мВт
Время задержки распространения сигнала:	
от входа записи в регистры сомножителей до выходов произведения	≤ 140 нс
от входа записи в регистр произведения до выходов произведения	≤ 50 нс
от входа управления записью до выходов произведения	≤ 50 нс
Время задержки перехода от входа управления буферной схемой произведения до выходов произведения	≤ 50 нс
Время сохранения сигнала на входах DX и \overline{HBX} , DY и \overline{HBY} (\overline{RND}) относительно сигналов $CLKX$, $CLKY$	≥ 60 нс
Время установления сигнала:	
на входах $CLKX$, $CLKY$ относительно сигнала на входе $CLKP$ (время цикла)	≤ 115 нс
на входах $CLKX$, $CLKY$ относительно отрицательного фронта импульса на входе STB	≤ 135 нс
на входах DX и \overline{HBX} , DY и \overline{HBY} (\overline{RND}) относительно сигнала на входах $CLKX$, $CLKY$	≤ 15 нс
Длительность сигнала высокого (низкого) уровня на входах $CLKX$, $CLKY$, $CLKP$	
	≥ 35 нс
Емкость по входам	≤ 10 пФ
Емкость по выходам	≤ 15 пФ

K1802BP4, KM1802BP4

Микросхемы представляют собой параллельный умножитель 12×2 разрядов (быстродействующее комбинационное устройство) и предназначены для умножения 12-разрядных операндов, каждый из которых может быть либо кодом (числом без

знака), либо числом со знаком. В последнем случае такой операнд представляется в дополнительном коде. Числа могут быть, как целыми, так и меньше 1. На выходе умножителя вырабатывается произведение двойной точности (24 разряда), которое может быть округлено до 12 разрядов, включая знаковый разряд. При умножении чисел со знаком в дополнительном коде произведение получается в дополнительном коде. При действиях над числами со знаком предусмотрена возможность присвоения знака произведения младшей части произведения. Умножитель является устройством модульного типа, обеспечивающим построение умножителей с любой разрядностью операндов. ИС могут быть использованы для построения быстрой процессоров цифровой обработки сигналов, реализующих алгоритмы быстрого преобразования Фурье, цифровую фильтрацию, для применения в специализированных и универсальных ЭВМ.

В состав ИС входят регистр множимого (регистр X), регистр множителя (регистр Y), триггер округления, блок умножения, сдвигатель, регистры младшей и старшей части произведения и выходные буферные каскады младшей и старшей частей произведения.

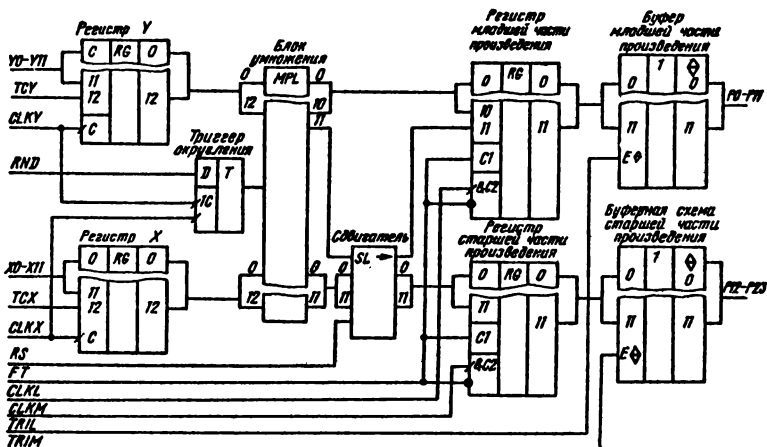
Содержат 11 998 интегральных элементов. Корпус типа 2136.64-1, масса не более 20 г, 4209.68-1.

Назначение выводов: 1...8, 61...64 — входы множимого разряды 7...0, 11...8 $X_7...X_0$, $X_{11}...X_8$; 9...20, 29...40 — выходы произведения разряды 0...11, 12...23 $P_0...P_{11}$, $P_{12}...P_{23}$; 21, 22 — входы управления выходными буферными каскадами младшей части произведения, старшей части произведения $TRIL$, $TRIM$; 23, 24 — общие; 25 — вход управления прозрачностью регистров произведения FT ; 26 — вход управления сдвигом вправо старшей части произведения RS ; 27, 28 — входы синхронизации регистра младшей части произведения, регистра старшей части произведения $CLKL$, $CLKM$; 41, 57 — входы

41	ТСУ	MPY		
42	Y11			
43	Y10			
44	Y9			
45	Y8			
46	Y7			
47	Y6		P23	40
48	Y5		P22	39
49	Y4		P21	38
50	Y3		P20	37
51	Y2		P19	36
52	Y1		P18	35
53	Y0		P17	34
54	CLKY		P16	33
55	RND		P15	32
56	TCX		P14	31
57	X11		P13	30
58	X10		P12	29
59	X9			20
60	X8		P11	19
61	X7		P10	18
62	X6		P9	17
63	X5		P8	16
64	X4		P7	15
1	X3		P6	14
2	X2		P5	13
3	X1		P4	12
4	X0		P3	11
5			P2	10
6			P1	9
7			P0	
8				
60	CLKX			
27	CLKL			
28	CLKM			
25	FT			
26	RS		U_{CC}	4,8-5,0
21	TRIL			
22	TRIM		GND	23,24

Условное графическое обозначение KM1802BP4

знака весового коэффициента старшего разряда множителя TCY и множителя TCX ; 42...47, 51...56 — входы множителя, разряды 11...6, 5...0 $Y_{11}...Y_6$, $Y_5...Y_0$; 48...50 — напряжение питания; 58 — вход знака весового округления RND ; 59 — вход синхронизации регистра множителя $CLKY$; 60 — вход синхронизации регистра множимого $CLKX$.



Структурная схема KM1802BP4

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления при $U_{п} = 5,25$ В	≤ 600 мА
Входной ток низкого уровня при $U_{п} = 5,25$ В, $U_{вх}^0 = 0,5$ В:	
по выводам 1...8, 25, 42...47, 51...56, 58, 61...64	≤ −0,4 мА
по выводам 21, 22, 26...28, 41, 57, 59, 60	≤ −1 мА
Входной ток высокого уровня при $U_{п} = 5,25$ В, $U_{вх}^1 = 5,25$ В	≤ 75 мА
Выходной ток низкого уровня в состоянии «выключено»	≤ −100 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 100 мкА
Потребляемая мощность	≤ 3,15 Вт

Время задержки распространения сигнала:

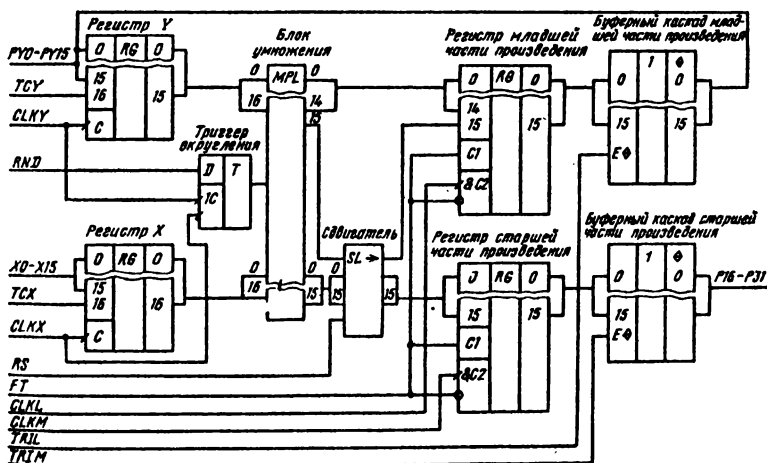
- от входов *CLKX, CLKY* до выходов *P* ≤ 145 нс
- от входов *CLKM, CLKL* до выходов *P* ≤ 35 нс
- от входа *RS* до выходов *P* с округлением произведения ≤ 140 нс
- от входа *RS* до выходов *P* без округления произведения ≤ 70 нс
- от входа *FT* до выхода произведения ≤ 80 нс

Длительность сигнала высокого (низкого) уровня

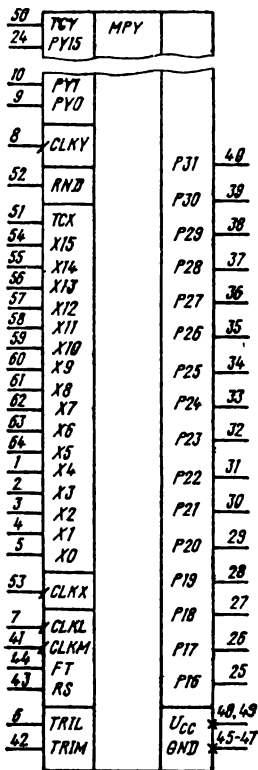
- на входах *CLKX, CLKY, CLKM, CLKL* ≥ 25 нс
- Время установления сигнала на входах *X, TCX, Y, TC, Y* и *RND* относительно сигнала на входах *CLKX, CLKY* $\geq |-25|$ нс
- Время установления сигнала на входах *CLKX, CLKY* (время цикла) $\geq |-100|$ нс
- Время сохранения сигнала на входах *X, TCX, Y, TC, Y* и *RND* относительно сигнала на входах *CLKX, CLKY* ≥ 0 нс

K1802BP5, KM1802BP5

Микросхемы представляют собой параллельный умножитель 16×16 разрядов (комбинационное устройство для умножения 16-разрядных операндов). Каждый из операндов может быть либо кодом (числом без знака), либо числом со знаком.



Структурная схема KM1802BP5



Условное графическое обозначение KM1802BP5

В последнем случае такой операнд представляется в дополнительном коде. Числа могут быть как целыми, так и меньше 1. На выходе умножителя вырабатывается произведение двойной точности (32 разряда), которое может быть округлено до 16 разрядов, включая знаковый разряд. При умножении чисел со знаком в дополнительном коде произведение получается в дополнительном коде. При действиях над числами со знаком предусмотрена возможность присвоения знака произведения младшей части произведения. ИС является устройством модульного типа, обеспечивающим построение умножителей с любой разрядностью операндов. Предназначена для построения быстродействующих процессоров цифровой обработки сигналов, реализующих алгоритмы быстрого преобразования Фурье, цифровую фильтрацию, для применения в специализированных и универсальных цифровых ЭВМ.

В состав ИС входят регистр множимого (регистр X), регистр множителя (регистр Y), триггер округления, блок умножения, сдвигатель, регистры младшей и старшей частей

произведения и выходные буферные каскады младшей и старшей частей произведения.

Содержат 15 906 интегральных элементов. Корпус типа 2136.64-1, масса не более 2 г, 4209.68-1.

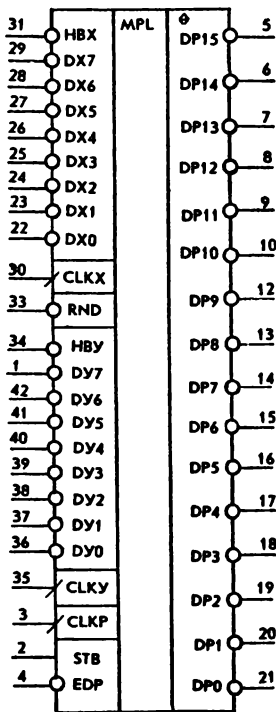
Назначение выводов: 1...5, 54...64 — входы множимого, разряды 4...0, 15...5 X4...X0, X15...X5; 6, 42 — входы управления выходными буферными каскадами младшей части произведения, старшей части произведения TRIL, TRIM; 7 — вход синхронизации регистра младшей части произведения, CLKL; 8 — вход синхронизации регистра множителя CLKY; 9...24 — выходы произведения, входы множителя разряды 0...15 PY0...PY15; 25...40 — выходы произведения, разряды 16...31 P16...P31; 41 — вход синхронизации регистра CLKM; 43 — вход управления сдвигом вправо старшей части произведения RS; 44 — вход управления «про-

зрачностью» регистров произведения FT ; 45...47 — общие; 48, 49 — напряжение питания; 50, 51 — входы знака весового коэффициента старшего разряда множителя и множимого TCY , TCX ; 52 — вход округления RND ; 53 — вход синхронизации регистра множимого $CLKX$.

Электрические параметры

Номинальное напряжение питания	$5 \text{ В} \pm 5\%$
Выходное напряжение низкого уровня	$\leq 0,5 \text{ В}$
Выходное напряжение высокого уровня	$\geq 2,4 \text{ В}$
Ток потребления при $U_{\text{п}} = 5,25 \text{ В}$	$\leq 800 \text{ мА}$
Входной ток низкого уровня:	
по выводам 1...5, 9...24, 44, 50...52, 54...64	$\leq -0,4 \text{ мА}$
по выводам 6, 7, 41...43, 53	$\leq -1 \text{ мА}$
по выводу 8	$\leq -2 \text{ мА}$
Входной ток высокого уровня:	
по выводам 1...5, 44, 50...52, 54...64	$\leq 75 \text{ мкА}$
по выводам 6, 7, 41...43, 53, 9...24	$\leq 175 \text{ мкА}$
по выводу 8	$\leq 150 \text{ мкА}$
Выходной ток низкого уровня в состоянии «выключено»	$\leq -100 \text{ мкА}$
Выходной ток высокого уровня в состоянии «выключено»	$\leq 100 \text{ мкА}$
Время задержки распространения сигнала:	
от входов $CLKY$, $CLKX$ до выходов P	$\leq 175 \text{ нс}$
от входов $CLKM$, $TRIM$ до выходов P	$\leq 35 \text{ нс}$
от входов $TRIL$, $CLKL$ до выходов PY	$\leq 35 \text{ нс}$
от входа RS до выходов P с округлением произведения	$\leq 165 \text{ нс}$
от входа RS до выходов P без округления произведения	$\leq 60 \text{ нс}$
от входа FT до выходов произведения	$\leq 100 \text{ нс}$
Длительность сигнала высокого (низкого) уровня на входах $CLKX$, $CLKY$, $CLKM$, $CLKL$	$\geq 30 \text{ нс}$
Время установления сигнала на входах X , TCX , Y , TCY , RND относительно сигнала на входах $CLKX$, $CLKY$	$\geq -30 \text{ нс}$
Время установления сигнала на входах $CLKX$, $CLKY$ относительно сигнала на входах $CLKM$, $CLKY$ (время цикла)	$\geq -140 \text{ нс}$
Время сохранения сигнала на входах X , TCX , Y , TCY , RND относительно сигналов на входах $CLKX$, $CLKY$	$\geq 0 \text{ нс}$

КР1802ВР6



Условное графическое обозначение КР1802ВР6

Микросхема представляет собой схему 8-разрядного умножителя параллельного типа и предназначена для умножения двух 8-разрядных чисел как без знака, так и со знаком, представленных в дополнительном коде (в том числе смешанных чисел).

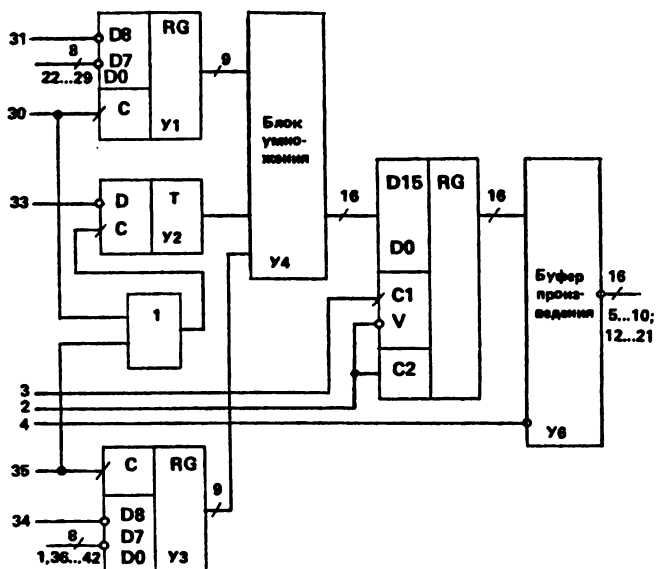
Корпус типа 2206.42-1, масса не более 6,5 г.

Назначение выводов: 1, 36...42 — входы множителя, разряды 0...7 $DY7, DY0...DY6$; 2 — вход управления записью в регистр произведения STB ; 3, 30, 35 — входы записи в регистр произведения множимого, множителя $CLKP, CLKX, CLKY$; 4 — вход управления буфером произведения EDP ; 5...10, 12...21 — выход произведения разряды 15...10, 9...0 $DP15...DP10, DP9...DP0$; 11 — общий; 22...29 — входы множимого, разряды 0...7, $DX0...DX7$; 31, 34 — входы знака старшего разряда множимого, множителя HBX, HBY ; 32 — напряжение питания; 33 — вход округления RND .

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Входной ток низкого уровня:	
по выводам 1, 2, 22, 23...29, 31, 33, 34, 36...42	≤ −0,4 мА
по выводам 3, 4, 30, 35	≤ −0,8 мА
Входной ток высокого уровня	≤ 40 мкА
Выходной ток низкого уровня в состоянии «выключено»	≤ −0,1 мА
Выходной ток высокого уровня в состоянии «выключено»	≤ 0,1 мА

Потребляемая мощность ≤ 1575 мВт
 Время задержки распространения сигнала ≤ 40 нс



Функциональная схема KP1802BP6

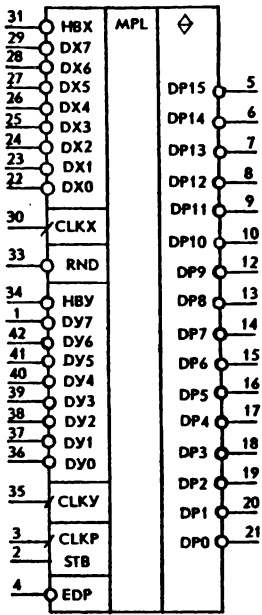
K1802BP7, KP1802BP7

Микросхемы представляют собой схему параллельного умножителя 8×8 разрядов и предназначены для умножения двух 8-разрядных чисел как без знака, так и со знаком, представленных в дополнительном коде или смешанных. Содержат 4042 интегральных элемента.

Корпус типа 4138.42-3, 2206.42-1, масса не более 6,5 г.

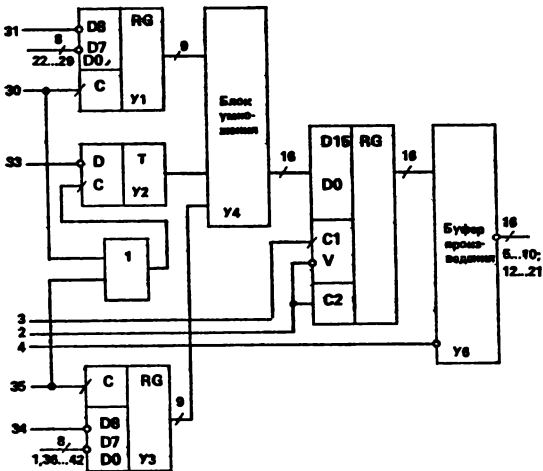
Назначение выводов: 1, 36...42 — входы множителя, разряды $0...7 \overline{DY7}, \overline{DY0}... \overline{DY6}$; 2 — вход управления записью в регистр произведения \overline{STB} ; 3, 30, 35 — входы записи в регистр произведения множимого, множителя $\overline{CLKP}, \overline{CLKX}, \overline{CLKY}$; 4 — вход управления буфером произведения \overline{EDP} ; 5...10, 12...21 — выход произведения, разряды 15...10, 9...0 $\overline{DP15}... \overline{DP10}, \overline{DP9}... \overline{DP0}$; 11 — общий; 22...29 — входы множимого, разряды $0...7 \overline{DX0}... \overline{DX7}$; 31, 34 — входы знака старшего разряда множимого, множителя $\overline{NBX}, \overline{NBY}$; 32 — напряжение питания; 33 — вход округления \overline{RND} .

Электрические параметры



- Номинальное напряжение питания 5 В ±5%
- Выходное напряжение низкого уровня ≤ 0,5 В
- Выходное напряжение высокого уровня ≥ 2,4 В
- Входной ток низкого уровня:
- по выводам 1, 2, 22, 23...29, 31, 33, 34, 36...42 ≤ |-0,4| мА
- по выводам 3, 4, 30, 35 ≤ |-0,8| мА
- Входной ток высокого уровня ≤ 40 мкА
- Выходной ток низкого уровня в состоянии «выключено» ≤ |-0,1| мА
- Выходной ток высокого уровня в состоянии «выключено» ≤ 0,1 мА
- Потребляемая мощность ≤ 1418 мВт
- Время задержки распространения сигнала ≤ 50 нс

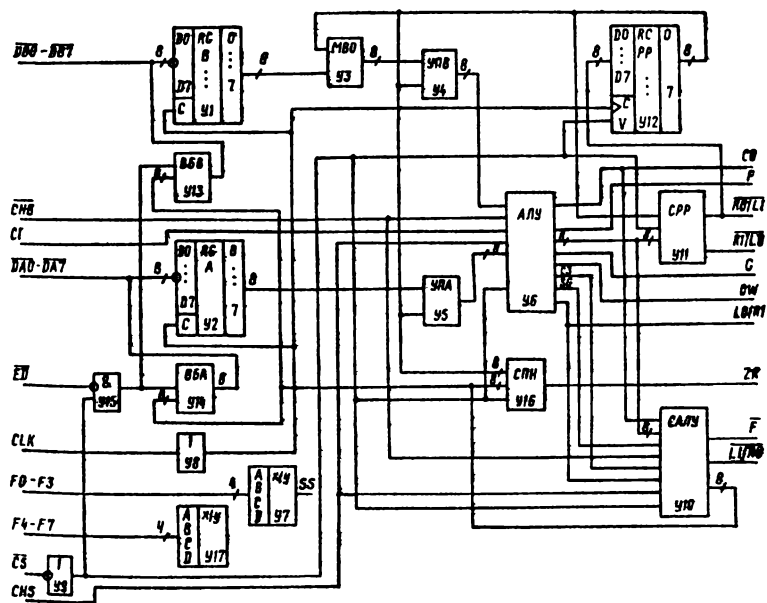
Условное графическое обозначение КР1802BP7



Структурная схема КР1802BP7

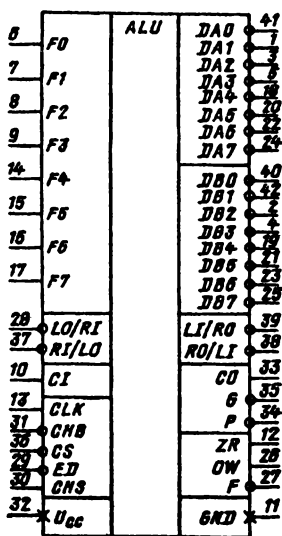
K1802BC1, KP1802BC1

Микросхемы представляют собой 8-разрядную наращиваемую микропроцессорную секцию устройства обработки данных и предназначены для выполнения арифметического сложения и вычитания в дополнительном коде; логических операций конъюнкции, дизъюнкции, инверсии и сложения по модулю 2; арифметических, логических и циклических сдвигов вправо и влево на 1 разряд. При выполнении этих операций возможно производить многочисленные операции маскирования содержимым регистра, расширения отдельных разрядов входных данных. По результату операции вырабатываются признаки равенства нулю результата и признак перевыполнения (в операциях сложения, вычитания и сдвига влево). При соединении нескольких ИС можно производить последовательный и ускоренный перенос, операции обработки байтов, широкий набор операций сдвигов, включая и расширенные сдвиги, т. е. сдвиг двойного слова совместно с регистром расширения без внешних дополнительных схем с выработкой признаков результата только в выбранных кристаллах.



Структурная схема KP1802BC1

В состав ИС входят регистр данных В (Y1), регистр данных А (Y2), мультиплексор выбора операнда (Y3), узел подготовки данных В (Y4), узел подготовки данных А (Y5), арифметико-логическое устройство (Y6), дешифратор микрофункций операции (Y7), буферная схема синхронизации (Y8), буферная схема сигнала выбора микросхемы (Y9), сдвигатель арифметико-логического устройства (Y10), сдвигатель регистра расширения (Y11), регистр расширения (Y12), выходной буферный каскад В (Y13), выходной буферный каскад А (Y14), вентиль стробирующего сигнала выдачи данных (Y15), схема признака нуля (Y16), дешифратор микрофункций модификации (Y17). Содержат 2800 интегральных элементов. Корпус типа 4138.42-3, 2206.42-1, масса не более 6,5 г.



Условное графическое обозначение KP1802BC1

Назначение выводов: 1, 3, 5, 18, 20, 22, 24, 41 — входы/выходы информации А, разряды 0...7 $\overline{DA1}...DA7$, $\overline{DA0}$; 2, 4, 19, 21, 23, 25, 40, 42 — входы/выходы информации В, разряды 0...7, $\overline{DB2}...DB7$, $\overline{DB0}$, $\overline{DB1}$; 6...9, 14...17 — входы кода микрокоманды, разряды 0...7, $F0...F7$; 10 — вход переноса \overline{CI} ; 11 — общий 12 — выход признака равенства нуля результата (с открытым коллектором) \overline{ZR} ; 13 —

вход синхронизации \overline{CLK} ; 26 — выход признака перевыполнения (с открытым коллектором) \overline{OW} ; 27 — выход выдвигаемых разрядов АЛУ или выходного переноса \overline{CO} (с открытым коллектором) \overline{F} ; 28 — выход сдвига влево, вход сдвига вправо сдвигателя АЛУ (бинаправленный, с тремя состояниями) $\overline{LO/RI}$; 29 — вход разрешения выдачи информации \overline{ED} ; 30 — вход выборки старшего кристалла \overline{CHS} ; 31 — вход управления инверсией старшего разряда \overline{CHB} ; 32 — напряжение питания; 33 — выход переноса \overline{CO} ; 34 — выход распространения переноса \overline{P} ; 35 — выход генерации переноса \overline{G} ; 36 — вход выборки кристалла \overline{CS} ; 37 — вход сдвига вправо/выход сдвига влево сдвигателя регистра расширения (бинаправленный, с тремя состояниями) $\overline{RI/LO}$; 38 — выход сдвига вправо/вход сдвига влево сдвигателя арифметико-логического устройства (бинаправленный, с тремя состояниями) или перенос из третьего разряда АЛУ $\overline{RO/LI}$; 39 —

вход сдвига вправо/выход сдвига влево сдвигателя регистра расширения (бинаправленный, с тремя состояниями) $\overline{RI/LO}$; 38 — выход сдвига вправо/вход сдвига влево сдвигателя арифметико-логического устройства (бинаправленный, с тремя состояниями) или перенос из третьего разряда АЛУ $\overline{RO/LI}$; 39 —

вход сдвига влево/выход сдвига вправо сдвигателя арифметико-логического устройства (бинаправленный, с тремя состояниями) или перенос из третьего разряда АЛУ \overline{LI}/RO .

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления при $U_{п}=5,25$ В	≤ 280 мА
Входной ток низкого уровня:	
по выводам 1...6, 13, 18...25, 28, 40...42	≤ −0,25 мА
по выводам 7...9, 15...17	≤ −0,5 мА
по выводу 14	≤ −0,75 мА
по выводам 30, 36	≤ −0,4 мА
по выводам 31, 37...39	≤ −1 мА
по выводу 10	≤ −1,6 мА
по выводу 28	≤ −2 мА
Входной ток высокого уровня:	
по выводам 6, 10, 13, 29, 30, 36	≤ 40 мкА
по выводам 7...9, 15...17, 31	≤ 80 мкА
по выводу 14	≤ 120 мкА
Выходной ток высокого уровня	≤ 100 мкА
Выходной ток низкого уровня в состоянии «выключено»:	
по выводам 1...5, 18...25, 40...42	≤ 100 мкА
по выводам 28, 37...39	≤ 250 мкА
Время задержки распространения сигнала от входов $F7...F0$:	
до выхода CO	≤ 110 нс
до входов/выходов $\overline{DA7}...DA0, \overline{DB7}...DB0$	≤ 150 нс
до выходов $\overline{P}, \overline{G}$	≤ 130 нс
до входов/выходов $\overline{LI}/RO, \overline{LO}/RI$	≤ 120 нс
до входов/выходов $\overline{RI}/LO, \overline{RO}/LI$	≤ 70 нс
до выходов OW, \overline{F}	≤ 140 нс
до выхода ZR	≤ 150 нс
Время задержки распространения сигнала от входов/выходов $\overline{DA7}...DA0, \overline{DB7}...DB0$:	
до выходов $CO, \overline{P}, \overline{G}$	≤ 120 нс
до входов/выходов $\overline{DA7}...DA0, \overline{DB7}...DB0$	≤ 130 нс
до входов/выходов $\overline{LI}/RO, \overline{LO}/RI$	≤ 120 нс
до выхода OW	≤ 130 нс
до выхода \overline{F}	≤ 125 нс
до выхода ZR	≤ 150 нс

Время задержки распространения сигнала

от входа CI :

до выхода CO	≤ 30 нс
до входов/выходов $\overline{DA7}... \overline{DA0}, \overline{DB7}... \overline{DB0}$	≤ 90 нс
до входов/выходов $\overline{LO}/RI, \overline{LI}/RO$	≤ 85 нс
до выходов OW, \overline{F}	≤ 90 нс
до выхода ZR	≤ 100 нс

Время задержки распространения сигнала

от входа CHS :

до входов/выходов $\overline{DA7}... \overline{DA0}, \overline{DB7}... \overline{DB0},$ \overline{LO}/RI	≤ 60 нс
до выходов OW, \overline{F}	≤ 50 нс
до выхода ZR	≤ 65 нс

Время задержки распространения сигнала

от входов/выходов $\overline{LI}/RO, \overline{LO}/RI$:

до входов/выходов $\overline{DA7}... \overline{DA0}, \overline{DB7}... \overline{DB0}$	≤ 32 нс
до выхода \overline{F}	≤ 30 нс
до выхода ZR	≤ 35 нс

Время задержки распространения сигнала от вхо-

дов/выходов $\overline{RO}/LI, \overline{RI}/LO$ до $\overline{RI}/LO, \overline{RO}/LI$

Время задержки распространения сигнала

от входа \overline{CS} :

до выхода CO	≤ 30 нс
до выходов $\overline{P}, \overline{G}$	≤ 35 нс
до входов/выходов $\overline{LI}/RO, \overline{LO}/RI$	≤ 55 нс
до входов/выходов $\overline{RI}/LO, \overline{RO}/LI$	≤ 50 нс
до выхода OW	≤ 50 нс
до выхода \overline{F}	≤ 65 нс
до выхода ZR	≤ 85 нс

Время перехода из состояния низкого (высокого)

уровня в состояние «выключено» и из состояния

«выключено» в состояние низкого (высокого) уровня

на входах/выходах $\overline{DA7}... \overline{DA0}, \overline{DB7}... \overline{DB0}$:

от входа \overline{CS}	≤ 70 нс
от входа \overline{ED}	≤ 65 нс

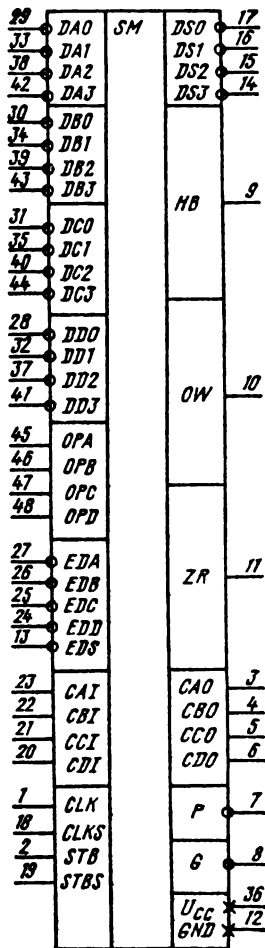
K1802ИМ1, КР1802ИМ1

Микросхемы представляют собой схему четырехвходового 4-разрядного сумматора и предназначены для выполнения арифметического сложения или вычитания до четырёх чисел (A, B, C, D), представленных дополнительным кодом. В результате операции $\pm A, \pm B, \pm C, \pm D$ вырабатывается 4-разрядный результат в дополнительном коде и формируются признаки переполнения,

нуля, результата и знака. Отдельными управляющими входами предусмотрено исключение любого операнда из операции суммирования или вычитания. ИС сумматора могут быть использованы для построения быстродействующих многоходовых систем при решении задач цифровой обработки сигналов (спектральный и корреляционный анализ).

В состав ИС входят управляемый блок инверсии $M2$; 4-разрядные регистры данных (A, B, C, D) RG ; буферные схемы сигналов STB и CLK ; суммирующая матрица SM , 5-разрядный регистр суммы и признака перевыполнения; выходная буферная схема с тремя состояниями; схема выделения признака нуля результата. Содержат 1951 интегральный элемент. Корпус типа 4123.48-1.01, масса не более 4,2 г, 2207.48-4.

Назначение выводов: 1 — вход записи операндов CLK ; 2 — вход управления записью операндов STB ; 3...6 — выходы переносов A, B, C, D (с двумя состояниями) $CA0$, $CB0$, $CC0$, $CD0$; 7 — выход распространения переноса \bar{P} ; 8 — выход генерации переноса \bar{G} ; 9 — выход знака результата NB ; 10 — выход признака переполнения OW ; 11 — выход признака нуля (с открытым коллектором) ZR ; 12 — общий; 13 — вход управления буферной схемой результата \bar{EDS} ; 14...17 — выходы результата, разряды 3...0 (с тремя состояниями) $\bar{DS3}$... $\bar{DS0}$; 18 — вход записи результата $CLKS$; 19 — вход управления записью результата $STBS$; 20...23 — входы переноса D, C, B, A; CDI , CCI , CBI , CAI ; 24...27 — входы разрешения D, C, B, A; EDD , EDC , EDB , EDA ; 28...35 — входы данных D, A, B, C, разряды 0, 1; $DD0$, $DA0$, $DB0$, $DC0$, $DD1$, $DA1$, $DB1$, $DC1$; 36 — напряжение питания; 37...44 — входы данных D, A, B, C, разряды 2, 3; $DD2$, $DA2$, $DB2$, $DC2$, $DD3$, $DA3$, $DB3$, $DC3$; 45...48 — входы операций A, B, C, D; OPA , OPB , OPC , OPD .



Условное графическое обозначение KP1802ИМ1

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления при $U_{п} = 5,25$ В	≤ 280 мА
Входной ток низкого уровня:	
по выводам 1, 2, 18...23, 28...35, 37...48	≤ −0,4 мА
по выводам 13, 24...27	≤ −0,8 мА
Входной ток высокого уровня	≤ 40 мкА
Выходной ток низкого уровня в состоянии «выключено»	
	≤ −100 мкА
Выходной ток высокого уровня в состоянии «выключено»	
	≤ 100 мкА
Выходной ток высокого уровня	
	≤ 100 мкА
Время задержки распространения сигнала от входа <i>CBI</i> :	
до выхода <i>HB</i>	≤ 29 нс
до выходов <i>ZR, OW</i>	≤ 38 нс
Время задержки распространения сигнала от входа <i>CCI</i> :	
до выхода <i>CDO</i>	≤ 20 нс
до выходов $\overline{DS}, \overline{P}, \overline{G}$	≤ 24 нс
до выхода <i>HB</i>	≤ 29 нс
до выходов <i>ZR, OW</i>	≤ 38 нс
Время задержки распространения сигнала от входа <i>CDI</i> :	
до выхода <i>CDO, \overline{DS}</i>	≤ 24 нс
до выхода <i>HB</i>	≤ 29 нс
до выходов <i>ZR, OW</i>	≤ 38 нс
Время задержки распространения сигнала:	
от входа <i>CLKS</i> до выходов <i>HB, ZR, OW</i>	≤ 28 нс
от входа <i>CLKS</i> до выхода \overline{DS}	≤ 24 нс
от входа <i>CLK</i> до выхода <i>CA0, CBO</i>	≤ 24 нс
от входа <i>CLK</i> до выхода <i>CCO</i>	≤ 37 нс
от входа <i>CLK</i> до выходов <i>CDO, $\overline{P}, \overline{G}$</i>	≤ 48 нс
от входа <i>CAI</i> до выходов <i>CDO, $\overline{P}, \overline{G}$</i>	≤ 35 нс
от входа <i>CAI</i> до выхода \overline{DS}	≤ 40 нс
от входа <i>CAI</i> до выхода <i>HB</i>	≤ 29 нс
от входа <i>CAI</i> до выходов <i>ZR, OW</i>	≤ 38 нс
от входа <i>CBI</i> до выхода <i>CDO</i>	≤ 20 нс
от входа <i>CBI</i> до выходов $\overline{DS}, \overline{P}, \overline{G}$	≤ 24 нс
от входа <i>DC</i> до выходов \overline{DS}, CDO	≤ 55 нс
от входа <i>DC</i> до выходов <i>CA0, CBO, CC0, $\overline{P}, \overline{G}$</i> ..	≤ 40 нс
Время задержки перехода от входа \overline{EDS}	
до выходов \overline{DS}	≤ 35 нс

Время установления сигнала:

на входах <i>DA, DB, DC, DD</i> относительно сигнала	
на входе <i>CLK</i>	$\leq -4 $ нс
на входах <i>OPA, OPB, OPC, OPD; $\overline{EDA}, \overline{EDB}, \overline{EDD}$</i>	
относительно сигнала на входе <i>CLK</i>	$\leq -5 $ нс; $\leq -8 $ нс
на входе <i>CAI</i> относительно сигнала	
на входе <i>CLK</i>	$\leq -25 $ нс
на входе <i>CBI</i> относительно сигнала	
на входе <i>CLK</i>	$\leq -22 $ нс
на входе <i>CCI</i> относительно сигнала	
на входе <i>CLK</i>	$\leq -18 $ нс
на входе <i>CDI</i> относительно сигнала	
на входе <i>CLK</i>	$\leq -12 $ нс

Длительность сигнала высокого и низкого уровня

на входах <i>CLK, CLKS</i>	≤ 10 нс
----------------------------------	--------------

Время сохранения сигнала:

на входе <i>CAI</i> относительно сигнала	
на входе <i>CLKS</i>	≤ 10 нс
на входе <i>CBI</i> относительно сигнала	
на входе <i>CLKS</i>	≤ 8 нс
на входе <i>CCI</i> относительно сигнала	
на входе <i>CLKS</i>	≤ 6 нс
на входе <i>CDI</i> относительно сигнала	
на входе <i>CLKS</i>	≤ 3 нс

КР1802ИП1

Микросхема представляет собой матрицу многофункциональных ассоциативных регистров и предназначена для хранения данных, проведения контроля по четности, формирования признаков ассоциативного сравнения, восстановления исходной информации при сбое в системах. Может быть использована для построения сверхоперативной (адресной) памяти с организацией (4 + 4) регистра по пять разрядов; или с организацией 4 регистра по 10 разрядов; ассоциативной памяти с поиском слова по равенству признаков опроса (дескриптора) и ассоциативного признака, хранящегося в регистре, с возможностью маскирования разрядов сравниваемых чисел; памяти с двухкоординатным поиском слова, т. е. выполнением ассоциативного сравнения в выбранной строке, с возможностью маскирования разрядов сравниваемых чисел; специальных видов памяти типов СТЕК, КЭШ. Устройства памяти могут иметь любое число слов любой разрядности.

При построении ассоциативной памяти ИС может работать как в поле ассоциативных признаков, так и в поле основной информации.

45	AA0	RCAM	DA0	42	
44	AA1		DA1	41	
46	DERDA		DA2	40	
47	DEWRA		DA3	39	
				DA4	38
27	AB0				31
28	AB1		DB0	DB1	32
26	DERDB		DB2	DB3	31
25	DEWRB		DB4		35
2	AC0				8
3	AC1		DC0	DC1	9
1	DERDC		DC2	DC3	10
48	DEWRC		DC4		11
22	AD0				18
21	AD1		DD0	DD1	17
23	DERDD		DD2	DD3	16
24	DEWRD		DD4		15
7	INS0				30
6	INS1		A0	A1	29
5	INS2		A2	A3	20
4	INSYN		INER		43
			GND		12, 37
			U _{CC}		36

Условное графическое обозначение КР1802ИП1

В состав ИС входят узлы матрицы ассоциативных регистров *RG0-1, RG1-1, RG2-1, RG3-1*, связанных с магистралями *DA* и *DC*, *RG0-2, RG1-2, RG2-2, RG3-2*, связанных с магистралями *DB* и *DD*; устройство управления; схема контроля четности; схема формирования сигналов сравнения; выходные буферные регистры с тремя состояниями. Корпус типа 2207.48-4.

Назначение выводов: 1, 23, 26, 46 — входы запрета чтения на магистралях *C, D, B, A*; *DERDC, DERDD, DERDB, DERDA*; 2, 3, 21, 22, 27, 28, 44, 45 — входы адреса *C, D, B, A*; *AC0, AC1, AD1, AD0, AB0, AB1, AA1, AA0*; 4 — вход синхронизации *INSYN*; 5...7 — входы инструкции *INS2...INS0*; 8...11, 13, 14...18, 31...35, 38...42 — входы/выходы данных магистралей *C, D, B, A*; *DC0...DC4, DD4...DD0, DB0...DB4, DA4...DA0*; 12, 37 — общие; 19, 20, 29, 30 — входы/выходы непосредственной адресации *A3...A0*; 24, 25, 47, 48 — входы запрета записей с магистралей *D, B, A, C*; *DEWRD, DEWRB, DEWRA, DEWRC*; 36 — напряжение питания; 43 — выход отсутствия ошибки, *INER*.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления при $U_{п} = 5,25$ В	≤ 300 мА
Входной ток низкого уровня	≤ −0,4 мА
Входной ток высокого уровня по выводам 1...7, 21...28, 44...48	≤ 40 мкА
Выходной ток высокого уровня	≤ 100 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 100 мкА
Время задержки распространения сигнала:	
от входов <i>A</i> до входов/выходов <i>D</i>	≤ 35 нс
от входов <i>INSYN, INS</i> до входов/выходов <i>A2</i>	≤ 55 нс
от входа <i>DEWRC</i> до входов/выходов <i>DA</i> , от входа <i>DEWRD</i> до входов/выходов <i>DB</i>	... ≤ 60 нс

от входов *DEWR*, до выхода *INER* ≤ 75 нс
от входов/выходов *D* до входов/выходов *D* .. ≤ 50 нс
от входов *A* до входа/выхода *A2* ≤ 50 нс
от входа *INSYN* до входов/выходов *D* ≤ 60 нс
от входа *INS2* до выхода *INER* ≤ 70 нс

Время задержки перехода:

от входа *DERD* до входов/выходов *D* ≤ 50 нс
от входа *INS2* до входов/выходов *D* ≤ 70 нс
от входа/выхода *A0* до входов/выходов *D* ... ≤ 70 нс
от входа *AC* до входов/выходов *D* ≤ 70 нс

Время сохранения сигналов на входах *DA, DB, DC, DD, A, INS, AD*, относительно сигнала на входе *INSYN* ≥ 5 нс

Длительность сигнала низкого уровня на входах *DEWRA, DEWRB, DEWRC, DEWRD, INSYN* ≥ 20 нс

Время установления сигнала на входах *DA, DB, DC, DD, AA, AB, AC, AD* относительно сигнала на входах *DEWRA, DEWRB, DEWRC, DEWRD* ≥ |−5| нс

Время сохранения сигнала на входах *DA, DB, DC, DD, AA, AB, AC, AD* относительно сигнала на входах *DEWRA, DEWRB, DEWRC, DEWRD* ≥ 5 нс

Время установления сигналов на входах *DA, DB, DC, DD, A, INS, AD*, относительно сигнала на входе *INSYN* ≥ |−5| нс

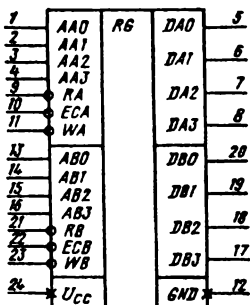
Примечание. Значения динамических параметров приведены при $U_n = 5$ В, $T = -10...+70^\circ$ С.

Режимы работы

Код управления			Режим работы	Доп. управляющие поля	Синхронизация
<i>INS2</i>	<i>INS1</i>	<i>INS0</i>			
0	0	0	Отключение кристалла		
0	0	1	Ассоциативный доступ (чтение/запись)	Чтение: AC Запись AD	AC
0	1	0	Перезапись столбцом влево		
0	1	1	Перезапись столбцом вправо		
1	0	0	Ассоциативный поиск активный	АП: AA ДКП: AA, AB	INSYN
1	0	1	Ассоциативный поиск пассивный	АП: AA ДКП: AA, AB	
1	1	0	Перезапись по входам A0...A3	AD	
1	1	1	Адресный режим	—	

Примечание. АП — простой ассоциативный поиск; ДКП — двухкоординатный поиск.

K1802ИР1, КР1802ИР1



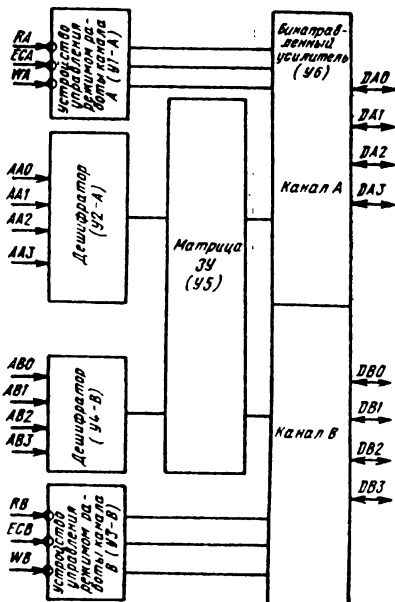
Условное графическое обозначение КР1802ИР1

Микросхемы представляют собой двухадресный регистр общего назначения (РОН) на 64 бита и предназначены для построения РОН в процессорах двухадресных СОЗУ, магазинных ЗУ, сверхоперативных ЗУ и многоадресных ОЗУ. В состав ИС входят матрица 16×4 бит ($Y5$), включающая 16 четырехразрядных регистров, 2 дешифратора ($Y2-A$) и ($Y4-B$) выбора необходимого регистра по каналам А и В соответственно; 2 устройства управления режимом работы ($Y1-A$) и ($Y3-B$) каналами А и В, биполярный усилитель

($Y6$), состоящий из 8 усилителей считывания с тремя устойчивыми состояниями на выходе и 8 усилителей записи. Усилитель считывания и записи каждого разряда матрицы работает на один разряд соответствующего канала. ИС имеют два 4-разрядных канала для приема и выдачи информации.

Содержат 1662 интегральных элемента. Корпус типа 4118.24-1, 239.24-2, масса не более 4 г.

Назначение выводов: 1...4 — входы адреса канала А $AA0...AA3$; 5...8 — входы/выходы информации канала А (бинаправленные с тремя состояниями) $DA0...DA3$; 9 — вход считывания информации канала А, \bar{RA} ; 10 — вход разрешения канала А, \bar{ECA} ; 11 — вход записи канала А, \bar{WA} ; 12 — общий; 13...16 — входы адреса канала В, $AB0...AB3$; 17...20 — входы/выходы информации канала В (бинаправленные, с тремя состояниями) $DB3...DB0$; 21 — вход



Структурная схема КР1802ИР1

считывания информации канала В, \overline{RB} ; 22 — вход разрешения канала В, \overline{ECB} ; 23 — вход записи канала В, \overline{WB} ; 24 — напряжение питания.

Режим работы РОН

Режим работы	Состояние входов							
	Канал А				Канал В			
	\overline{RA}	\overline{ECA}	\overline{WA}	$AA0...AA3$	\overline{RB}	\overline{ECB}	\overline{WB}	$AB0...AB3$
Состояние «выключено»	X 1	1 X	X 1	X X	X 1	1 X	X 1	X
Запись по каналу А	1	0	0	x	X 1	1 X	X 1	X
Запись по каналу В	X 1	1 X	X 1	X	1	0	0	x
Одновременная запись по каналам А и В	1	0	0	x	1	0	0	x
Считывание по каналу А	0	0	1	x	X 1	1 X	X 1	X
Считывание по каналу В	X 1	1 X	X 1	X	0	0	1	x
Одновременное считывание по каналам А и В	0	0	1	x	0	0	1	x
Запись по каналу А и считывание по каналу В	1	0	0	x	0	0	1	x
Запись по каналу В и считывание по каналу А	0	0	1	x	1	0	0	x

Примечание. X — состояние входа безразлично; x — одно из значений адреса от 0 до 15.

Электрические параметры

Номинальное напряжение питания 5 В $\pm 5\%$
 Выходное напряжение низкого уровня $\leq 0,5$ В
 Выходное напряжение высокого уровня $\geq 2,4$ В
 Ток потребления при $U_{\Pi} = 5,25$ В ≤ 170 мА

Входной ток низкого уровня	
по выводам 1...8, 13...20	$\leq -0,25 \text{ мА}$
по выводам 9, 11, 21, 23	$\leq -0,4 \text{ мА}$
по выводам 10, 22	$\leq -0,8 \text{ мА}$
Входной ток высокого уровня по выводам 1...4, 9...11, 13...16, 21...23	$\leq 40 \text{ мкА}$
Выходной ток высокого уровня в состоянии «выключено» для входов/выходов 5...8, 17...20	$\leq 40 \text{ мкА}$
Потребляемая мощность	$\leq 892 \text{ мВт}$
Время задержки распространения сигнала:	
от входов адреса AA, AB до выходов данных DA, DB	$\leq 58 \text{ нс}$
от входов/выходов данных DA (DB) до входов/выходов данных DB (DA)	$\leq 48 \text{ нс}$
от входов WA (WB) до выходов данных DA (DB)	$\leq 73 \text{ нс}$
Время перехода входов/выходов информации из состояния:	
низкого (высокого) уровня в состояние «выключено» от входов считывания, от входов разрешения	$\leq 30 \text{ нс}$
«выключено» в состояние низкого (высокого) уровня от входов считывания, от входов разрешения	$\leq 27 \text{ нс}$

КР1802КП1

Микросхема представляет собой многофункциональный коммутатор магистралей («активный» коммутатор четырех 5-разрядных магистралей — одна информационная тетрада и контрольный разряд дополнения до четности) и предназначена для коммутации магистралей с предварительной обработкой данных: проверкой на четность и хранением принимаемой информации; маскированием с одновременным использованием до трех масок. Возможно использование ИС в качестве элемента систем дублирования и мажорирования. Вся выдаваемая информация сопровождается контрольным разрядом дополнения до четности. В состав ИС входят регистры хранения данных RGA, RGB, RGG, RGD; схемы разрешения выдачи данных на магистрали; схема выработки признаков дублирования и мажорирования особых режимов; схемы управления коммутацией данных на магистрали C и D; мультиплексоры-селекторы коммутации данных; схема сравнения и проверки на четность содержимого регистров. Все операции выполняются

только при подаче на вход DECS напряжения низкого уровня. Корпус типа 2207.48-4.

Назначение выводов: 1 — вход отсутствия ошибки INER; 2...4 — входы/выходы выбора данных на магистраль B, SEDB1, SEDB2, SEDB0; 5 — вход выбора данных на магистраль B, SEDB3; 6 — вход запрета записи на магистраль B, DEWRB; 7 — вход запрета считывания на магистраль B, DERDB; 8...11, 13 — входы/выходы данных магистрали B, DB4...DB0; 12, 37 — общие; 14...18 — входы/выходы магистрали A, DA0...DA4; 19 — вход запрета считывания на магистраль A, DERDA; 20 — вход запрета записи с магистрали A, DEWRA; 21 — вход запрета выбора микросхемы DECS; 22 — вход выбора данных на магистраль, SEDA3; 23...25 — входы/выходы выбора данных на магистраль A, SEDA1, SEDA0, SEDA2; 26...28 — входы выбора данных на магистраль C, SEDC2...SEDC0; 29 — вход запрета записи с магистрали C, DEWRC; 30 — вход запрета считывания на магистраль C, DERDC; 31...35 — входы/выходы данных магистрали C, DC4...DC0; 36 — напряжение питания; 38...42 — входы/выходы данных магистрали D, DD0...DD4; 43 — вход запрета считывания на магистраль D, DERDD; 44 — вход запрета записи с магистрали D, DEWRD; 45...48 — входы/выходы выбора данных на магистраль D, SEDD3...SEDD0.

20	DEWRA	RGMS	↕	
19	DERDA		↕	
22	SEDA3		↕	14
	↕		↕	15
24	SEDA0		↕	16
23	SEDA1		↕	17
25	SEDA2		↕	18
6	DEWRB		↕	
7	DERDB		↕	
5	SEDB3		↕	13
	↕		↕	11
4	SEDB0		↕	10
2	SEDB1		↕	9
3	SEDB2		↕	8
29	DEWRC		↕	35
30	DERDC		↕	34
28	SEDC0		↕	31
27	SEDC1		↕	32
26	SEDC2		↕	31
44	DEWRD		↕	
43	DERDD		↕	38
48	SEDD0		↕	39
47	SEDD1		↕	40
46	SEDD2		↕	41
45	SEDD3		↕	42
21	DECS		↕	1
			↕	12, 37
			↕	36

Условное графическое обозначение KP1802КП1

Примечания. 1. В режиме «дублирование» выходы SEDA0 — выход признака ошибки в RGA, SEDA1 — выход признака ошибки в RGB, SEDA2 — выход признака ошибки в RGC, SEDA3 — выход разрешения выдачи признаков.

2. В режиме «мажорирование» SEDB0 — выход признака совпадения RGA с RGB, SEDB1 — выход признака совпадения RGA с RGC, SEDB2 — выход признака совпадения RGB с RGC.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В

Входной ток низкого уровня:	
по входам <i>DECS</i>	$\leq 0,8$ мА
по остальным входам	$\leq 0,4$ мА
Входной ток высокого уровня:	
по входам <i>DECS</i>	≤ 80 мкА
по остальным входам	≤ 40 мкА
Ток в состоянии «выключено»	$\leq -100 $ мкА
Ток потребления	≤ 300 мА
Время установления сигналов:	
на входах <i>DA, DB, DC</i> относительно сигналов на входах <i>DEWRA, DEWRB, DEWRC, DEWRD</i>	$\leq -5 $ нс
на входе запрета выбора микросхемы относительно сигналов на входах <i>DEWRA, DEWRB, DEWRC, DEWRD</i>	$\leq -5 $ нс
на входе <i>DECS</i> относительно сигналов на входах <i>DERDA, DERDB, DERDC, DERDD</i> ...	$\leq -15 $ нс
Время сохранения сигналов на входе <i>DECS</i> :	
относительно сигналов на входах <i>DEWRA, DEWRB, DEWRC, DEWRD</i>	≥ 5 нс
относительно сигналов на входах <i>DERDA, DERDB, DERDC, DERDD</i>	≥ 0 нс
Время сохранения сигналов на входах <i>DA, DB, DC, DD</i> относительно сигналов на входах <i>DEWRA, DEWRB, DEWRC, DEWRD</i>	
	≥ 10 нс
Длительность сигналов на входах <i>DEWRA, DEWRB, DEWRC, DEWRD</i>	
	≥ 35 нс
Время задержки распространения сигнала:	
от входа <i>DECS</i> до выхода <i>INER</i>	≤ 20 нс
от входов <i>DA, DB, DC, DEWRA, DEWRB, DEWRC, DEWRD</i> до выхода <i>INER</i>	≤ 50 нс
от входов <i>DA, DB, DC, DD</i> до выходов <i>DA, DB, DC, DD</i>	≤ 35 нс
от входов <i>SEDA, SEDB, SEDC, SEDD</i> до выходов <i>DA, DB, DC, DD</i>	≤ 50 нс
от входов <i>DA, DB, DC, DEWRA, DEWRB, DEWRC, DEWRD</i> до выхода <i>DD</i>	≤ 45 нс
от входов <i>DA, DB, DC, DEWRA, DEWRB, DEWRC, DEWRD</i> до выходов <i>SEDA0, SEDA1, SEDA2, SEDB0, SEDB1, SEDB2</i> в особых режимах	≤ 45 нс
от входа <i>INER</i> до выхода <i>DD</i>	≤ 45 нс
Время перехода выходов <i>SEDA0, SEDA1, SEDA2, SEDB0, SEDB1, SEDB2</i> из высокоомного состояния в состояние низкого (высокого) уровня и наоборот:	
от входа <i>DECS</i>	≤ 30 нс

от входов <i>SEDD3, SEDA3</i>	≤ 40 нс
от входа <i>SEDD</i>	≤ 55 нс
Время перехода выходов <i>DA, DB, DC, DD</i> из высокоомного состояния в состояние низкого (высокого) уровня и наоборот:	
от входов <i>DECS</i>	≤ 35 нс
от входов <i>DERDA, DERDB, DERDC, DERDD</i> ...	≤ 30 нс
от входов <i>SEDA, SEDB, SEDC, SEDD</i>	≤ 40 нс
Время перехода выхода <i>DD</i> из высокоомного состояния в состояние низкого (высокого) уровня и наоборот от входа <i>INER</i>	
	≤ 40 нс

Предельно допустимые режимы эксплуатации KM1802, KP1802

Напряжение питания	≤ 5,25 В
Напряжение на выходе открытой схемы	0...5,25 В
Входное напряжение низкого уровня (кроме KM1802BP4, KM1802BP5) с учетом помехи 0,8 В ...	0...0,5 В
Входное напряжение высокого уровня (кроме KM1802BP4, KM1802BP5) с учетом помехи 0,8 В ...	2,4...5,25 В
Входное напряжение KM1802BP4, KM1802BP5	≤ 5,25 В
Входной ток KM1802BP4, KM1802BP5	≤ −5 мА
Температура окружающей среды	−10...+70 °С

Серии КМ1803, КР1803

В состав серий КМ1803, КР1803, изготовленных по рМОП технологии, входят типы:

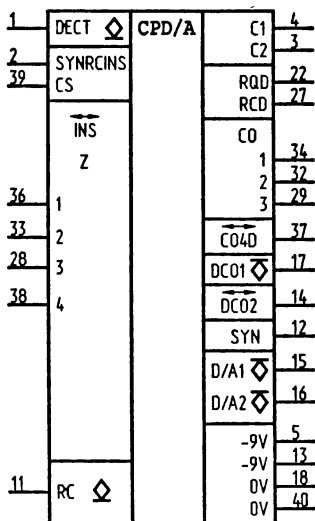
КМ1803ВЕ1, КР1803ВЕ1 — однокристалльная 4-разрядная микро-ЭВМ с масочным ПЗУ;

КР1803ВЖ1 — БИС интегрального синтезатора речи;

КР1803РЕ1 — постоянное запоминающее устройство для хранения микропрограмм синтезатора речи (16 × 8);

КР1803РЕ1 — постоянное запоминающее устройство для хранения кодированной речевой информации (16 × 8).

КР1803ВЖ1



Условное графическое обозначение КР1803ВЖ1

Микросхема представляет собой БИС синтезатора речи и предназначена для синтеза речевых сигналов на основе внешней информации. Пластмассовый корпус типа 2123.40-5, масса не более 8 г.

Назначение выводов: 1 — вход запрета счетчика интерполяционных интервалов и ЦАП DECT; 2 — вход синхронизации приема команд SYNRCINS; 3 — выход тактовый 2 C2; 4 — выход тактовый 1 C1; 5 — вывод напряжения питания вычислителя (-9 В); 6...10, 19...21, 23...26, 30, 31, 35 — свободные; 11 — вход подключения R и C генератора RC; 12 — выход сигнала синхронизации SYN; 13 — вывод напряжения питания ЦАП (-9 В); 14 — данные контрольные цифрового выхода синтезированного

сигнала, вход ЦАП *DCO2*; 15 — выход цифро-аналогового преобразователя *D/A1*; 16 — выход цифро-аналогового преобразователя *D/A2*; 17 — данные контрольные выхода параметров речи *DCO1*; 18 — общий; 22 — выход «запрос данных» *RQD*; 27 — выход «принять данные» *RCD*; 28 — вход/выход 3 разряда команды схемы управления *INS3*; 29 — выход третьего разряда канала управления ПЗУ *CO3*; 32 — выход 2 разряда канала управления ПЗУ *CO2*; 33 — вход/выход 2 разряда команды схемы управления *INS2*; 34 — выход 1 разряда канала управления ПЗУ *CO1*; 36 — вход/выход 1 разряда команды схемы управления *INS1*; 37 — вход/выход 4 разряда канала управления и данных ПЗУ *CO4D*; 38 — вход/выход 4 разряда команды схемы управления *INS4*; 39 — вход выбора кристалла *CS*; 40 — общий.

Электрические параметры

Напряжение питания	– 9 В
Выходное напряжение низкого уровня	$\leq -4 $ В
Ток потребления	7...30 мА
Ток утечки низкого (высокого) уровня	≤ 10 мкА
Выходной ток низкого (высокого) уровня в состоянии «выключено»	–4...+100 мкА
Входная емкость	≤ 15 пФ

Серии К1804, КМ1804, КР1804, КС1804

Микропроцессорный комплект серий К1804, КМ1804, КР1804, КС1804 предназначен для построения быстродействующих вычислительных устройств, микроконтроллеров, микро-ЭВМ с различными системами команд, измерительных систем. Микропрограммируемость и возможность параллельного наращивания разрядности позволяют эмулировать почти любую систему команд. Высокая производительность обеспечивается за счет применения конвейерной обработки и ТТЛШ технологии.

В состав указанных серий входят типы:

К1804ВА1, КР1804ВА1, КС1804ВА1 — 4-разрядный канальный приемопередатчик;

К1804ВА2, КР1804ВА2, КМ1804ВА2 — 4-разрядный канальный приемопередатчик;

К1804ВА3, КМ1804ВА3, КР1804ВА3, КС1804ВА3 — 4-разрядный канальный приемопередатчик с интерфейсной логикой;

КС1804ВА4 — быстродействующий приемопередатчик с контролем ошибок;

КС1804ГГ1 — системный тактовый генератор;

К1804ВЖ1, КМ1804ВЖ1 — 16-разрядная схема обнаружения и коррекции ошибок;

КМ1804ВЖ2, КС1804ВЖ2 — 4-разрядный буфер управления схемой коррекции ошибок с инверсией;

КМ1804ВЖ3, КС1804ВЖ3 — 4-разрядный буфер управления схемой коррекции ошибок без инверсии;

КМ1804ВМ1 — 16-разрядный микропроцессор;

КМ1804ВН1, КР1804ВН1 — 8-разрядная схема векторного приоритетного прерывания;

К1804ВР1, КМ1804ВР1, КС1804ВР1 — схема ускоренного переноса;

К1804ВР2, КМ1804ВР2, КР1804ВР2 — схема управления состоянием и сдвигами;

КМ1804ВР3, КР1804ВР3, КС1804ВР3 — схема-расширитель векторного приоритетного прерывания;

K1804BC1, KM1804BC1, KP1804BC1 — 4-разрядная микропроцессорная секция;

K1804BC2, KM1804BC2 — 4-разрядная микропроцессорная секция с расширенными возможностями;

KM1804BT1, KP1804BT1 — схема управления ОЗУ;

KM1804BT2, KP1804BT2 — схема управления памятью (выходы с инверсией);

KM1804BT3, KP1804BT3 — схема управления памятью (выходы без инверсии);

K1804BU1, KM1804BU1, KP1804BU1, KC1804BU1 — 4-разрядная секция управления адресом микрокоманд;

KM1804BU2, KP1804BU2 — 4-разрядная секция управления адресом микрокоманд;

K1804BU3, KM1804BU3, KP1804BU3, KC1804BU3 — схема управления выбором следующего адреса;

K1804BU4, KM1804BU4, KP1804BU4 — 12-разрядная схема управления адресом микрокоманд;

KM1804BU5, KP1804BU5 — 4-разрядная секция управления адресом программируемой памяти;

KM1804BU7, KP1804BU7 — 4-разрядная секция управления непосредственным доступом к памяти с расширенными возможностями;

KM1804GG1, KP1804GG1, KC1804GG1 — системный тактовый генератор;

K1804IP1, KM1804IP1, KC1804IP1 — 4-разрядный параллельный регистр;

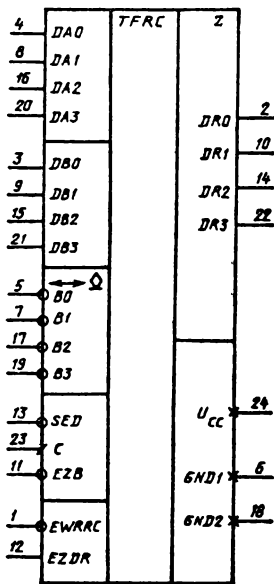
K1804IP2, KM1804IP2, KC1804IP2 — 8-разрядный параллельный регистр;

K1804IP3, KM1804IP3, KC1804IP3 — 8-разрядный параллельный двунаправленный регистр;

KC1804IP4 — схема двухпортового регистрового ЗУ.

K1804BA1, KM1804BA1, KP1804BA1, KC1804BA1

Микросхемы представляют собой 4-разрядный канальный приемопередатчик и предназначены для подключения внутренних устройств микро-ЭВМ к общей шине (команд), для применения в составе микропроцессорных систем в качестве буферного регистрового устройства, осуществляющего функцию двунаправленного интерфейса, для построения контроллеров различной организации, измерительных систем, различных систем обработки данных. Обеспечивают двунаправленную передачу данных и неограниченное наращивание разрядности. Имеют двухпортовый вход передатчика, выходы на канал с нагрузочной способностью 100 мА с



Условное графическое обозначение К1804ВА1

открытым коллектором, выходы приемника с тремя состояниями; пороговые напряжения приемника по выходу низкого уровня 1,5 В, высокого уровня 2,4 В. Нет схемы контроля четности.

Содержат 464 интегральных элемента. Корпус типа 2120.24-1, 2120.24-14, масса не более 6,6 г.

Назначение выводов: 1 — вход разрешения записи в регистр приемника \overline{EWRC} ; 2, 10, 14, 22 — выходы данных R , разряды 0...3, $DR0...DR3$; 3, 9, 15, 21 — входы данных B , разряды 0...3, $DB0...DB3$; 4, 8, 16, 20 — входы данных A , разряды 0...3, $DA0...DA3$; 5, 7, 17, 19 — входы/выходы двунаправленной шины, разряды 0...3, $\overline{B0...B3}$; 6 — общий 1; 11 — вход разрешения выхода шины \overline{EZB} ; 12 — вход разрешения выходов данных R , \overline{EZDR} ; 13 — вход выбора входных данных \overline{SED} ; 18 — общий 2; 23 — вход тактового сигнала C ; 24 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня:	
на выводах 2, 10, 13, 22 при $I_{\text{Вых}}^0 = 12$ мА	≤ 0,5 В
на выводах 5, 7, 17, 19 при $I_{\text{Вых}}^0 = 40$ мА	≤ 0,5 В
на выводах 5, 7, 17, 19 при $I_{\text{Вых}}^0 = 100$ мА	≤ 0,8 В
Выходное напряжение высокого уровня на выводах $DR3...DR0$ при $I_{\text{Вых}}^1 = -1$ мА	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≥ 0,1 В
Ток потребления при $U_{\text{п}} = 5,25$ В	≤ 105 мА
Входной ток низкого уровня по всем входам (кроме $\overline{B0...B3}$)	≤ −3,6 мА
Входной ток высокого уровня по всем входам (кроме $\overline{B0...B3}$)	≤ 20 мкА
Максимальный входной ток высокого уровня	≤ 0,1 мА
Выходной ток высокого уровня в состоянии «выключено»:	
по выводам 5, 7, 17, 19	≤ 200 мкА
по выводам 2, 10, 14, 22	≤ 20 мкА

Выходной ток низкого уровня в состоянии

«выключено»:

по выводам 2, 10, 14, 22 $\leq |-20|$ мкА

по выводам 5, 7, 17, 19 $\leq |-50|$ мкА

Потребляемая мощность ≤ 552 мВт

Время задержки распространения сигнала

при $C_H = 50$ пФ:

от входа С до выходов/входов $\overline{B0} \dots \overline{B3}$ ≤ 36 нс

от входа \overline{EZB} до $\overline{B0} \dots \overline{B3}$ ≤ 23 нс

от \overline{EWRRCC} , $\overline{B0} \dots \overline{B3}$ до $DR3 \dots DR0$ ≤ 42 нс

от \overline{EZDR} до $DR3 \dots DR0$ ≤ 25 нс

Таблица истинности

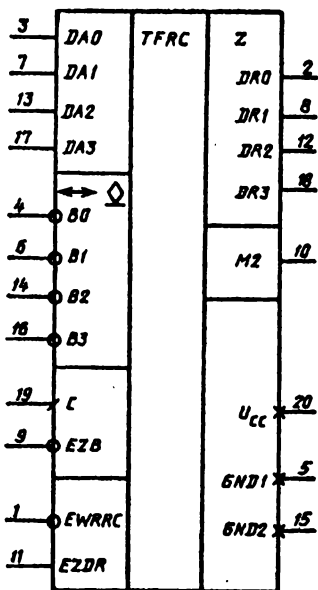
Сигналы на входах							Состояние регистров		Сигналы на выходах		Выполняемая функция
\overline{SED}	DA_i	DB_i	C	\overline{EZB}	\overline{EWRRCC}	\overline{EZDR}	D_i	Q_i	B_i	DR_i	
X	X	X	X	1	X	X	X	X	1	X	Отключение выходов передатчика
X	X	X	X	X	X	1	X	X	X	Z	Отключение выходов приемника
X	X	X	X	1	0	0	X	0	0	1	Отключение выходов передатчика и пересылка данных со входов В на выходы DR
X	X	X	X	1	0	0	X	1	1	0	То же
X	X	X	X	X	1	X	X	NC	X	X	«Защелкивание» данных в регистре приемника
0	0	X	\neg	X	X	X	0	X	X	X	Загрузка регистра передатчика
0	1	X	\neg	X	X	X	1	X	X	X	То же
1	X	0	\neg	X	X	X	0	X	X	X	То же
1	X	1	\neg	X	X	X	1	X	X	X	То же
X	X	X	0	X	X	X	NC	X	X	X	Хранение данных в регистре передатчика
X	X	X	1	X	X	X	NC	X	X	X	То же
X	X	X	X	0	X	X	0	X	1	X	Выдача содержимого регистра передатчика на шины В
X	X	X	X	0	X	X	1	X	0	X	То же

Примечание. NC — без изменений; X — безразличное состояние (0 или 1); Z — состояние «отключено»; $i=0, 1, 2, 3$.

К1804ВА2, КМ1804ВА2, КР1804ВА2

Микросхемы представляют собой 4-разрядный наращиваемый канальный приемопередатчик и предназначены для подключения внутренних устройств микро-ЭВМ к общей шине (каналу), для применения в составе микропроцессорных систем в качестве буферного регистрового устройства, осуществляющего функцию двунаправленного интерфейса. Обеспечивают

двунаправленную передачу данных, контроль четности и неограниченное наращивание разрядности. В отличие от КМ1804ВА1, КР1804ВА1, имеют однопортовый вход передатчика, пороговые напряжения приемника по входу низкого уровня 1,1 В, высокого уровня 1,9 В, внутреннюю схему контроля четности; содержат две 4-разрядные схемы генерации бита контроля четности, которые в зависимости от режима работы приемопередатчика (передача или прием), определяемого состоянием входа \overline{EZB} , по отдельности подключаются к выходу M2.



Условное графическое обозначение К1804ВА2

Содержат 438 интегральных элементов.

Корпус типа 2140.Ю.20-2, 2140.20-7, масса не более 3,5 г.

Назначение выводов: 1 — вход разрешения записи в регистр приемника; 2 — выход данных, 0 разряд; 3 — вход данных А, 0 разряд; 4 — двунаправленный вывод шины, 0 разряд; 5 — общий; 6 — двунаправленный вывод шины, 1 разряд; 7 — вход данных А, 1 разряд; 8 — выход данных А, 1 разряд; 9 — вход разрешения шины; 10 — выход признака; 11 — вход разрешения выходов данных; 12 — выход данных, 2 разряд; 13 — вход данных А, 2 разряд; 14 — двунаправленный вывод шины, 2 разряд; 15 — общий; 16 — двунаправленный вывод шины, 3 разряд; 17 — вход данных А, 3 разряд; 18 — выход данных, 3 разряд; 19 — вход тактовых импульсов; 20 — напряжение питания.

11 — вход разрешения выходов данных; 12 — выход данных, 2 разряд; 13 — вход данных А, 2 разряд; 14 — двунаправленный вывод шины, 2 разряд; 15 — общий; 16 — двунаправленный вывод шины, 3 разряд; 17 — вход данных А, 3 разряд; 18 — выход данных, 3 разряд; 19 — вход тактовых импульсов; 20 — напряжение питания.

Таблица истинности

Сигналы на входах					Состояние регистров		Сигналы на выходах		Выполняемая функция
DA_i	C	$EZ\bar{B}$	$EWRAC$	$EZDR$	D_i	Q_i	B_i	DR_i	
X	X	1	X	X	X	X	1	X	Отключение выходов передатчика
X	X	X	X	1	X	X	X	Z	Отключение выходов приемника
X	X	1	0	0	X	0	0	1	Отключение выходов передатчика и пересылка данных со входов В на выходы DR
X	X	1	0	0	X	1	1	0	То же
X	X	X	1	X	X	NC	X	X	«Защелкивание» данных в регистре приемника
0	\lrcorner	X	X	X	0	X	X	X	Загрузка регистра передатчика
1	\lrcorner	X	X	X	1	X	X	X	То же
X	0	X	X	X	NC	X	X	X	Хранение данных в регистре передатчика
X	1	X	X	X	NC	X	X	X	То же
X	X	0	X	X	0	X	1	X	Выдача содержимого регистра передатчика на шины В
X	X	0	X	X	1	X	0	X	То же

Примечание. NC — без изменений; X — безразличное состояние (0 или 1); Z — состояние «отключено»; $i=0, 1, 2, 3$.

Электрические параметры

- Номинальное напряжение питания 5 В $\pm 5\%$
- Выходное напряжение низкого уровня:
 - по выводам 2, 8, 10, 12, 18 при $I_{\text{ВЫХ}}^0 = 12 \text{ мА}$. $\leq 0,5 \text{ В}$
 - по выводам 4, 6, 14, 16 при $I_{\text{ВЫХ}}^0 = 40 \text{ мА}$ $\leq 0,5 \text{ В}$
 - по выводам 4, 6, 14, 16 при $I_{\text{ВЫХ}}^0 = 100 \text{ мА}$... $\leq 0,8 \text{ В}$
- Выходное напряжение высокого уровня при $I_{\text{ВЫХ}}^1 = -1 \text{ мА}$ $\geq 2,4 \text{ В}$

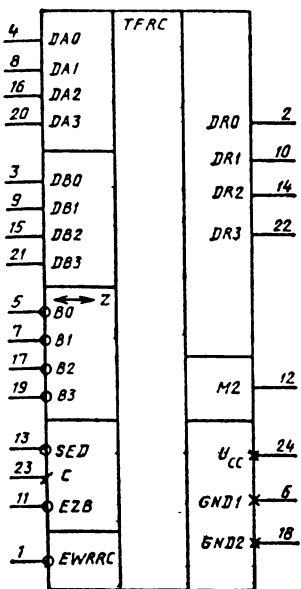
Прямое падение напряжения на антизвонном диоде	$\geq -1,5 $ В
Ток потребления при $U_{\text{п}} = 5,25$ В	≤ 120 мА
Ток короткого замыкания на выходе	$-12 \dots -65$ мА
Входной ток низкого уровня	$\leq -0,36 $ мА
Входной ток высокого уровня	≤ 20 мкА
Максимальный входной ток высокого уровня ..	$\leq 0,1$ мА
Выходной ток высокого уровня в состоянии «выключено»:	
по выводам 2, 8, 12, 18	≤ 200 мкА
по выводам 4, 6, 14, 16 при $U_{\text{Вых}}^1 = 0$ В	≤ 100 мкА
по выводам 4, 6, 14, 16 при $U_{\text{Вых}}^1 = 4,5$ В	≤ 200 мкА
Выходной ток низкого уровня в состоянии «выключено»:	
по выводам 2, 8, 12, 18	$\leq -20 $ мкА
по выводам 4, 6, 14, 16	$\leq -50 $ мкА
Потребляемая мощность	≤ 630 мВт
Время задержки распространения сигнала при $C_{\text{н}} = 50$ пФ:	
от входа С до выходов В	≤ 36 нс
от входа \overline{EZB} до выходов В	≤ 23 нс
от входов В до выходов DR,	
от входа \overline{EWRRC} до выходов DR	≤ 42 нс
от входов DA до выхода M2,	
от входов В до выхода M2,	
от входа \overline{EWRRC} до выхода M2	≤ 44 нс

K1804BA3, KM1804BA3, KP1804BA3, KC1804BA3

Микросхемы представляют собой 4-разрядный канальный приемопередатчик с интерфейсной логикой (схемой контроля четности) и предназначены для подключения внутренних устройств микро-ЭВМ к общей шине (каналу). В отличие от KM1804BA2, KP1804BA2 имеют двухпортовый вход передатчика, нагрузочную способность канальных выходов 48 мА при низком уровне и 15 мА при высоком уровне, ТТЛШ выходы приемника на два состояния, пороговые напряжения приемника по входу 0,7 В низкого уровня и 2 В высокого уровня, схемы выходов на канал на 3 состояния.

Содержат 446 интегральных элементов.

Корпус типа 239.24-7, 2120.24-1, масса не более 4 г, 2120.24-14, масса не более 6,6 г.



Условное графическое обозначение KM1804BA3

Назначение выводов: 1 — вход разрешения записи в регистр; 2 — выход данных, 0 разряд; 3 — вход данных В, 0 разряд; 4 — вход данных А, 0 разряд; 5 — двунаправленный вывод шины, 0 разряд; 6 — общий; 7 — двунаправленный вывод шины, 1 разряд; 8 — вход данных А, 1 разряд; 9 — вход данных В, 1 разряд; 10 — выход данных, 1 разряд; 11 — вход разрешения шины; 12 — выход признака; 13 — вход выбора входных данных; 14 — выход данных, 2 разряд; 15 — вход данных В, 2 разряд; 16 — вход данных А, 2 разряд; 17 — двунаправленный вывод шины, 2 разряд; 18 — общий; 19 — двунаправленный вывод шины, 3 разряд; 20 — вход данных А, 3 разряд; 21 — вход данных В, 3 разряд; 22 — выход данных, 3 разряд; 23 — вход тактовых импульсов; 24 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≥ −1,2 В
Ток потребления при $U_n = 5,25$ В	≤ 110 мА
Ток короткого замыкания на выходе:	
по выводу 12	−20...−100 мА
по выводам 2, 10, 14, 22	−30...−130 мА
по выводам 5, 7, 17, 19	−50...−225 мА
Входной ток низкого уровня:	
по выводам 3, 4, 8, 9, 13, 15, 16, 20, 21	≤ −0,36 мА
по выводам 1, 11	≤ −0,72 мА
Входной ток высокого уровня:	
по выводам 5, 7, 17, 19	≤ 50 мкА
по остальным выводам	≤ 20 мкА
Максимальный входной ток высокого уровня	≤ 0,1 мА

- Выходной ток высокого уровня в состоянии «выключено» ≤ 100 мкА
- Выходной ток низкого уровня в состоянии «выключено» $\leq |-200|$ мкА
- Время задержки распространения сигнала при $C_H = 50$ пФ:
- от входа C до выходов B ≤ 32 нс
 - от входа \overline{EZB} до выходов B ≤ 23 нс
 - от входов B до выходов DR ,
 - от входа \overline{EWRRC} до выходов DR ≤ 38 нс
 - от входов DB до выхода $M2$,
 - от входа \overline{EWRRC} до выходов $M2$ ≤ 40 нс
 - от входов DA, DB до выхода $M2$ ≤ 50 нс

Таблица истинности

Сигналы на входах						Состояние регистров		Сигналы на выходах		Выполняемая функция
\overline{SED}	DA_i	DB_i	C	\overline{EZB}	\overline{EWRRC}	D_i	Q_i	B_i	DR_i	
X	X	X	X	1	X	X	X	Z	X	Отключение выходов передатчика
X	X	X	X	1	0	X	0	0	1	Отключение выходов передатчика и пересылка данных со входов В на выходы DR
X	X	X	X	1	0	X	1	1	0	То же
X	X	X	X	X	1	X	NC	X	Q_i	«Защелкивание» данных в регистре приемника
0	0	X	\neg	X	X	0	X	X	X	Загрузка регистра передатчика
0	1	X	\neg	X	X	1	X	X	X	То же
1	X	0	\neg	X	X	0	X	X	X	То же
1	X	1	\neg	X	X	1	X	X	X	То же
X	X	X	0	X	X	NC	X	X	X	Хранение данных в регистре передатчика
X	X	X	1	X	X	NC	X	X	X	То же
X	X	X	X	0	X	0	X	1	X	Выдача содержимого регистра передатчика на шины В
X	X	X	X	0	X	1	X	0	X	То же

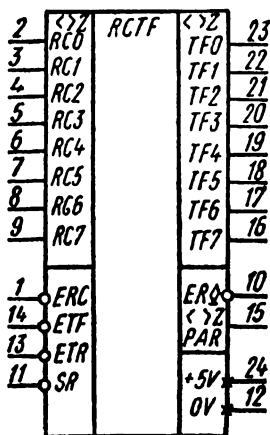
Примечание. NC — без изменений; X — безразличное состояние (0 или 1); Z — состояние «отключено»; \neg — положительный перепад; $i=0, 1, 2, 3$.

КС1804ВА4

Микросхема представляет собой быстродействующий приемопередатчик с контролем ошибок.

Корпус типа 2120.24-14, масса не более 6,6 г.

Назначение выводов: 1 — вход разрешения приема; 2 — двунаправленный вывод приема данных, 0 разряд; 3 — двунаправленный вывод приема данных, 1 разряд; 4 — двунаправленный вывод приема данных, 2 разряд; 5 — двунаправленный вывод приема данных, 3 разряд; 6 — двунаправленный вывод приема данных, 4 разряд; 7 — двунаправленный вывод приема данных, 5 разряд; 8 — двунаправленный вывод приема данных, 6 разряд; 9 — двунаправленный вывод приема данных, 7 разряд; 10 — выход фиксатора ошибки; 11 — вход очистки; 12 — общий; 13 — вход разрешения фиксации; 14 — вход разрешения передачи; 15 — двунаправленный вывод паритета; 16 — двунаправленный вывод передачи данных, 7 разряд; 17 — двунаправленный вывод передачи данных, 6 разряд; 18 — двунаправленный вывод передачи данных, 5 разряд; 19 — двунаправленный вывод передачи данных, 4 разряд; 20 — двунаправленный вывод передачи данных, 3 разряд; 21 — двунаправленный вывод передачи данных, 2 разряд; 22 — двунаправленный вывод передачи данных, 1 разряд; 23 — двунаправленный вывод передачи данных, 0 разряд; 24 — напряжение питания.



Условное графическое обозначение КР1804ВА4

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня:	
при $I_{\text{Вых}}^1 = -15$ мА	≥ 2,4 В
при $I_{\text{Вых}}^1 = -24$ мА	≥ 2 В
Ток потребления	≤ 195 мА
Входной ток низкого уровня по входам 1, 11, 13, 14	≤ -2 мА
Входной ток высокого уровня по входам 1, 11, 13, 14	≤ 50 мкА

Максимальный входной ток высокого уровня	≤ 1 мА
Выходной ток высокого уровня в состоянии «выключено»	≤ 100 мкА
Выходной ток низкого уровня в состоянии «выключено»	≤ −1 мА
Выходной ток высокого уровня	≤ 250 мкА
Время задержки распространения сигнала:		
от вывода 2 до вывода 23	≤ 12 нс
от вывода 2 до вывода 15	≤ 15 нс
от вывода 1 до вывода 15	≤ 15 нс
Время задержки распространения сигнала при выключении:		
от вывода 15 до вывода 10	≤ 22 нс
от вывода 13 до вывода 10	≤ 15 нс
Время задержки распространения сигнала при включении:		
от вывода 15 до вывода 10	≤ 18 нс
от вывода 13 до вывода 10	≤ 15 нс

К1804ВЖ1, КМ1804ВЖ1

Микросхемы представляют собой 16-разрядную схему обнаружения и коррекции ошибок и предназначены для работы в блоках оперативной памяти микро-ЭВМ. Позволяют обнаруживать и исправлять ошибки, возникающие при записи и считывании данных из запоминающих устройств; исправлять все однобитовые ошибки, обнаруживать все двойные, некоторые тройные ошибки, а также ошибки типа 00...00, 11...11. Допускают наращивание разрядности и побайтовую работу. Имеют встроенную диагностику для самоконтроля процессора, 16 двунаправленных выводов данных, 7 входов контрольных бит, 14 входов управления, 7 выходов признаков на 3 состояния, 2 выхода индикации типа ошибки.

В состав ИС входят четыре 8-разрядных регистра данных (РД), 7-разрядный регистр контрольных бит (РКБ), 16-разрядный регистр режима диагностики (РРД), генератор контрольных бит (ГКБ), генератор признаков ошибки (ГПО), схема обнаружения ошибки (СОО), дешифратор одиночной ошибки (ДОО), схема коррекции ошибки (СКО), три 7-разрядных коммутатора (КА, КВ, КС), 7-разрядный буфер признаков ошибки (БПО), устройство управления (УУ), регистры выходных данных (РВ).

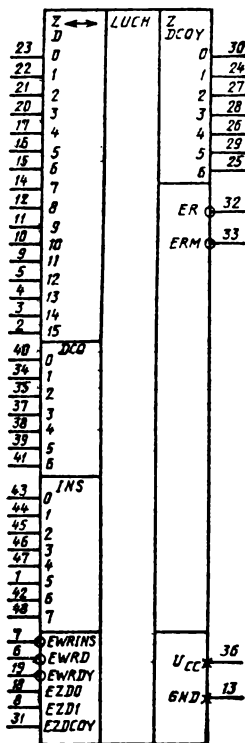
Система микрокоманд обеспечивает 9 режимов работы, три из которых являются диагностическими, что упрощает контроль и выполнение функций системной диагностики при работе в аппаратуре пользователя. ИС могут работать в режимах начальной установки, прямой передачи, генерации контрольных бит, обна-

ружения ошибки, коррекции ошибки, диагностики генерации контрольных бит, диагностики обнаружения ошибки, диагностики коррекции ошибки, внутреннего управления.

Содержат 4113 интегральных элементов.

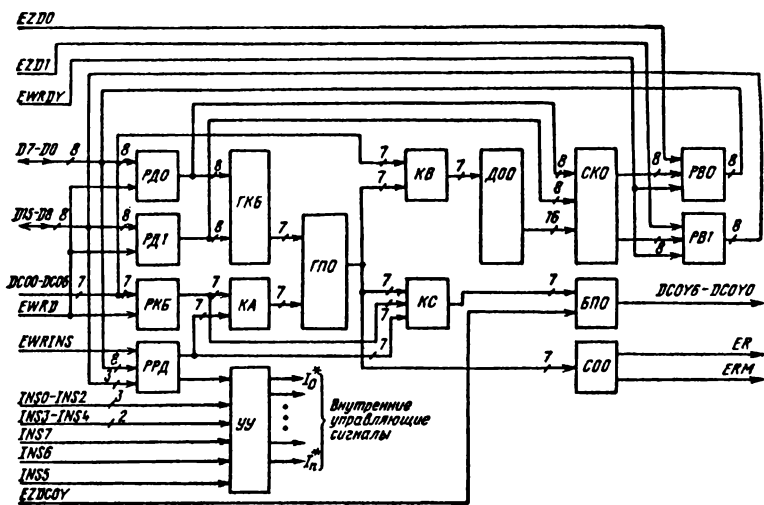
Корпус типа 2126.48-1, масса не более 9,5 г.

Назначение выводов: 1 — вход микрокоманды, 5 разряд; 2 — двунаправленный вывод данных, 15 разряд; 3 — двунаправленный вывод данных, 14 разряд; 4 — двунаправленный вывод данных, 13 разряд; 5 — двунаправленный вывод данных, 12 разряд; 6 — вход разрешения записи входных данных; 7 — вход разрешения записи микрокоманды; 8 — вход разрешения третьего состояния выводов 1 байта данных; 9 — двунаправленный вывод данных, 11 разряд; 10 — двунаправленный вывод данных, 10 разряд; 11 — двунаправленный вывод данных, 9 разряд; 12 — двунаправленный вывод данных, 8 разряд; 13 — общий; 14 — двунаправленный вывод данных, 7 разряд; 15 — двунаправленный вывод данных, 6 разряд; 16 — двунаправленный вывод данных, 5 разряд; 17 — двунаправленный вывод данных, 4 разряд; 18 — вход разрешения третьего состояния выводов 0 байта данных; 19 — вход разрешения записи выходных данных; 20 — двунаправленный вывод данных, 3 разряд; 21 — двунаправленный вывод данных, 2 разряд; 22 — двунаправленный вывод данных, 1 разряд; 23 — двунаправленный вывод данных, 0 разряд; 24 — выход контрольных данных, 1 разряд; 25 — выход контрольных данных, 6 разряд; 26 — выход контрольных данных, 4 разряд; 27 — выход контрольных данных, 2 разряд; 28 — выход контрольных данных, 3 разряд; 29 — выход контрольных данных, 5 разряд; 30 — выход контрольных данных, 0 разряд; 31 — вход разрешения третьего состояния выводов контрольных данных; 32 — выход признака однократной ошибки; 33 — выход признака многократной ошибки; 34 — вход контрольных данных, 1 разряд; 35 — вход контрольных данных, 2 разряд; 36 — напряжение питания; 37 — вход контрольных



Условное графическое обозначение KM1804BЖ1

данных, 3 разряд; 38 — вход контрольных данных, 4 разряд; 39 — вход контрольных данных, 5 разряд; 40 — вход контрольных данных, 0 разряд; 41 — вход контрольных данных, 6 разряд; 42 — вход микрокоманды, 6 разряд; 43 — вход микрокоманды, 0 разряд; 44 — вход микрокоманды, 1 разряд; 45 — вход микрокоманды, 2 разряд; 46 — вход микрокоманды, 3 разряд; 47 — вход микрокоманды, 4 разряд; 48 — вход микрокоманды, 7 разряд.



Структурная схема KM1804BЖ1

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≥ −1,5 В
Ток потребления при $U_{п} = 5,25$ В	≤ 400 мА
Ток короткого замыкания на выходе	−25...−85 мА
Входной ток низкого уровня:	
по выводам 2...5, 9...12, 14...17, 20...23	≤ −0,41 мА
по остальным выводам	≤ −0,36 мА
Входной ток высокого уровня:	
по выводам 2...5, 9...12, 14...17, 20...23	≤ 70 мкА
по остальным выводам	≤ 50 мкА
Максимальный входной ток высокого уровня	≤ 1 мА

Выходной ток высокого уровня в состоянии

«выключено»:

по выводам 2...5, 9...12, 14...17, 20...23 ... ≤ 70 мкА

по выводам 24...30 ≤ 50 мкА

Выходной ток низкого уровня в состоянии

«выключено»:

по выводам 2...5, 9...12, 14...17, 20...23 ... $\leq |-410|$ мкА

по выводам 24...30 $\leq |-50|$ мкА

Потребляемая мощность $\leq 2,1$ Вт

Время задержки распространения сигнала:

от входов DCO до выходов D ≤ 61 нс

от входов DCO до выхода \overline{ERM} ≤ 50 нс

от входов D до выхода \overline{ER} (в режиме обнаружения ошибок) ≤ 36 нс

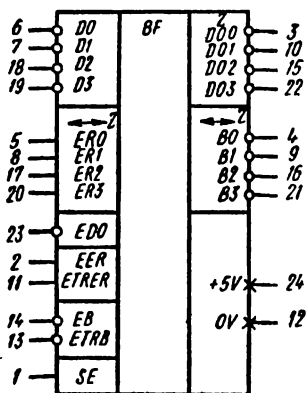
от входов D до выходов $DCOY$ (в режиме генерации контрольных битов) ≤ 35 нс

К1804ВЖ2, КМ1804ВЖ2, КС1804ВЖ2

Микросхемы представляют собой 4-разрядный буфер управления схемой коррекции ошибок с инверсией и предназначены для обеспечения обмена информацией между схемой обнаружения и коррекции ошибок КМ1804ВЖ1, каналом данных и динамическим ОЗУ в составе быстродействующих контроллеров микро-ЭВМ и других вычислительных устройств.

Корпус типа 2120.24-1, 2120.24-14; масса не более 3 г.

Назначение выводов: 1 — вход выборки данных; 2 — вход разрешения выходов ER ; 3 — выход данных на ЗУ, разряд 0; 4 — двунаправленный вывод канала данных, разряд 0; 5 — двунаправленный вывод канала определения и коррекции ошибок, разряд 0; 6 — вход данных на ЗУ, разряд 0; 7 — вход данных на ЗУ, разряд 1; 8 — двунаправленный вывод канала определения и коррекции ошибок, разряд 1; 9 — двунаправленный вывод канала данных, разряд 1; 10 — выход данных на ЗУ, разряд 1; 11 — вход разрешения фиксации выходов ER ; 12 — общий; 13 — вход разрешения фиксации выходов B ; 14 — вход разрешения выходов B ;



Условное графическое обозначение КМ1804ВЖ2

15 — выход данных на ЗУ, разряд 2; 16 — двунаправленный вывод канала данных, разряд 2; 17 — двунаправленный вывод канала определения и коррекции ошибок, разряд 2; 18 — вход данных на ЗУ, разряд 2; 19 — вход данных на ЗУ, разряд 3; 20 — двунаправленный вывод канала определения и коррекции ошибок, разряд 3; 21 — двунаправленный вывод канала данных, разряд 3; 22 — выход данных на ЗУ, разряд 3; 23 — вход разрешения выходов D0; 24 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Входное напряжение:	
низкого уровня	≤ 0,8 В
высокого уровня	≥ 2 В
Выходное напряжение низкого уровня:	
по выводам 5, 8, 17, 20:	
при $I_{\text{ВЫХ}}^0 = 8 \text{ мА}$	≤ 0,45 В
при $I_{\text{ВЫХ}}^0 = 16 \text{ мА}$	≤ 0,5 В
по выводам 4, 9, 16, 21:	
при $I_{\text{ВЫХ}}^0 = 12 \text{ мА}$	≤ 0,45 В
при $I_{\text{ВЫХ}}^0 = 24 \text{ мА}$	≤ 0,5 В
по выводам 3, 10, 15, 22 при $I_{\text{ВЫХ}}^0 = 1 \text{ мА}$	≤ 0,4 В
Выходное напряжение высокого уровня по выводам 4, 5, 8, 9, 16, 17, 20, 21 при $I_{\text{ВЫХ}}^1 = -3 \text{ мА}$	
	≥ 2,4 В
Ток потребления	≤ 155 мА
Входной ток низкого уровня:	
по выводам 5, 8, 17, 20	≤ −2 мА
по выводам 4, 6, 7, 9, 16, 18, 19, 21	≤ −1 мА
по остальным выводам	≤ −1,6 мА
Входной ток высокого уровня:	
по выводам 4, 5, 8, 9, 16, 17, 20, 21	≤ 100 мкА
по остальным выводам	≤ 50 мкА
Выходной ток высокого уровня в состоянии «выключено»	
	≤ 100 мкА
Выходной ток низкого уровня в состоянии «выключено»	
	≤ −100 мкА
Время задержки распространения сигнала:	
при включении	≤ 25 нс
при выключении	≤ 35 нс

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение:	
высокого уровня	2...4,5 В

низкого уровня	0...0,8 В
Емкость нагрузки	≤ 50 пФ
Время фронта нарастания и спада сигнала	≤ 5 нс

КМ1804ВЖЗ, КС1804ВЖЗ

Микросхемы представляют собой 4-разрядный буфер управления схемой коррекции ошибок без инверсии. Корпус типа 2120.24-1, масса не более 3 г; 2120.24-14, масса не более 6,6 г.

Назначение выводов: 1 — вход выборки; 2 — вход разрешения выходов *ER*; 3 — выход данных на ЗУ, разряд 0; 4 — двунаправленный вывод канала данных, разряд 0; 5 — двунаправленный вывод канала определения и коррекции ошибок, разряд 0; 6 —

вход данных на ЗУ, разряд 0; 7 —

вход данных из ЗУ, разряд 0; 8 —

двунаправленный вывод канала

определения и коррекции оши-

бок, разряд 1; 9 — двунаправлен-

ный вывод канала данных, раз-

ряд 1; 10 — выход данных на ЗУ,

разряд 1; 11 — вход разрешения

фиксации выходов *ER*; 12 — об-

щий; 13 — вход разрешения фик-

сации выходов *B*; 14 — вход раз-

решения выходов *B*; 15 — выход

данных на ЗУ, разряд 2; 16 —

двунаправленный вывод канала

данных, разряд 2; 17 — двунап-

равленный вывод канала опреде-

ления и коррекции ошибок, разряд

2; 18 — вход данных из ЗУ,

разряд 2; 19 — вход данных из ЗУ,

разряд 3; 20 — двунаправлен-

ный вывод канала определения и

коррекции ошибок, разряд 3; 21 —

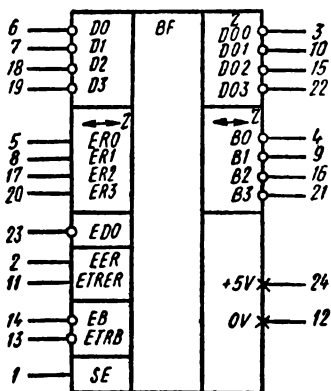
двунаправленный вывод канала

данных, разряд 3; 22 — вы-

ход данных на ЗУ, разряд 3; 23 —

вход разрешения выходов *D0*;

24 — напряжение питания.



Условное графическое обозначение КМ1804ВЖЗ

Электрические параметры

Номинальное напряжение питания 5 В ±5%

Выходное напряжение низкого уровня:

по выводам 5, 8, 17, 20:

при $I_{\text{ВЫХ}}^0 = 8 \text{ мА}$ ≤ 0,45 В

при $I_{\text{ВЫХ}}^0 = 16 \text{ мА}$ ≤ 0,5 В

по выводам 4, 9, 16, 21:	
при $I_{\text{ВЫХ}}^0 = 12 \text{ мА}$	$\leq 0,45 \text{ В}$
при $I_{\text{ВЫХ}}^0 = 24 \text{ мА}$	$\leq 0,5 \text{ В}$
по выводам 3, 10, 15, 22 при $I_{\text{ВЫХ}}^0 = 1 \text{ мА}$	$\leq 0,4 \text{ В}$
Выходное напряжение высокого уровня:	
по выводам 5, 8, 17, 20 при $I_{\text{ВЫХ}}^1 = -3 \text{ мА}$	$\geq 2,4 \text{ В}$
по выводам 3, 10, 15, 22 при $I_{\text{ВЫХ}}^1 = -100 \text{ мкА}$...	$\geq 2,7 \text{ В}$
по выводам 4, 9, 16, 21:	
при $I_{\text{ВЫХ}}^1 = -15 \text{ мА}$	$\geq 2 \text{ В}$
при $I_{\text{ВЫХ}}^1 = -3 \text{ мА}$	$\geq 2,4 \text{ В}$
Ток потребления	$\leq 155 \text{ мА}$
Входной ток низкого уровня:	
по выводам 5, 8, 17, 20	$\leq -2 \text{ мА}$
по выводам 4, 6, 7, 9, 16, 18, 19, 21	$\leq -1 \text{ мА}$
по остальным выводам	$\leq -1,6 \text{ мА}$
Входной ток высокого уровня:	
по выводам 4, 5, 8, 9, 16, 17, 20, 21	$\leq 100 \text{ мкА}$
по остальным выводам	$\leq 50 \text{ мкА}$
Максимальный входной ток высокого уровня	$\leq 1 \text{ мА}$
Выходной ток высокого уровня в состоянии «выключено»	$\leq 100 \text{ мкА}$
Выходной ток низкого уровня в состоянии «выключено»	$\leq -100 \text{ мкА}$
Время задержки распространения сигнала (от входа 11 до вывода 5; от входа 13 до вывода 4):	
при включении	$\leq 25 \text{ нс}$
при выключении	$\leq 35 \text{ нс}$

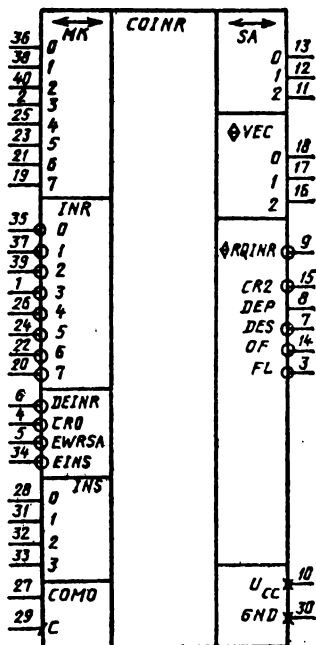
КМ1804ВН1, КР1804ВН1

Микросхемы представляют собой 8-разрядную микропрограммируемую наращиваемую схему векторного приоритетного прерывания и предназначены для применения в устройствах обработки прерываний центральных процессоров микро-ЭВМ. Производят приоритетную обработку запросов прерывания, поступающих по восьми шинам от различных устройств. ИС имеют 8 входов запроса прерывания (прерывания могут быть импульсными или уровневыми), 8 уровней приоритета, 8 разрядов регистра маски, 16 выполняемых микрокоманд, встроенный регистр маски, встроенный регистр состояния, векторный выход. Все регистры и триггеры синхронизируются положительным фронтом сигнала, поступающего на вход С. Формирователь тактового сигнала (ΦT) инвертирует сигнал, поступающий на вход С и передает его на внутренние блоки. Восьмиразрядный регистр прерывания (P/T) может регистрировать как уровневые, так и импульсные запро-

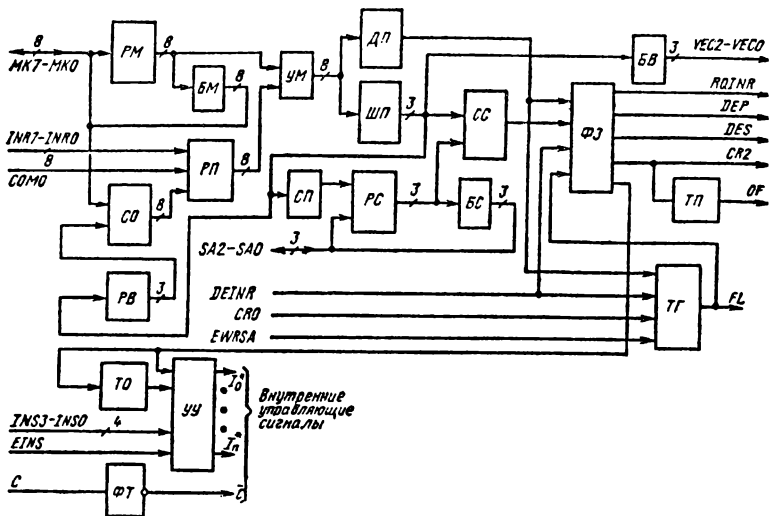
сы, поступающие на входы прерывания. Схема очистки (CO) регистра прерывания вырабатывает 8 индивидуальных сигналов для очистки разрядов РП и вентиля-защелок, расположенных на его входах.

Трехразрядный регистр вектора (РВ) служит для записи и хранения двоично-кодированного вектора прерывания, который используется для очистки РП. Очистка РП разрешена, если триггер разрешения очистки регистра прерывания (ТО) установлен (при выполнении микрокоманды «чтение вектора»). Регистр маски (РМ) имеет 8 разрядов, соответствующих разрядам РП. Буферные схемы маски (БМ) выполнены по схеме с тремя состояниями. Каждый из восьми разрядов устройства маскирования (УМ) представляет собой вентиль 2И-НЕ. Детектор прерывания (ДП) обнаруживает любой незамаскированный запрос прерывания на выходах УМ. Шифратор приоритета (ШП) формирует двоично-кодированный вектор прерывания, указывающий незамаскированный запрос прерывания с высшим приоритетом. Буферные схемы вектора (БВ) выдают значение вектора прерывания на выходы 16...18 при выполнении микрокоманды «чтение вектора». Регистр состояния (РС) определяет самый низкий приоритет, при котором запрос прерывания будет разрешен. Буферные схемы регистра состояния (БС) выполнены с тремя состояниями и предназначены для выдачи содержимого РС на выходы SA2...SA0. Схема сравнения (СС) сигнализирует о том, что вектор прерывания больше или равен содержимому регистра состояния. Формирователь запроса (ФЗ) содержит триггер разрешения запроса прерывания и логику, необходимую для формирования выходных сигналов RQINR, DEP, DES, CR2.

Триггер переполнения (ТП) устанавливается в состояние 1 после считывания вектора прерывания самого высокого приоритета. Триггер разрешения младшей группы (ТР) используется при объединении микросхем в систему обработки прерываний.



Условное графическое обозначение KM1804BH1, KP1804BH1



Структурная схема KM1804BH1, KP1804BH1

Содержат 2800 интегральных элементов. Корпус типа 2123.40-6, масса не более 8 г, 2123.40-11, масса не более 8,5 г.

Назначение выводов: 1 — вход прерывания, разряд 3 $\overline{INR3}$; 2 — вход/выход двунаправленный маски, разряд 3 $MK3$; 3 — выход флага \overline{FL} ; 4 — вход переноса из предыдущей группы \overline{CRO} ; 5 — вход разрешения записи состояния \overline{EWRSA} ; 6 — вход запрета прерывания \overline{DEINR} ; 7 — выход последовательного запрета \overline{DES} ; 8 — выход параллельного запрета \overline{DEP} ; 9 — выход запроса прерывания \overline{RQINR} ; 10 — напряжение питания; 11...13 — однонаправленные входы/выходы состояния, разряды 2...0 $SA2...SA0$; 14 — выход переполнения \overline{OF} ; 15 — выход переноса в следующую группу $\overline{CR2}$; 16...18 — выходы вектора разряды 2...0, $\overline{VEC2...VEC0}$; 19, 21, 23, 25, 36, 38, 40 — входы/выходы маски, разряды 7...4, 0...2 $MK7...MK4$, $MK0...MK2$; 20, 22, 24, 26, 35, 37, 39 — входы прерывания разряды 7...4, 0...2 $\overline{INR7...INR4}$, $\overline{INR0...INR2}$; 27 — вход управления режимом \overline{COMO} ; 28, 31, 32, 33 — входы микрокоманд разряды 0...3 $\overline{INS0...INS3}$; 29 — вход тактовый \overline{C} ; 30 — общий; 34 — вход разрешения микрокоманды \overline{EINS} .

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня при $I_{\text{вых}}^1 = -1$ мА	≤ 0,5 В

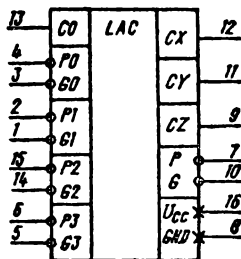
Выходное напряжение высокого уровня	
при $I_{\text{ВЫХ}}^0 = 12 \text{ мА}$	$\geq 2,4 \text{ В}$
Прямое падение напряжения на антизвонном диоде	$\leq -1,5 \text{ В}$
Входное напряжение низкого уровня	$\leq 0,8 \text{ В}$
Входное напряжение высокого уровня	$\geq 2 \text{ В}$
Ток короткого замыкания на выходе	$-30 \dots -85 \text{ мА}$
Ток потребления при $U_{\text{П}} = 5,25 \text{ В}$	$\leq 305 \text{ мА}$
Входной ток низкого уровня:	
по выводам <i>MK7...MK0</i>	$\leq -0,15 \text{ мА}$
по выводам <i>SA2...SA0</i>	$\leq -0,1 \text{ мА}$
по выводу <i>DEINR</i>	$\leq -2 \text{ мА}$
Входной ток высокого уровня:	
по выводам <i>MK7...MK0</i>	$\leq 150 \text{ мкА}$
по выводам <i>SA2...SA0</i>	$\leq 100 \text{ мкА}$
по выводам <i>DEINR, EINS</i>	$\leq 60 \text{ мкА}$
Выходной ток в состоянии «выключено»	$\pm 50 \dots \pm 150 \text{ мкА}$
Время задержки распространения сигнала при $C_{\text{Н}} = 50 \text{ пФ}$:	
от вывода 6 до вывода 9	$\leq 52 \text{ нс}$
от вывода 34 до вывода 15	$\leq 56 \text{ нс}$
от вывода 29 до вывода 9	$\leq 97 \text{ нс}$

Предельно допустимые режимы эксплуатации

Напряжение питания	$\leq 5,25 \text{ В}$
Входное напряжение	$\leq 4,5 \text{ В}$
Выходное напряжение	$\leq 5,25 \text{ В}$
Емкость нагрузки	$\leq 180 \text{ пФ}$
Температура окружающей среды	$-10 \dots +75^\circ \text{ С}$

К1804BP1, KM1804BP1, KC1804BP1

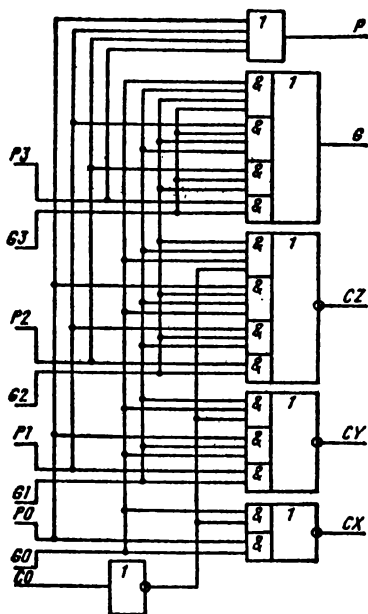
Микросхемы представляют собой схему ускоренного переноса АЛУ при наращивании разрядности KM1804BC1, KM1804BC2. Одна KM1804BP1, KC1804BP1 обеспечивает ускоренный перенос для четырех микропроцессорных секций (длина слова 16 бит). При большей длине слова обеспечивается многоуровневый ускоренный перенос с помощью нескольких микросхем KM1804BP1. Содержат 124 интегральных элемен-



Условное графическое обозначение K1804BP1

та. Корпус типа 201.16-13, масса не более 1,9 г; 201.16-5, масса не более 3 г.

Назначение выводов: 1 — вход генерации переноса, разряд 1; 2 — вход распространения переноса, разряд 1; 3 — вход генерации переноса, разряд 0; 4 — вход распространения переноса, разряд 0; 5 — вход генерации переноса, разряд 3; 6 — вход распространения переноса, разряд 3; 7 — выход распространения переноса; 8 — общий; 9 — вывод переноса старшей группы; 10 — выход генерации переноса; 11 — выход переноса средней группы; 12 — выход переноса младшей группы; 13 — вход переноса; 14 — вход генерации переноса, разряд 2; 15 — вход распространения переноса, разряд 2; 16 — напряжение питания.



Функциональная схема К1804BP1

Электрические параметры

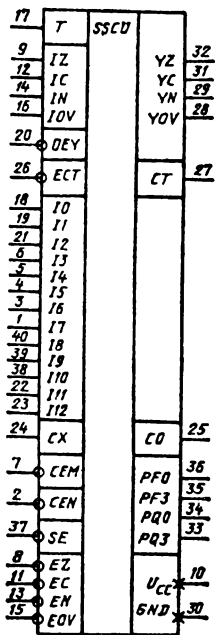
Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня при $I_{\text{ВЫХ}}^1 = -1$ мА	≤ 0,5 В
Выходное напряжение высокого уровня при $I_{\text{ВЫХ}}^0 = 12$ мА	≥ 2,4 В

Прямое падение напряжения на антизвонном диоде	$\leq -1,5 $ В
Ток короткого замыкания на выходе	-40...-100 мА
Ток потребления при $U_{п}=5, 25$ В	≤ 109 мА
Входной ток низкого уровня:	
по выводу 13	$\leq -2 $ мА
по выводу 6	$\leq -4 $ мА
по выводу 15	$\leq -6 $ мА
по выводам 2, 4, 5	$\leq -8 $ мА
по выводам 3, 14	$\leq -14 $ мА
по выводу 1	$\leq -16 $ мА
Входной ток высокого уровня:	
по выводу 13	≤ 50 мкА
по выводу 6	≤ 100 мкА
по выводу 15	≤ 150 мкА
по выводам 2, 4, 5	≤ 200 мкА
по выводам 3, 14	≤ 350 мкА
по выводу 1	≤ 400 мкА
Время задержки распространения сигнала при включении (выключении) от входов до выходов при $C_{п}=50$ пФ	
	≤ 19 нс

K1804BP2, KM1804BP2, KP1804BP2

Микросхемы представляют собой схему управления состоянием и сдвигами и предназначены для применения в системах передачи данных, устройствах автоматики и цифрового управления, для замыкания данных вокруг микропроцессорных секций KM1804BC1, KM1804BC2 при построении устройств обработки данных центральных процессоров микро-ЭВМ. Обеспечивают также функции регистра состояния и формирователя сигнала переноса, 7 источников входного переноса АЛУ, организуют 32 типа сдвигов (арифметические, логические, циклические), которые могут быть обычной или двойной длины. Позволяют выполнять операции с 4-разрядным словом состояния и с отдельными его разрядами, выполняют 16 операций по формированию сигнала условия.

Микросхемы имеют 4 двунаправленных вывода сдвига ($PQ3, PQ0, PF3, PF0$), выход условия CT , выход переноса CO , входы управления, входы признаков состояния, вход переноса CX . Под воздействием внешних сигналов управления ИС формируют сигналы для организации переносов и сдвигов в блоке обработки данных. Обработывая признаки состояния, поступающие с АЛУ, микросхемы формируют сигнал условия для схемы микропрограммного управления.



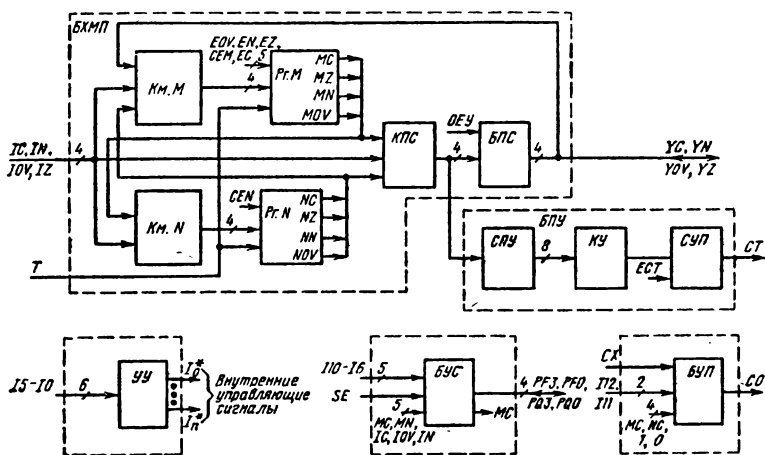
Условное графическое обозначение
 KP1804BP2

В состав ИС входят два 4-разрядных регистра состояния с коммутаторами, блок управления переносом, блок проверки условия, блок управления сдвигом, устройство управления. Блок хранения и модификации признаков (*БХМП*) состоит из двух 4-разрядных регистров состояния (*Рч.М*, *Рч.Н*), трех коммутаторов (*Км.М*, *Км.Н*, коммутатора признаков состояния — *КПС*) и буферной схемы признаков состояния (*БПС*). Блок проверки условия (*БПУ*) состоит из схемы проверки условия (*СПУ*), коммутатора условия (*КУ*) и схемы управления полярностью (*СУП*). Блок управления переносом (*БУП*) формирует сигнал переноса *СО* под управлением сигналов микрокоманды. Блок управления сдвигами (*БУС*) предназначен для организации арифметических, логических и циклических сдвигов (всего 32 варианта). Устройство управления (*УУ*) является комбинационной схемой, преобразующей сигналы микрокоманды со входов 15...10 во внутренние управляющие сигналы для блоков микросхемы.

Содержат 1635 интегральных элементов. Корпус типа 2123.40-6, масса не более 8,5 г; 2123.40-1, масса не более 6 г.

Назначение выводов: 1, 3...6 — входы микрокоманды, разряды 7...3; 2 — вход разрешения записи в регистр состояния *N*; 7 — вход разрешения записи в регистр состояния *M*; 8 — вход разрешения записи в разряд *Z* регистра *M*; 9 — вход данных признака состояния *Z* (ноль); 10 — напряжение питания; 11 — вход разрешения записи в разряд *CR* регистра *M*; 12 — вход данных признака состояния *CR* (перенос); 13 — вход разрешения записи в разряд *N* регистра *M*; 14 — вход данных признака состояния *N* (знак); 15 — вход разрешения записи в разряд *OF* регистра *M*; 16 — вход данных признака состояния *OF* (переполнение); 17 — вход тактовый; 18, 19 — входы микрокоманды, разряды 0, 1; 20 — вход разрешения двунаправленных выводов данных признаков состояния; 21...23 — входы микрокоманды, разряды 2, 11, 12; 24 — вход переноса; 25 — выход переноса в АЛУ; 26 — вход разрешения выхода условия; 27 — выход условия; 28 — двунаправленный вывод данных признака состояния

OF; 29 — двунаправленный вывод данных признака состояния N ; 30 — общий; 31 — двунаправленный вывод данных признака состояния CR (перенос); 32 — двунаправленный вывод данных признака состояния; 33 — двунаправленный вывод сдвига старшего разряда Q -регистра; 34 — двунаправленный вывод сдвига младшего разряда Q -регистра; 35 — двунаправленный вывод сдвига старшего разряда результата АЛУ; 36 — двунаправленный вывод сдвига младшего разряда результата АЛУ; 37 — вход разрешения двунаправленных выводов сдвига; 38...40 — входы микрокоманды, разряды 10...8.



Структурная схема KP1804BP2

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≤ −1,5 В
Ток короткого замыкания на выходе	−30...−85 мА
Ток потребления при $U_{п} = 5, 25$ В	≤ 318 мА
Входной ток низкого уровня:	
по выводам 1, 3...6, 8, 11, 13, 15, 18...24, 26, 28, 29, 31, 32, 38...40	≤ −0,45 мА
по выводу 17	≤ −0,7 мА
по выводам 9, 12, 14, 15	≤ −1,2 мА

по выводам 33...37	$\leq -1,35 $ мА
по выводам 2, 7	$\leq -1,8 $ мА
Входной ток высокого уровня:	
по выводам 1, 3...6, 8, 11, 13, 15, 18...25, 32, 38...40	≤ 20 мкА
по выводам 9, 12, 14, 16, 37	≤ 60 мкА
по выводам 28, 29, 31, 32	≤ 70 мкА
по выводам 2, 7	≤ 80 мкА
по выводам 33...36	≤ 110 мкА
Максимальный входной ток высокого уровня	≤ 1 мА
Выходной ток низкого уровня в состоянии «выключено»:	
по выводу 27	$\leq -50 $ мкА
по выводам 28...32	$\leq -450 $ мкА
по выводам 33...36	$\leq -1350 $ мкА
Входной ток высокого уровня в состоянии «выключено»:	
по выводу 27	≤ 50 мкА
по выводам 28...32	≤ 70 мкА
по выводам 33...36	≤ 110 мкА
Время задержки распространения сигнала:	
от входа <i>T</i> до выходов <i>Y</i> , от входов <i>IO...I5</i> до выхода <i>CT</i>	≤ 50 нс
от входа <i>T</i> до выхода <i>C0</i> , от входов <i>I11, I12</i> до выхода <i>C0</i>	≤ 37 нс
от входа <i>T</i> до выходов <i>PF0, PF3, PQ0, PQ3</i>	≤ 39 нс
от входа <i>T</i> до выхода <i>CT</i>	≤ 58 нс
от входов <i>IC, IZ, IN, IOV</i> до выходов <i>Y</i>	≤ 38 нс
от входов <i>I6...I0</i> до выходов <i>PF3...PF0, PQ0, PQ3</i>	≤ 32 нс
Разрядность канала выбора микрокоманды	13
Количество микрокоманд изменения состояния регистра микросостояний	15

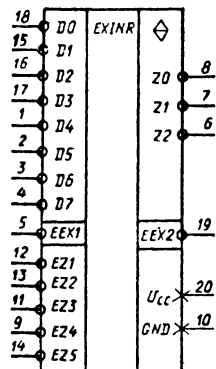
K1804BP3, KM1804BP3, KC1804BP3

Микросхемы представляют собой управляемый шифратор (расширитель приоритетного прерывания) восьми входов на три выхода и предназначены для совместной работы с KM1804BH1 в составе многовходовых устройств обработки прерываний. Одна KM1804BP3 обеспечивает прием и кодирование сигналов для восьми KM1804BH1 (устройство обработки прерываний до 64 входов). Работа дешифратора управляется входом *EEX1*. Выходы дешифратора подключены к выходам *Z0...Z2* через буфер-

ные схемы с тремя состояниями. Микро-схемы являются чисто комбинационными, поэтому на подачу входных сигналов никаких временных ограничений не налагается.

Содержат 250 интегральных элементов. Корпус типа 2140Ю.20-2, 2140.20-7, масса не более 3,5 г.

Назначение выводов: 1 — вход расширителя, 4 разряд; 2 — вход расширителя, 5 разряд; 3 — вход расширителя, 6 разряд; 4 — вход расширителя, 7 разряд; 5 — вход разрешения расширителя; 6 — выход расширителя, 2 разряд; 7 — выход расширителя, 1 разряд; 8 — выход расширителя, 0 разряд; 9 — вход 4 разрешения Z-выходов; 10 — общий; 11 — вход 3 разрешения Z-выходов; 12 — вход 1 разрешения Z-выходов; 13 — вход 2 разрешения Z-выходов; 14 — вход 5 разрешения Z-выходов; 15 — вход расширителя, 1 разряд; 16 — вход расширителя, 2 разряд; 17 — вход расширителя, 3 разряд; 18 — вход расширителя, 0 разряд; 19 — выход разрешения расширителя; 20 — напряжение питания.



Условное графическое обозначение KM1804BP3

Работа шифратора поясняется таблицей.

Сигналы на входах									Сигналы на выходах			
$\overline{EEX1}$	$\overline{D0}$	$\overline{D1}$	$\overline{D2}$	$\overline{D3}$	$\overline{D4}$	$\overline{D5}$	$\overline{D6}$	$\overline{D7}$	Z0	Z1	Z2	$\overline{EEX2}$
1	X	X	X	X	X	X	X	X	0	0	0	1
0	1	1	1	1	1	1	1	1	0	0	0	0
0	X	X	X	X	X	X	X	0	1	1	1	1
0	X	X	X	X	X	X	0	1	0	1	1	1
0	X	X	X	X	0	1	1	1	1	0	1	1
0	X	X	X	0	1	1	1	1	0	1	0	1
0	X	0	1	1	1	1	1	1	1	0	0	1
0	0	1	1	1	1	1	1	1	0	0	0	1

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня:	
по выводу 19 при $I_{\text{ВЫХ}}^0 = 8 \text{ мА}$	≤ 0,45 В
по выводам 6...8 при $I_{\text{ВЫХ}}^0 = 12 \text{ мА}$	≤ 0,5 В
Выходное напряжение высокого уровня	
при $I_{\text{ВЫХ}}^0 = 12 \text{ мА}$	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≤ -1,5 В
Ток короткого замыкания на выходе	-15...-85 мА
Ток потребления при $U_{\text{П}} = 5,25 \text{ В}$	≤ 24 мА
Входной ток низкого уровня:	
по выводам 5, 9, 11...14, 18	≤ -0,4 мА
по выводам 1...4, 15...17	≤ -0,8 мА
Входной ток высокого уровня:	
по выводам 5, 9, 11...14, 18	≤ 20 мкА
по выводам 1...4, 15...17	≤ 40 мкА
Максимальный входной ток высокого уровня:	
по выводам 5, 9, 11...14, 18	≤ 0,1 мА
по выводам 1...4, 15...17	≤ 0,2 мА
Выходной ток низкого уровня в состоянии «выключено»	≤ -20 мкА
Входной ток высокого уровня в состоянии «выключено»	≤ 20 мкА
Время задержки распространения сигнала при $C_{\text{Н}} = 50 \text{ пФ}$:	
от входа $\overline{D4}$ до выходов Z0, Z1, Z2	≤ 31 нс
от входа $\overline{D4}$ до выхода $\overline{EEX2}$	≤ 48 нс

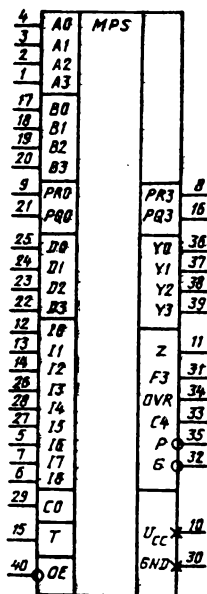
K1804BC1, KM1804BC1, KP1804BC1

Микросхемы представляют собой 4-разрядную наращиваемую микропроцессорную секцию, предназначенную для применения в составе центральных процессоров микро-ЭВМ, для построения блоков обработки цифровой информации с разрядностью кратной 4, периферийных контроллеров, устройств дискретной автоматики и цифрового управления. Имеют двухадресную архитектуру внутреннего регистрового запоминающего устройства (16 × 4 бит); 8 функций АЛУ (сложение, два вычитания и 5 логических функций); большой выбор пар источников операндов АЛУ; сдвиги влево/вправо независимо от АЛУ; 4 флага состояния (перенос, переполнение, ноль и знак). В состав ИС входят регистровое ЗУ (РЗУ), селектор источников данных, арифметико-логичес-

кое устройство, селектор выходных данных, регистры, сдвигатели, устройство управления.

Содержат 2447 интегральных элементов. Корпус типа 2123.40-6, масса не более 8,5 г; 2123.40-1, масса не более 6 г.

Назначение выводов: 1 — вход адреса, 3 разряд; 2 — вход адреса, 2 разряд; 3 — вход адреса, 1 разряд; 4 — вход адреса, 0 разряд; 5 — вход выбора приемника, 6 разряд; 6 — вход выбора приемника, 8 разряд; 7 — вход выбора приемника, 7 разряд; 8 — двунаправленный вывод сдвига старшего разряда РЗУ; 9 — двунаправленный вывод сдвига младшего разряда РЗУ; 10 — напряжение питания; 11 — выход выбора нулевого результата АЛУ; 12 — вход выбора источника, 0 разряд; 13 — вход выбора источника, 1 разряд; 14 — вход выбора источника, 2 разряд; 15 — вход тактовый; 16 — двунаправленный вывод сдвига старшего разряда регистра; 17 — вход адреса, 0 разряд; 18 — вход адреса, 1 разряд; 19 — вход адреса, 2 разряд; 20 — вход адреса, 3 разряд; 21 — двунаправленный вывод сдвига младшего разряда регистра; 22 — вход данных, 3 разряд; 23 — вход данных, 2 разряд; 24 — вход данных, 1 разряд; 25 — вход данных, 0 разряд; 26 — вход выбора функции, 3 разряд; 27 — вход выбора функции, 5 разряд; 28 — вход выбора функции, 4 разряд; 29 — вход переноса в АЛУ; 30 — общий; 31 — выход старшего разряда результата АЛУ; 32 — выход генерации переноса АЛУ; 33 — выход последовательного переноса АЛУ; 34 — выход переполнения АЛУ; 35 — выход распространения переноса АЛУ; 36 — выход данных, 0 разряд; 37 — выход данных, 1 разряд; 38 — выход данных, 2 разряд; 39 — выход данных, 3 разряд; 40 — вход разрешения DУ-выходов.



Условное графическое обозначение K1804BC1

Электрические параметры

- Номинальное напряжение питания 5 В ± 5%
- Выходное напряжение низкого уровня ≤ 0,5 В
- Выходное напряжение высокого уровня ≥ 2,4 В
- Прямое падение напряжения на антизвонном диоде ≤ |−1,5| В

Ток короткого замыкания на выходе	-30...-85 мА
Ток потребления при $U_{п}=5,25$ В	≤ 280 мА
Входной ток низкого уровня:	
по выводам 1...6, 12...15, 17...20, 40	$\leq -0,36 $ мА
по выводам 7, 22...28	$\leq -0,72 $ мА
по выводам 8, 9, 16, 21	$\leq -0,8 $ мА
по выводу 29	$\leq -3,6 $ мА
Входной ток высокого уровня:	
по выводам 1...6, 12...15, 17...20, 40	≤ 20 мкА
по выводам 7, 26...28, 22...25	≤ 40 мкА
по выводам 8, 9, 16, 21	≤ 100 мкА
по выводу 29	≤ 200 мкА
Выходной ток низкого уровня в состоянии «выключено»:	
по выводам 36...39	$\leq -50 $ мкА
по выводам 8, 9, 16, 21	$\leq -800 $ мкА
Выходной ток высокого уровня в состоянии «выключено»:	
по выводам 36...39	≤ 50 мкА
по выводам 8, 9, 16, 21	≤ 100 мкА
Время задержки распространения сигнала при включении (выключении) при $C_{н}=50$ пФ:	
от входов А, В до выходов Y	≤ 85 нс
от входов А, В до выходов PR0, PR3	≤ 100 нс
от входов I3, I4, I5 до выходов Y	≤ 60 нс

K1804BC2, KM1804BC2

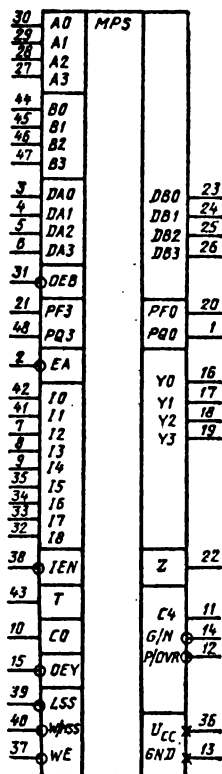
Микросхемы представляют собой 4-разрядную наращиваемую микропроцессорную секцию параллельной обработки информации с расширенными возможностями. По сравнению с KM1804BC1 выполняют большее число арифметико-логических функций и дополнительно реализуют 9 специальных функций (умножение без знака, умножение и деление в дополнительном коде и дополнительном коде с коррекцией, увеличение числа на 1 или 2, преобразование числа со знаком в дополнительный код, нормализация слова обычной и двойной длины). Имеют возможность неограниченного наращивания емкости внутренней памяти и трехпортовую трехадресную архитектуру; выполняют операции умножения и деления; имеют микрокоманды нормализации чисел, схему генерации четности; возможность расширения знака чисел.

В состав K1804BC2, KM1804BC2 входят в основном те же блоки, что и в состав KM1804 BC1, только сдвигатель Сд.Ф расположен между АЛУ (25 выбираемых функций) и выходами Y3...Y0 для уменьшения времени выполнения операции умножения. При

наращивании разрядности ИС могут соединяться по схеме ускоренного или последовательного переноса. Для организации последовательного переноса в АЛУ имеются вход переноса *С0* и выход переноса *С4*. В микросхемах предусмотрена возможность осуществлять логические и арифметические сдвиги. При арифметических сдвигах разряды сдвигаются в обход старшего (знакового) разряда результата операции АЛУ в старшей микропроцессорной секции, а при логических сдвигах старший разряд сдвигается вместе с остальными разрядами. ИС обеспечивают возможность арифметических и логических сдвигов двойной длины, если на входы управления подана микрокоманда, на которой происходит одновременный сдвиг результата АЛУ и содержимого *Pr.Q*.

Содержат 3479 интегральных элементов. Корпус типа 2126.48-1, масса не более 9,5 г.

Назначение выводов: 1 — двунаправленный вывод сдвига младшего разряда регистра *Q*; 2 — вход разрешения данных *A*; 3 — вход данных *A*, 0 разряд; 4 — вход данных *A*, 1 разряд; 5 — вход данных *A*, 2 разряд; 6 — вход данных *A*, 3 разряд; 7 — вход микрокоманды, 2 разряд; 8 — вход микрокоманды, 3 разряд; 9 — вход микрокоманды, 4 разряд; 10 — вход переноса в АЛУ; 11 — выход переноса в АЛУ; 12 — выход распространения переноса (переполнения АЛУ); 13 — общий; 14 — выход генерации переноса (знака АЛУ); 15 — вход разрешения данных двунаправленных *Y*-выводов; 16 — двунаправленный вывод данных, 0 разряд; 17 — двунаправленный вывод данных, 1 разряд; 18 — двунаправленный вывод данных, 2 разряд; 19 — двунаправленный вывод данных, 3 разряд; 20 — двунаправленный вывод сдвига младшего разряда результата АЛУ; 21 — двунаправленный вывод сдвига старшего разряда результата АЛУ; 22 — двунаправленный вывод признака нулевого результата АЛУ; 23 — двунаправленный вывод данных *B*, 0 разряд; 24 — двунаправленный вывод данных *B*, 1 разряд; 25 — двунаправленный вывод данных *B*, 2 разряд; 26 — двунаправленный



Условное графическое обозначение
K1804BC2, KM1804BC2

вывод данных В, 3 разряд; 27 — вход адреса А, 3 разряд; 28 — вход адреса А, 2 разряд; 29 — вход адреса А, 1 разряд; 30 — вход адреса А, 0 разряд; 31 — вход разрешения двунаправленных *DB*-выводов; 32 — вход микрокоманды, 8 разряд; 33 — вход микрокоманды, 7 разряд; 34 — вход микрокоманды, 6 разряд; 35 — вход микрокоманды, 5 разряд; 36 — напряжение питания; 37 — вход разрешения записи данных в РЗУ; 38 — вход разрешения микрокоманды; 39 — выход управления относительным положением; 40 — двунаправленный вывод управления относительным положением; 41 — вход микрокоманды, 1 разряд; 42 — вход микрокоманды, 0 разряд; 43 — вход тактовый; 44 — вход адреса В, 0 разряд; 45 — вход адреса В, 1 разряд; 46 — вход адреса В, 2 разряд; 47 — вход адреса В, 3 разряд; 48 — двунаправленный вывод сдвига старшего разряда регистра Q.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток короткого замыкания на выходе	−30...−85 мА
Ток потребления	≤ 350 мА
Входной ток низкого уровня:	
по выводам 2, 15, 22, 27...35, 37...39, 43...47	≤ −0,36 мА
по выводам 1, 3...9, 20, 21, 23...26, 40...42, 48	≤ −0,72 мА
по выводам 16...19	≤ −1,08 мА
по выводу 10	≤ −3,6 мА
Входной ток высокого уровня:	
по выводам 2, 15, 22, 27...35, 37...39, 43...47	≤ 20 мкА
по выводам 3...9, 41, 42	≤ 40 мкА
по выводам 1, 20, 21, 23...26, 40, 48	≤ 90 мкА
по выводам 16...19	≤ 110 мкА
по выводу 10	≤ 120 мкА
Максимальный входной ток высокого уровня	≤ 1 мА
Выходной ток низкого уровня в состоянии «выключено»:	
по выводам 1, 20, 21, 23...26, 40, 48	≤ −770 мкА
по выводам 16...19	≤ −1130 мкА
Выходной ток высокого уровня в состоянии «выключено»:	
по выводам 1, 20, 21, 23...26, 40, 48	≤ 90 мкА
по выводам 16...19	≤ 110 мкА

Выходной ток высокого уровня по выводу 22 .. ≤ 250 мкА

Время задержки распространения сигнала

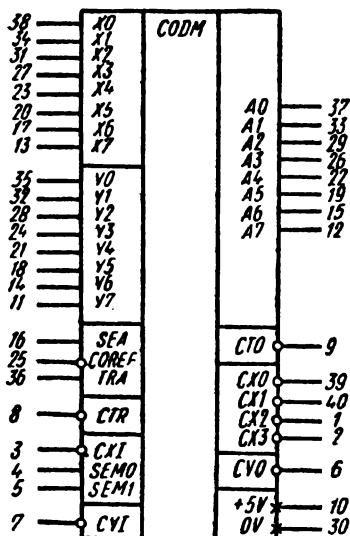
при $C_H = 50$ пФ:

от входов <i>A</i> до выходов <i>Y</i>	≤ 87 нс
от входов <i>B</i> до выходов <i>DB</i> , от входов <i>DA</i> до выхода \bar{G} , от входов <i>DA</i> до выхода <i>P</i> ,	
от входа <i>I0</i> до выхода \bar{W}/MSS	≤ 49 нс
от входов <i>DA</i> до выхода <i>PF0</i> (четность)	≤ 101 нс
от входов <i>DB</i> до выходов <i>Y</i>	≤ 61 нс
от входа <i>C0</i> до выхода <i>Z</i>	≤ 40 нс
от входов <i>B</i> до выхода <i>PF3</i>	≤ 104 нс
от входов <i>I1...I4</i> до выхода <i>C4</i>	≤ 65 нс

КМ1804ВТ1, КР1804ВТ1

Микросхемы представляют собой схему управления оперативной памятью динамического типа и предназначены для управления динамическим МОП ОЗУ с мультиплексорной адресацией информационной емкостью 16...64 кбит при любом формате данных. Керамический корпус типа 2123.40-1, масса не более 8 г и 2123.40-11, масса не более 8,5 г.

Назначение выводов: 1 — выход стробирования адреса строки (массив 2); 2 — выход стробирования адреса строки (массив 3); 3 — вход стробирования адреса строки; 4 — вход дешифратора выбора массива (разряд 0); 5 — вход дешифратора выбора массива (разряд 1); 6 — выход стробирования адреса разряда; 7 — вход стробирования адреса разряда; 8 — вход очистки счетчика регенерации адреса; 9 — счетный выход счетчика регенерации адреса; 10 — напряжение питания; 11 — вход адреса разряда (разряд 7); 12 — выход адресного мультиплексора (разряд 7); 13 — вход адреса строки (разряд 7); 14 — вход адреса разряда (разряд 6); 15 — выход адресного мультиплексора (разряд 6); 16 — вход выбора адреса; 17 — вход адреса строки



Условное графическое обозначение КР1804ВТ1

16 — вход выбора адреса; 17 — вход адреса строки

(разряд 6); 18 — вход адреса разряда (разряд 5); 19 — выход адресного мультиплексора (разряд 5); 20 — вход адреса строки (разряд 5); 21 — вход адреса разряда (разряд 4); 22 — выход адресного мультиплексора (разряд 4); 23 — вход адреса строки (разряд 4); 24 — вход адреса разряда (разряд 3); 25 — вход управления регенерацией; 26 — выход адресного мультиплексора (разряд 3); 27 — вход адреса строки (разряд 3); 28 — вход адреса разряда (разряд 2); 29 — выход адресного мультиплексора (разряд 2); 30 — общий; 31 — вход адреса строки (разряд 2); 32 — вход адреса разряда (разряд 1); 33 — выход адресного мультиплексора (разряд 1); 34 — вход адреса строки (разряд 1); 35 — вход адреса разряда (разряд 0); 36 — вход фиксации адреса; 37 — выход адресного мультиплексора (разряд 0); 38 — вход адреса строки (разряд 0); 39 — выход стробирования адреса строки (массив 0); 40 — выход стробирования адреса строки (массив 1).

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня:	
по выходам 1, 2, 6, 12, 15, 19, 22, 26, 29, 33, 37, 39, 40 при $I_{\text{ВЫХ}}^1 = -15 \text{ мА}$	≥ 2 В
по выходу 9	≥ 2,5 В
по выходам 1, 2, 6, 12, 15, 19, 22, 26, 29, 33, 37, 39, 40 при $I_{\text{ВЫХ}}^1 = -1 \text{ мА}$	≥ 3 В
Ток потребления	≤ 165 мА
Входной ток низкого уровня:	
по входу 3	≤ -3,2 мА
по входам 7, 16, 25	≤ -1,6 мА
по входам 4, 5, 8, 11, 13, 14, 17, 18, 20, 21, 23, 24, 27, 28, 31, 34...36, 38	≤ -0,4 мА
Входной ток высокого уровня:	
по входу 3	≤ 100 мкА
по входам 7, 16, 25	≤ 50 мкА
по входам 4, 5, 8, 11, 13, 14, 17, 18, 20, 21, 23, 24, 27, 28, 31, 32, 34...36, 38	≤ 20 мкА
Максимальный входной ток высокого уровня:	
по входу 3	≤ 2 мА
по входам 7, 16, 25	≤ 1 мА
по входам 4, 5, 8, 11, 13, 14, 17, 18, 20, 21, 23, 24, 27, 28, 31, 32, 34...36, 38	≤ 0,1 мА
Входной ток	≤ 5 мА

Время задержки распространения сигнала

при включении (выключении):

от входа 36 до выхода 37	≤ 40 нс
от входа 36 до выхода 39	≤ 45 нс
от входа 8 до выхода 37	≤ 50 нс

КМ1804ВТ2, КР1804ВТ2

Микросхемы представляют собой 8-разрядную схему управления динамической памятью с инверсией и предназначены для связи схемы управления ОЗУ и входами динамического ОЗУ. Корпус типа 2140.20-7, масса не более 3,5 г, 2140.20-4.

Назначение выводов: 1 — вход разрешения выходов, группа 1; 2 — вход адреса, группа 1, разряд 1; 3 — выход с состоянием высокого импеданса, группа 2, разряд 4; 4 — вход адреса, группа 1, разряд 2;

5 — выход с состоянием высокого импеданса, группа 2, разряд 3; 6 — вход адреса, группа 1, разряд 3;

7 — выход с состоянием высокого импеданса, группа 2, разряд 2; 8 — вход адреса, группа 1, разряд 4;

9 — выход с состоянием высокого импеданса, группа 2, разряд 1; 10 — общий;

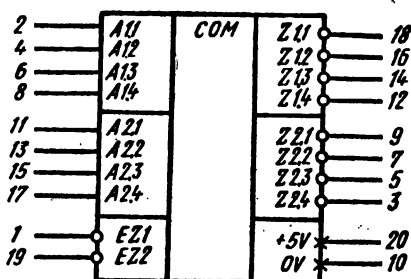
11 — вход адреса, группа 2, разряд 1; 12 — выход с состоянием высокого импеданса, группа 1, разряд 4;

13 — вход адреса, группа 2, разряд 2; 14 — выход с состоянием высокого импеданса, группа 1, разряд 3;

15 — вход адреса, группа 2, разряд 3; 16 — выход с состоянием высокого импеданса, группа 1, разряд 2;

17 — вход адреса, группа 2, разряд 4; 18 — выход с состоянием высокого импеданса, группа 1, разряд 1;

19 — вход разрешения выходов, группа 2; 20 — напряжение питания.



Условное графическое обозначение
КР1804ВТ2

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня:		
при $I_{\text{Вых}}^0 = 1 \text{ мА}$	≤ 0,5 В
при $I_{\text{Вых}}^0 = 12 \text{ мА}$	≤ 0,8 В
Выходное напряжение высокого уровня	≥ 3,6 В

Ток потребления:	
в состоянии низкого уровня	$\leq 125 \text{ мА}$
в состоянии высокого уровня	$\leq 50 \text{ мА}$
в состоянии «выключено»	$\leq 125 \text{ мА}$
Входной ток низкого уровня:	
по входам 1, 19	$\leq -0,4 \text{ мА}$
по входам 2, 4, 6, 8, 11, 13, 15, 17	$\leq -0,2 \text{ мА}$
Входной ток высокого уровня	$\leq 20 \text{ мкА}$
Максимальный входной ток высокого уровня	$\leq 0,1 \text{ мА}$
Выходной ток низкого уровня в состоянии «выключено»	
	$\leq -200 \text{ мкА}$
Выходной ток высокого уровня в состоянии «выключено»	
	$\leq 100 \text{ мкА}$
Выходной ток:	
низкого уровня	$\geq 50 \text{ мкА}$
высокого уровня	$\geq -35 \text{ мкА}$
Время задержки распространения сигнала при включении (выключении)	
	$\leq 35 \text{ нс}$

Предельно допустимые режимы эксплуатации

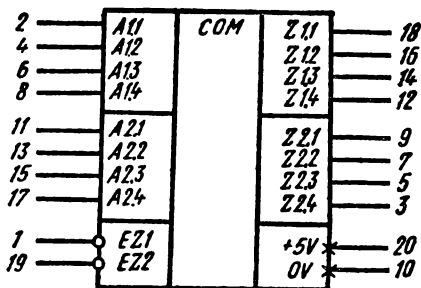
Напряжение питания	4,75...5,25 В
Входное напряжение:	
высокого уровня	2...4,5 В
низкого уровня	0...0,8 В
Выходной ток:	
высокого уровня	$\leq 1 \text{ мА}$
низкого уровня	$\leq 12 \text{ мА}$
Время фронта нарастания и спада сигнала	$\leq 5 \text{ нс}$
Емкость нагрузки	$\leq 500 \text{ пФ}$

КМ1804ВТ3, КР1804ВТ3

Микросхемы представляют собой схему управления памятью без инверсии. Корпус типа 2140.20-7, масса не более 3,5 г, 2140.20-4.

Назначение выводов: 1 — вход разрешения выходов, группа 1; 2 — вход адреса, группа 1, разряд 1; 3 — выход с состоянием высокого импеданса, группа 2, разряд 4; 4 — вход адреса, группа 1, разряд 2; 5 — выход с состоянием высокого импеданса, группа 2, разряд 3; 6 — вход адреса, группа 1, разряд 3; 7 — выход с состоянием высокого импеданса, группа 2, разряд 2; 8 — вход адреса, группа 1, разряд 4; 9 — выход с состоянием высокого импе-

данса, группа 2, разряд 1; 10 — общий; 11 — вход адреса, группа 2, разряд 1; 12 — выход с состоянием высокого импеданса, группа 1, разряд 4; 13 — вход адреса, группа 2, разряд 2; 14 — выход с состоянием высокого импеданса, группа 1, разряд 3; 15 — вход адреса, группа 2, разряд 3; 16 — выход с состоянием высокого импеданса, группа 1, разряд 2; 17 — вход адреса, группа 2, разряд 4; 18 — выход с состоянием высокого импеданса, группа 1, разряд 1; 19 — вход разрешения выходов, группа 2; 20 — напряжение питания.



Условное графическое обозначение
KP1804BT3

Электрические параметры

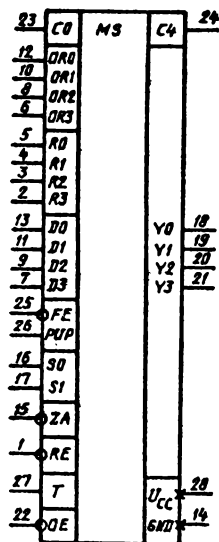
Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня:	
при $I_{\text{Вых}}^0 = 1 \text{ мА}$	≤ 0,5 В
при $I_{\text{Вых}}^0 = 12 \text{ мА}$	≤ 0,8 В
Выходное напряжение высокого уровня	≥ 3,6 В
Ток потребления:	
в состоянии низкого уровня	≤ 130 мА
в состоянии высокого уровня	≤ 75 мА
в состоянии «выключено»	≤ 150 мА
Входной ток низкого уровня:	
по входам 1, 19	≤ −0,4 мА
по входам 2, 4, 6, 8, 11, 13, 15, 17	≤ −0,2 мА
Входной ток высокого уровня	≤ 20 мкА
Максимальный входной ток высокого уровня	≤ 0,1 мА
Выходной ток низкого уровня в состоянии «выключено»	≤ −200 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 100 мкА
Выходной ток:	
низкого уровня	≥ 50 мкА
высокого уровня	≥ −35 мкА
Время задержки распространения сигнала при включении (выключении)	≤ 35 нс

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение:	
высокого уровня	2...4,5 В
низкого уровня	0...0,8 В
Выходной ток:	
высокого уровня	≤ 1 мА
низкого уровня	≤ 12 мА
Время фронта нарастания и спада сигнала	≤ 5 нс
Емкость нагрузки	≤ 500 пФ

K1804BY1, KM1804BY1, KP1804BY1, KC1804BY1

Микросхемы представляют собой 4-разрядные секции управления адресом микрокоманд и предназначены для работы в составе блоков микропрограммного управления центральных процессоров микро-ЭВМ, микроконтроллеров. ИС имеют 4 источника адреса микрокоманд (внешний вход, внутренний регистр адреса, регистр-счетчик, стек); возможность возврата к нулевому адресу; возможность вложения подпрограмм с помощью стека глубиной 4 слова. Кроме того, предусмотрена возможность поразрядного маскирования выхода адреса по схеме ИЛИ.

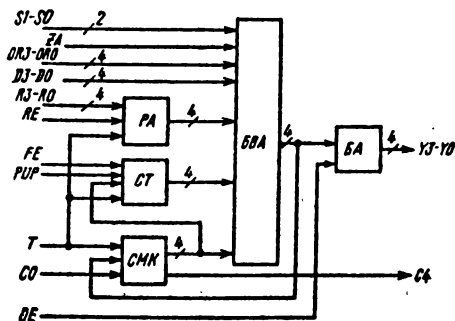


В состав ИС входят блок выборки адреса (БВА), регистр адреса (РА), счетчик микрокоманд (СМК), стек (СТ), буферная схема адреса (БА). Информация в регистр адреса может быть записана со входов регистра адреса R3...R0. Запись информации в регистр СМК, поступающей с сумматора, производится по положительному перепаду тактового сигнала T. Адрес микрокоманды может быть сформирован либо внутренними блоками секции, либо передан непосредственно с входных шин. Стек микросхем организован по принципу памяти магазинного типа и может работать в трех режимах: чтение без изменения состояния указателя стека (хранение), запись адреса микрокоманды после уве-

Условное графическое обозначение KM1804BY1

личения на 1 содержимого указателя стека и чтение адреса микрокоманды и уменьшение на 1 содержимого указателя стека.

Содержат 965 интегральных элементов. Корпус типа 2121.28-6, 2121.28-18.01, масса не более 5 г и 2121.28-14, масса не более 8,5 г.



Структурная схема KM1804BY1

Назначение выводов: 1 — вход разрешения записи в регистр адреса; 2 — вход регистра адреса, 3 разряд; 3 — вход регистра адреса, 2 разряд; 4 — вход регистра адреса, 1 разряд; 5 — вход регистра адреса, 0 разряд; 6 — вход маски, 3 разряд; 7 — прямой вход адреса, 3 разряд; 8 — вход маски, 2 разряд; 9 — прямой вход адреса, 2 разряд; 10 — вход маски, 1 разряд; 11 — прямой вход адреса, 1 разряд; 12 — вход маски, 0 разряд; 13 — прямой вход адреса, 0 разряд; 14 — общий; 15 — вход установки 0 адреса; 16 — вход выбора адреса, 0 разряд; 17 — вход выбора адреса, 1 разряд; 18 — выход адреса, 0 разряд; 19 — выход адреса, 1 разряд; 20 — выход адреса, 2 разряд; 21 — выход адреса, 3 разряд; 22 — вход разрешения выбора адреса; 23 — вход переноса в счетчик микрокоманд; 24 — выход переноса в счетчика микрокоманд; 25 — вход разрешения управления стеком; 26 — вход управления стеком; 27 — вход тактовый; 28 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня:	
по выводам 18...21	≤ 0,5 В
по выводу 24	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В

Прямое падение на антизвонном диоде	$\leq -1,5 $ В
Ток потребления при $U_{\Pi} = 5,25$ В	≤ 130 мА
Ток короткого замыкания:	
по выводам 18...21	-30...-100 мА
по выводу 24	-30...-85 мА
Входной ток низкого уровня:	
по выводам 1...13, 15...17, 25, 27	$\leq -0,36 $ мА
по выводам 22, 26	$\leq -0,72 $ мА
по выводу 23	$\leq -1,08 $ мА
Входной ток высокого уровня:	
по выводам 1...13, 15...17, 25, 27	≤ 20 мкА
по выводу 23	≤ 40 мкА
Выходной ток низкого уровня в состоянии «выключено»	$\leq -20 $ мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 20 мкА
Время задержки распространения сигнала при включении (выключении) от входа T до выхода Y , C_4 , при $C_H = 50$ пФ	≤ 102 нс

КМ1804ВУ2, КР1804ВУ2

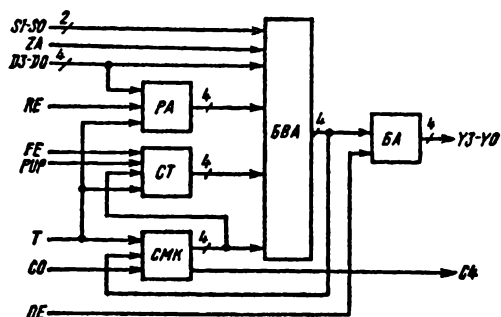
Микросхемы представляют собой 4-разрядные секции управления адресом микрокоманд и предназначены для работы в блоках микропрограммного управления центральных процессоров микро-ЭВМ и микроконтроллеров. Нарастивание разрядности позволяет адресовать ПЗУ микрокоманд разной емкости. Имеют 4 источника адреса микрокоманд (внешний вход, внутренний регистр адреса, регистр-счетчик, стек); возможность возврата к нулевому адресу; возможность вложения подпрограмм с помощью стека глубиной 4 слова.

В состав ИС входят блок выборки адреса (БВА), регистр адреса (РА), счетчик микрокоманд (СМК), стек (СТ), буферная схема адреса (БА). Информация в РА может быть записана с прямых входов регистра адреса $D3...D0$. В отличие от КМ1804ВУ1 в ИС КМ1804ВУ2 отсутствует маскирующая шина $OR3...OR0$ и входы регистра адреса объединены внутри микросхемы с информационными входами и выведены на выводы $D0...D3$.

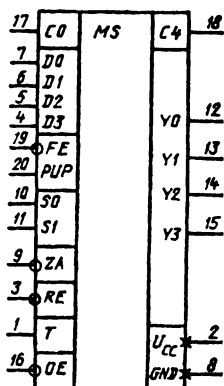
Содержат 963 интегральных элемента. Корпус типа 2140Ю.20-2, 2140.20-7, масса не более 3,5 г.

Назначение выводов: 1 — вход тактовый; 2 — напряжение питания; 3 — вход разрешения записи в регистр адреса; 4 — вход регистра адреса, 3 разряд; 5 — вход регистра адреса, 2 разряд; 6 — вход регистра адреса, 1 разряд; 7 — вход регистра адреса, 0 разряд; 8 — общий; 9 — вход установки 0 адреса;

10 — вход выбора адреса, 0 разряд; 11 — вход выбора адреса, 1 разряд; 12 — выход адреса, 0 разряд; 13 — выход адреса, 1 разряд; 14 — выход адреса, 2 разряд; 15 — выход адреса, 3 разряд; 16 — вход разрешения выбора адреса; 17 — вход переноса в счетчик микрокоманд; 18 — выход переноса в счетчика микрокоманд; 19 — вход разрешения управления стекком; 20 — вход управления стекком.



Структурная схема KM1804BY2



Условное графическое обозначение KM1804BY2

Электрические параметры

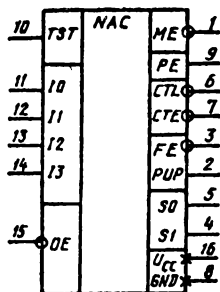
Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня:	
по выводам 12...15	≤ 0,5 В
по выводу 18	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≤ −1,5 В
Ток потребления	≤ 130 мА
Ток короткого замыкания:	
по выводам 12...15	−30...−100 мА
по выводу 18	−30...−85 мА
Входной ток низкого уровня:	
по выводам 1, 3, 9...11, 16, 19	≤ −0,36 мА
по выводам 4...7, 17, 20	≤ −0,72 мА
по выводу 17	≤ −1,08 мА
Входной ток высокого уровня:	
по выводам 1, 3, 9...11, 16, 19	≤ 20 мкА
по выводам 4...7, 17, 20	≤ 40 мкА

- Выходной ток низкого уровня в состоянии «выключено» $\leq |-20|$ мкА
- Выходной ток высокого уровня в состоянии «выключено» ≤ 20 мкА
- Время задержки распространения сигнала при включении (выключении) от входа T до выхода Y , C_4 , при $C_H = 50$ пФ ≤ 102 нс

К1804ВУЗ, КМ1804ВУЗ, КР1804ВУЗ, КС1804ВУЗ

Микросхемы представляют собой схему управления выбором следующего адреса и предназначены для преобразования поля микрокоманды, выбранной из управляющей памяти, в комплекс сигналов, управляющих работой различных узлов блока микропрограммного управления, для совместной работы с секциями управления адресом микрокоманд КМ1804ВУ1, КМ1804ВУ2.

Представляют собой декодирующую матрицу, обеспечивающую выполнение 16 различных типов условных и безусловных операций выборки следующего адреса микрокоманды и изменяют управляющие сигналы в зависимости от состояния входа признака ветвления. Кроме сигналов управления секциями КМ1804ВУ1, КМ1804ВУ2 обеспечивают управление счетчиком команд, ПЛМ дешифратора команд и регистром микрокоманд. ИС содержат дешифратор на 4 входа и 16 выходов, логические схемы опроса состояния входа признака ветвления и выходные буферные схемы на три состояния, работой которых управляет вход \overline{OE} . Если на вход \overline{OE} пода-



Условное графическое обозначение КМ1804ВУЗ

но напряжение высокого уровня, то выходные буферные схемы находятся в состоянии «отключено». При низком уровне на входе \overline{OE} выходные буферные схемы передают информацию, сформированную микросхемами. ИС являются чисто комбинационными, поэтому временных ограничений на подачу входных сигналов не налагается.

Содержат 1116 интегральных элементов. Корпус типа 201.16-13, масса не более 1,6 г и 2103.16-3, масса не более 2,4 г.

Назначение выводов: 1 — выход разрешения работы ПЛМ; 2 — выход управления стеком; 3 — выход разрешения управления стеком; 4 — выход выбора адреса, 0 разряд; 5 — выход выбора адреса, 1 разряд; 6 — выход разрешения загрузки счетчика; 7 — выход разрешения счета; 8 — общий; 9 — выход разреше-

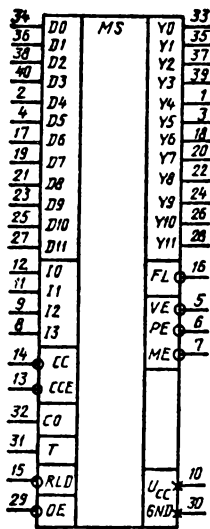
ния для регистра микрокоманд; 10 — вход признака ветвления; 11 — вход микрокоманды, 0 разряд; 12 — вход микрокоманды, 1 разряд; 13 — вход микрокоманды, 2 разряд; 14 — вход микрокоманды, 3 разряд; 16 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня при $I_{\text{ВЫХ}}^0 = 16$ мА	≤ 0,45 В
Выходное напряжение высокого уровня при $I_{\text{ВЫХ}}^1 = -2$ мА	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≤ −1,5 В
Ток потребления при $U_{\text{П}} = 5,25$ В	≤ 115 мА
Ток короткого замыкания на выходе	−20...−90 мА
Входной ток низкого уровня	≤ −0,25 мА
Входной ток высокого уровня	≤ 25 мкА
Выходной ток низкого уровня в состоянии «выключено»	≤ −40 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 40 мкА
Время задержки распространения сигнала при включении (выключении) от входов 10...13, TST до выходов, при $C_{\text{Н}} = 15$ пФ	≤ 60 нс

K1804ВУ4, КМ1804ВУ4, КР1804ВУ4

Микросхемы представляют собой 12-разрядную схему управления адресом микрокоманд и предназначены для формирования адреса ПЗУ микрокоманд емкостью до 4 кбит слов в составе устройств микропрограммного управления. Выполняют 16 микрокоманд, которые определяют один из пяти способов формирования адреса; обеспечивают получение следующего адреса наращиванием предыдущего на 1, многократное повторение одного и того же адреса; условный или безусловный переход к адресу, содержащемуся либо в одном из внутренних источников, либо находящемуся на адресном входе; условный или безусловный переход к подпрограмме; организацию циклов. Имеют 12-разрядный выход адреса, входы управления, 12-разрядный вход адреса, который используется для ввода начального адреса подпрограммы или адреса перехода. Устройство управления (УУ) представляет собой комбинационную схему, имеющую 7 входов. Регистр адреса (РА) состоит из 12 триггеров D-типа. Формирователь признака нуля (ФПН) вырабатывает

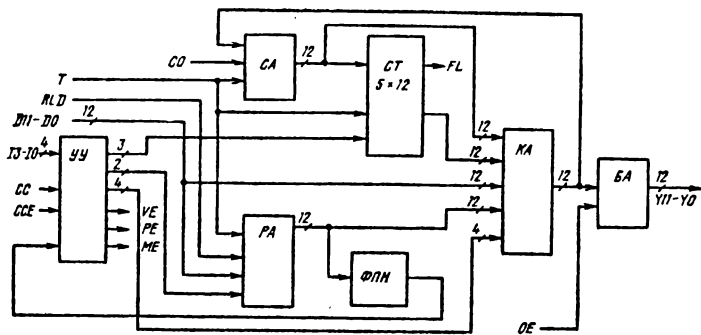


Условное графическое обозначение KM1804BY4

внутренний управляющий сигнал, когда содержимое *РА* становится равным нулю. Счетчик адресов (*СА*) состоит из регистра микрокоманд и схемы приращения. Стек (*СТ*) — это память, устроенная по принципу «последний записан — первым прочитан» и предназначен для хранения адреса возврата при выполнении подпрограмм. Коммутатор адреса (*КА*) представляет собой 4-входовый 12-разрядный мультиплексор, которым управляют 4 внутренних сигнала с *УУ*. Буферная схема адреса (*БА*) состоит из 12 (по числу разрядов) вентилей на 3 состояния.

Содержат 3326 интегральных элементов. Корпус типа 2123.40-6, масса не более 8,5 г; 2123.40-1, масса не более 6 г.

Назначение выводов: 1 — выход данных адреса, разряд 4; 2 — вход данных регистра адреса, 4 разряд; 3 — выход данных адреса, разряд 5; 4 — вход данных регистра адреса, 5 разряд; 5 — выход разрешения источника адреса; 6 — выход разрешения регистра микрокоманд; 7 — выход разрешения дешифратора команд; 8 — вход микрокоманды, разряд 3; 9 — вход микрокоманды, разряд 2; 10 — напряжение питания; 11 — вход микрокоманды, разряд 1; 12 — вход микрокоманды, разряд 0; 13 — вход разрешения условия; 14 — вход условия; 15 — вход разрешения записи в регистр адреса; 16 — выход сигнала «стек заполнен»; 17 — вход данных регистра адреса, 6 разряд; 18 — выход данных адреса, разряд 6; 19 — вход данных регистра адреса, 7 разряд; 20 — выход данных адреса, разряд 7; 21 — вход данных регистра адреса, 8 разряд; 22 — выход данных адреса, разряд 8; 23 — вход данных регистра адреса, 9 разряд; 24 — выход данных адреса, разряд 9; 25 — вход данных регистра адреса, 10 разряд; 26 — выход данных адреса, разряд 10; 27 — вход данных регистра адреса, 11 разряд; 28 — выход данных адреса, разряд 11; 29 — вход разрешения данных *DY*-выходов; 30 — общий (минус); 31 — вход тактовый; 32 — вход переноса в счетчик адреса; 33 — выход данных адреса, 0 разряд; 34 — вход данных регистра адреса, разряд 0; 35 — выход данных адреса, 1 разряд; 36 — вход данных регистра адреса, разряд 1; 37 — выход данных адреса, 2 разряд; 38 — вход данных регистра адреса, разряд 2; 39 — выход данных адреса, 3 разряд; 40 — вход данных регистра адреса, разряд 3.



Структурная схема КМ1804ВУ4

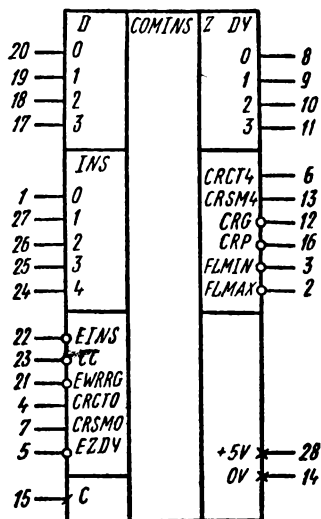
Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≤ −1,5 В
Ток потребления при $U_n = 5,25$ В	≤ 344 мА
Ток короткого замыкания на выходе	−30...−85 мА
Входной ток низкого уровня:	
по выводам 13, 32	≤ −0,54 мА
по выводам 8, 9, 11, 12, 15, 29	≤ −0,72 мА
по выводам 2, 4, 17, 19, 21, 23, 25, 27, 34, 36, 38, 40	≤ −0,87 мА
по выводу 14	≤ −1,31 мА
по выводу 31	≤ −2,14 мА
Входной ток высокого уровня:	
по выводам 13, 32	≤ 30 мкА
по выводам 8, 9, 11, 12, 15, 29	≤ 40 мкА
по выводам 2, 4, 17, 19, 21, 23, 25, 27, 34, 36, 38, 40	≤ 80 мкА
по выводу 14	≤ 50 мкА
по выводу 31	≤ 100 мкА
Максимальный входной ток высокого уровня	≤ 1 мА
Выходной ток низкого уровня в состоянии «выключено»	≤ −50 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 50 мкА
Время задержки распространения сигнала	
от входов I до выходов Y	≤ 70 нс
от входа T до выходов Y	≤ 125 нс

КМ1804ВУ5, КР1804ВУ5

Микросхемы представляют собой 4-разрядную секцию управления адресом программной памяти и предназначены для применения в составе устройств управления адресом программной памяти центральных процессоров микро-ЭВМ и бы-

стродействующих вычислительных устройств. Могут использоваться в качестве схемы управления адресом как основной памяти программ, так и памяти микропрограмм. Выполняют 32 микрокоманды выбора адреса и содержат наращиваемый полный сумматор для вычисления адресов, 17-уровневый внутренний стек для вложения подпрограмм и отдельную схему приращения для счетчика команд. В состав ИС входят счетчик адресов, регистр адреса, стек, блок сумматора, буферные схемы адреса, коммутаторы счетчика адресов, регистра адреса, стека, операндов А и В сумматора, устройство управления. Все регистры срабатывают по положительному фронту тактового сигнала С. Микросхемы выполняют 32 микрокоманды (при $\overline{EINS}=0$), которые можно разделить на 5 групп: безусловные выборки, условные переходы к подпрограмме, условные возвраты из подпрограммы и смешанные микрокоманды.



Условное графическое обозначение КМ1804ВУ5

Содержат 1500 интегральных элементов. Корпус типа 2121.28-6, масса не более 6 г и 2121.28-18.01, масса не более 5 г.

Назначение выводов: 1 — вход микрокоманды, 0 разряд; 2 — выход флага «стек заполнен»; 3 — выход флага «стек пуст»; 4 — вход переноса в счетчик; 5 — вход разрешения третьего состояния выходов DY; 6 — выход переноса из счетчика; 7 — вход переноса в сумматор; 8 — выход данных, 0 разряд; 9 — выход данных, 1 разряд; 10 — выход данных, 2 разряд; 11 — выход данных, 3 разряд; 12 — выход генерации переноса из сумматора; 13 — выход переноса из сумматора; 14 — общий; 15 — вход тактовый; 16 — выход распространения переноса из сумматора; 17 — вход данных, 3 разряд; 18 — вход данных, 2 разряд; 19 — вход данных,

1 разряд; 20 — вход данных, 0 разряд; 21 — вход разрешения записи в регистр; 22 — вход разрешения микрокоманды; 23 — вход условия; 24 — вход микрокоманды, 4 разряд; 25 — вход микрокоманды, 3 разряд; 26 — вход микрокоманды, 2 разряд; 27 — вход микрокоманды, 1 разряд; 28 — напряжение питания.

Электрические параметры

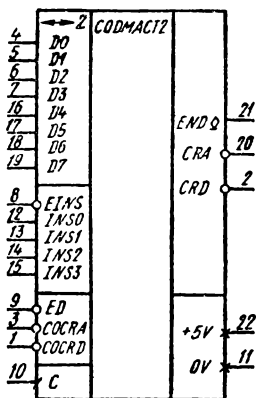
Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≤ −1,5 В
Ток потребления при $U_{п} = 5,25$ В	≤ 220 мА
Ток короткого замыкания на выходе	−30...−85 мА
Входной ток низкого уровня:	
по выводам 17...20	≤ −0,36 мА
по выводу 23	≤ −0,657 мА
по выводам 1, 5, 15, 21, 22, 24...27	≤ −0,702 мА
по выводу 4	≤ −2,31 мА
по выводу 7	≤ −3,25 мА
Входной ток высокого уровня:	
по выводам 17...20	≤ 20 мкА
по выводам 1, 5, 15, 21, 22, 24...27	≤ 40 мкА
по выводу 23	≤ 50 мкА
по выводу 4	≤ 90 мкА
по выводу 7	≤ 250 мкА
Максимальный входной ток высокого уровня	≤ 1 мА
Выходной ток низкого уровня в состоянии «выключено»	≤ −50 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 50 мкА
Время задержки распространения сигнала при $C_H = 50$ пФ:	
от входов D до выходов DY	≤ 49 нс
от входа C до выходов DY	≤ 69 нс

КМ1804ВУ7, КР1804ВУ7

Микросхемы представляют собой схему управления непосредственным доступом к памяти. Могут быть использованы как программируемый таймер/счетчик.

Корпус типа 2108.22-12.01, масса не более 3 г.

Назначение выводов: 1 — вход управления переносом слов;



Условное графическое обозначение KM1804BYU

2 — выход переноса слов; 3 — вход управления переносом адреса; 4 — двунаправленный вывод данных, 0 разряд; 5 — двунаправленный вывод данных, 1 разряд; 6 — двунаправленный вывод данных, 2 разряд; 7 — двунаправленный вывод данных, 3 разряд; 8 — вход разрешения команд; 9 — вход разрешения выходов данных; 10 — вход тактовый; 11 — общий; 12 — вход команды, 0 разряд; 13 — вход команды, 1 разряд; 14 — вход команды, 2 разряд; 15 — вход команды, 3 разряд; 16 — двунаправленный вывод данных, 4 разряд; 17 — двунаправленный вывод данных, 5 разряд; 18 — двунаправленный вывод данных, 6 разряд; 19 — двунаправленный вывод данных, 7 разряд; 20 — выход переноса адреса; 21 — выход окончания передачи; 22 — напряжение питания.

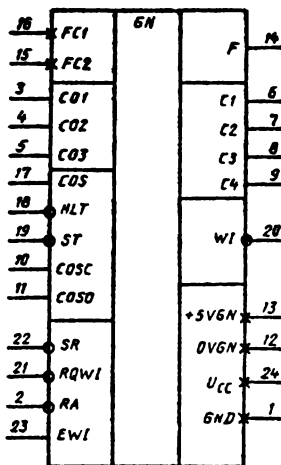
Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ 2 В
Ток потребления	≤ 220 мА
Входной ток низкого уровня:	
по входам 4...7, 16...19	≤ −0,15 мА
по остальным входам	≤ −0,8 мА
Входной ток высокого уровня:	
по входам 4...7, 16...19	≤ 150 мкА
по остальным входам	≤ 40 мкА
Максимальный входной ток высокого уровня	≤ 1 мА
Выходной ток низкого уровня в состоянии «выключено»	≤ −150 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 150 мкА
Выходной ток высокого уровня (на выводе 21)	≤ 250 мкА
Время задержки распространения сигнала:	
от вывода 10 до вывода 4	≤ 59 нс
от вывода 10 до вывода 21	≤ 85 нс
от вывода 10 до выводов 20, 2	≤ 53 нс

Входное напряжение низкого уровня	0...0,8 В
Входное напряжение высокого уровня	2...4,5 В
Выходной ток низкого уровня	≤ 12; 24 мА
Выходной ток высокого уровня	≤ -2,6 мА
Время фронта нарастания	≤ 10 нс
Время фронта спада сигнала	≤ 100 нс
Температура окружающей среды	-10...+70° С

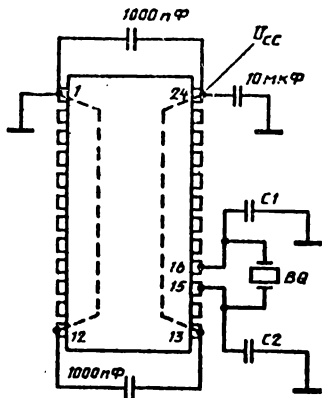
КМ1804ГГ1, КР1804ГГ1, КС1804ГГ1

Микросхемы представляют собой системный тактовый генератор с микропрограммным управлением и предназначены для применения в блоках синхронизации центральных процессоров микро-ЭВМ и других вычислительных устройств в качестве задающего тактового генератора. ИС имеют генератор опорной частоты (1...30 МГц), микропрограммируемую длительность цикла тактовых импульсов от 3 до 10 периодов опорной частоты, состояния «работа», «останов», «ожидание», «шаговый режим». Генератор опорной частоты представляет собой инвертирующий усилитель, который может быть использован в качестве кварцевого генератора, LC-генератора или формирователя (буфера) для внешнего тактового сигнала, поступающего на вход *FC1*. Внешние элементы (например, кварцевый резонатор) подсоединяются к выводам *FC1*, *FC2*. Выходной сигнал генератора поступает на регистр тактового генератора и выходной буфер *F*. Регистр управления длительностью микроцикла предназначен для приема и хранения кода управления длительностью микроцикла (*C01*...*C03*). Дешифратор управления длительностью состоянием предназначен для формирования управляющих сигналов для регистра тактового генератора, формирующего 4 фазы выходных тактовых сигналов *C1*...*C4*. Блок управления служит для формирования сигналов управления работой ИС.



Условное графическое обозначение К1804ГГ1

Имеют 4 выходных фазы, 8 устанавливаемых длительностей цикла выходных фаз, кратность установления длительности



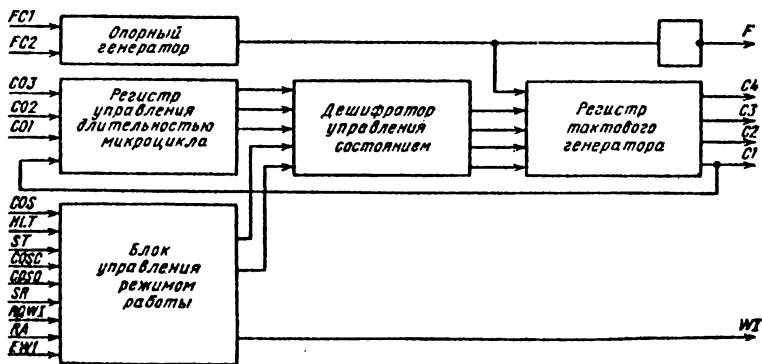
Типовая схема включения К1804ГГ1

той цикла выходных фаз по отношению к длительности цикла опорной частоты 3...10, 4 режима работы.

Содержат 764 интегральных элемента. Корпус типа 2120.24-1, масса не более 4 г, 239.24-7, 2120.24-14, масса не более 6,6 г.

Назначение выводов: 1 — общий; 2 — вход «готов»; 3 — вход управления длительностью цикла, 1 разряд; 4 — вход управления длительностью цикла, 2 разряд; 5 — вход управления длительностью цикла, 3 разряд; 6 — выход тактовых импульсов, фаза 1; 7 — выход тактовых им-

пульсов, фаза 2; 8 — выход тактовых импульсов, фаза 3; 9 — выход тактовых импульсов, фаза 4; 10 — вход управления шаговым режимом, нормально замкнутый; 11 — вход управления шаговым режимом, нормально разомкнутый; 12 — вывод общий генератора опорной частоты; 13 — напряжение питания генератора опорной частоты; 14 — выход генератора опорной частоты; 15 — вывод для подключения кварцевого резонатора 2; 16 — вывод для подключения кварцевого резонатора 1; 17 — вход управления состоянием выходов в режиме «останов»; 18 — вход «останов»; 19 — вход «пуск»; 20 — выход «ожидание»; 21 — вход «запрос ожидания»; 22 — вход первоначальной установки; 23 — вход «разрешение ожидания»; 24 — напряжение питания.



Структурная схема К1804ГГ1

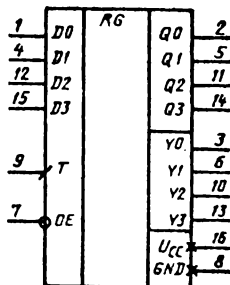
Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≤ −1,5 В
Ток потребления при $U_{п} = 5,25$ В	≤ 120 мА
Ток короткого замыкания на выходе	−30...−85 мА
Входной ток низкого уровня:	
по входам 2, 3, 16, 17, 23	≤ −0,4 мА
по входу 19	≤ −0,8 мА
по входам 4, 5, 11	≤ −1 мА
по входу 18	≤ −1,2 мА
по входу 10	≤ −1,5 мА
Входной ток высокого уровня:	
по входам 10, 21, 22	≤ 20 мкА
по входу 5	≤ 50 мкА
по входу 11	≤ 70 мкА
по входам 3, 4, 16, 23	≤ −500 мкА
«установочный тест»	≤ 500 мкА
по входу 2	≤ −750 мкА
Максимальный входной ток высокого уровня:	
по входам 13, 17..19, 22...24	≤ 0,1 мА
по входам 16, 21	≤ 1 мА
Время задержки распространения сигнала от входа FC1 до выхода F при $C_{н} = 50$ пФ	
	≤ 35 нс

К1804ИР1, КМ1804ИР1, КС1804ИР1

Микросхемы представляют собой 4-разрядный параллельный регистр и предназначены для применения в составе центральных процессоров микро-ЭВМ и других вычислительных устройств в качестве универсального регистра (адреса, данных, команд, состояния). Допускают неограниченное наращивание разрядности. Содержат 4 динамических D-триггера, запись данных в которые происходит по положительному фронту сигнала на входе Т. Выходы триггеров подключены к выводам Q0...Q3 и через буферы с тремя состояниями к выводам Y0...Y3.

Содержат 219 интегральных элементов. Корпус типа 201.16-13, масса не более 1,6 г и 2103.16-3, масса не более 2,4 г.



Условное графическое обозначение КМ1804ИР1

Назначение выводов: 1 — вход данных, 0 разряд; 2 — выход данных, 0 разряд; 3 — выход управляемый, 0 разряд; 4 — вход данных, 1 разряд; 5 — выход данных, 1 разряд; 6 — выход управляемый, 1 разряд; 7 — вход разрешения Y — выходов; 8 — общий; 9 — тактовый; 10 — выход управляемый, 2 разряд; 11 — выход данных, 2 разряд; 12 — вход данных, 2 разряд; 13 — выход управляемый, 3 разряд; 14 — выход данных, 3 разряд; 15 — вход данных, 3 разряд; 16 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня:	
по выводам 2, 5, 11, 14	≥ 2,7 В
по выводам 3, 6, 10, 13	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≤ -1,5 В
Ток потребления при $U_{п} = 5,25$ В	≤ 130 мА
Ток короткого замыкания на выходе	-40...-100 мА
Входной ток низкого уровня	≤ -2 мА
Входной ток высокого уровня	≤ 50 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 50 мкА
Выходной ток низкого уровня в состоянии «выключено»	≤ -50 мкА
Время задержки распространения сигнала при включении (выключении) от входов до выходов при $C_{н} = 50$ пФ	≤ 21 нс

Таблица истинности

Сигналы на входах			Сигналы на выходах		Сигналы на входах			Сигналы на выходах	
\overline{OE}	T	D_i	Q_i	Y_i	\overline{OE}	T	D_i	Q_i	Y_i
1	0	X	NC	Z	0	┐	0	0	0
1	1	X	NC	Z	0	┐	1	1	1
1	┐	0	0	Z	0	0	X	NC	NC
1	┐	1	1	Z	0	1	X	NC	NC

Примечание. При $\overline{OE} = 0$, $Y_i = Q_i$; X — состояние входа безразлично; NC — без изменений; Z — состояние «выключено»; ┐ — положительный перепад.

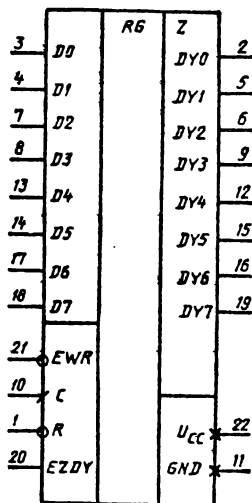
К1804ИР2, КМ1804ИР2, КС1804ИР2

Микросхемы представляют собой 8-разрядный параллельный регистр и предназначены для работы в составе центральных процессоров микро-ЭВМ и других вычислительных устройств в качестве универсального регистра (адреса, данных, команд, состояния). Допускают неограниченное наращивание разрядности. Имеют 8 входов данных ($D7...D0$), вход обнуления регистра (\bar{R}), вход разрешения записи (EWR), тактовый вход (C), вход разрешения выходов ($EZDY$) и 8 выходов данных на 3 состояния ($DY7...DY0$).

Имеют возможность записывать информацию, хранить и регенерировать информацию, хранить и регенерировать информацию, обнулять записанную информацию. Каждый из 8 разрядов регистра содержит 2 элемента И, элемент ИЛИ, триггер D-типа со входом обнуления, буферную схему с выходом на 3 состояния, а также буферные схемы тактового сигнала, сигнала обнуления, сигнала разрешения записи и сигнала разрешения выходов.

Содержат 497 интегральных элементов. Корпус типа 2108.22-1, масса не более 2,6 г, 2108.22-12, масса не более 3 г.

Назначение выводов: 1 — вход обнуления; 2 — выход данных, 0 разряд; 3 — вход данных, 0 разряд; 4 — вход данных, 1 разряд; 5 — выход данных, 1 разряд; 6 — выход данных, 2 разряд; 7 — вход данных, 2 разряд; 8 — вход данных, 3 разряд; 9 — выход данных, 3 разряд; 10 — вход тактовых импульсов; 11 — общий; 12 — выход данных, 4 разряд; 13 — вход данных, 4 разряд; 14 — вход данных, 5 разряд; 15 — выход данных, 5 разряд; 16 — выход данных, 6 разряд; 17 — вход данных, 6 разряд; 18 — вход данных, 7 разряд; 19 — выход данных, 7 разряд; 20 — вход разрешения выходов данных; 21 — вход разрешения записи; 22 — напряжение питания.



Условное графическое обозначение КМ1804ИР2

Электрические параметры

- Номинальное напряжение питания 5 В ±5%
- Выходное напряжение низкого уровня ≤0,5 В
- Выходное напряжение высокого уровня ≥2,4 В

- Прямое падение напряжения на антизвонном диоде $\leq |-1,5|$ В
Ток потребления при $U_{п} = 5,25$ В ≤ 37 мА
Ток короткого замыкания на выходе $-15 \dots -85$ мА
Входной ток низкого уровня $\leq |-0,36|$ мА
Входной ток высокого уровня ≤ 20 мкА
Максимальный входной ток высокого уровня .. $\leq 0,1$ мА
Выходной ток высокого уровня в состоянии «выключено» ≤ 20 мкА
Выходной ток низкого уровня в состоянии «выключено» $\leq |-20|$ мкА
Время задержки распространения сигнала при включении при $C_{н} = 50$ пФ:
от входа C до выходов DY ≤ 45 нс
от входа \bar{R} до выходов DY ≤ 43 нс

Таблица истинности

Режим работы	Состояние входов					Состояние регистра		Состояние выходов
	$\overline{EW\bar{R}}$	\bar{R}	$EZDY$	D_1	C	Пред- дущее	После- дующее	DY
Запись информации	0	1	1	1	┐	X	1	Z
	0	1	1	0	┐	X	0	Z
	0	1	0	1	┐	X	1	1
	0	1	0	0	┐	X	0	0
Хранение и регенерация информации	1	1	1	X	1	1	1	Z
	1	1	1	X	0	0	0	Z
	1	1	0	X	1	1	1	1
	1	1	0	X	0	0	0	0
Обнуление записанной информации	X	0	1	X	X	X	0	Z
	X	0	0	X	X	X	0	0

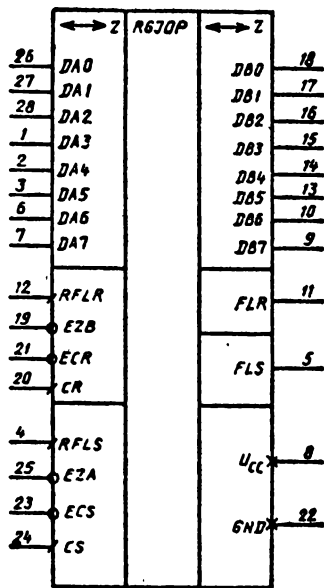
K1804ИРЗ, КМ1804ИРЗ, КС1804ИРЗ

Микросхемы представляют собой 8-разрядный параллельный двунаправленный регистр и предназначены для использования в качестве параллельного, наращиваемого по разрядности двуна-

правленного порта ввода/вывода данных в составе цифровых вычислительных устройств. Имеют два 8-разрядных параллельных регистра, включенных встречно-параллельно между входами данных, отдельное управление регистрами (тактирование, флаги, очистка флагов), выходы с тремя состояниями. Состоят из двух регистров, включенных через буферные схемы с тремя состояниями между двунаправленными 8-разрядными шинами $DA0...DA7$, $DB0...DB7$. Каждый из регистров имеет отдельные входы тактового сигнала (CR , CS), разрешения записи (\overline{ECR} , \overline{ECS}) и отдельный флаговый триггер ($Tr.R$, $Tr.S$), который устанавливается в состояние лог.1 при записи данных в соответствующий регистр.

Содержат 1206 интегральных элементов. Корпус типа 2121.28-6, 2121.28-18.01, масса не более 5 г.

Назначение выводов: 1 — вход 3-го разряда R регистра, выход 3-го разряда S регистра; 2 — вход 4-го разряда R регистра, выход 4-го разряда S регистра; 3 — вход 5-го разряда R регистра, выход 5-го разряда S регистра; 4 — управление очищением FLS триггера; 5 — выход FLS триггера; 6 — вход 6-го разряда R регистра, выход 6-го разряда S регистра; 7 — вход 7-го разряда R регистра, выход 7-го разряда S регистра; 8 — напряжение питания; 9 — вход 7-го разряда S регистра, выход 7-го разряда R регистра; 10 — вход 6-го разряда S регистра, выход 6-го разряда R регистра; 11 — выход FLR триггера; 12 — управление очищением FLR триггера; 13 — вход 5-го разряда S регистра, выход 5-го разряда R регистра; 14 — вход 4-го разряда S регистра, выход 4-го разряда R регистра; 15 — вход 3-го разряда S регистра, выход 3-го разряда R регистра; 16 — вход 2-го разряда S регистра, выход 2-го разряда R регистра; 17 — вход 1-го разряда S регистра, выход 1-го разряда R регистра; 18 — вход 0-го разряда S регистра, выход 0-го разряда R регистра; 19 — разрешение выхода для R регистра; 20 — такт для R регистра и FLR триггера; 21 — разрешение такта для R регистра и FLR триггера; 22 — общий; 23 — разрешение такта для S регистра и FLS триггера; 24 — такт для S регистра и



Условное графическое обозначение KM1804IP3

FLS триггера; 25 — разрешение выхода для *S* регистра; 26 — вход 0-го разряда *R* регистра, выход 0-го разряда *S* регистра; 27 — вход 1-го разряда *R* регистра, выход 1-го разряда *S* регистра; 28 — вход 2-го разряда *R* регистра, выход 2-го разряда *S* регистра.

Электрические параметры

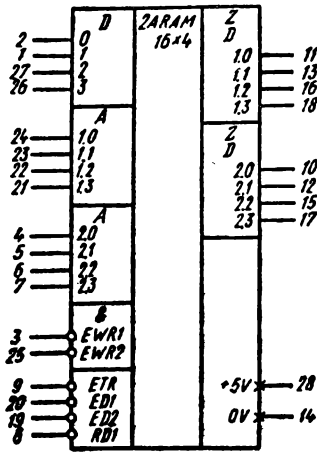
Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде	≤ −1,5 В
Ток потребления при $U_{п}=5,25$ В	≤ 275 мА
Ток короткого замыкания на выходе	−30...−85 мА
Входной ток низкого уровня:	
по выводам 1...3, 6, 7, 9, 10, 13...18, 26...28	≤ −0,25 мА
по выводам 19...21, 23...25	≤ −0,36 мА
по выводам 4, 12	≤ −2 мА
Входной ток высокого уровня:	
по выводам 1...3, 6, 7, 9, 10, 13...18, 26...28	≤ 70 мкА
по выводам 19...21, 23...25	≤ 20 мкА
по выводам 4, 12	≤ 100 мкА
Максимальный входной ток высокого уровня	≤ 1 мА
Выходной ток высокого уровня в состоянии «выключено»	≤ 70 мкА
Выходной ток низкого уровня в состоянии «выключено»	≤ −250 мкА
Время задержки распространения сигнала при $C_{н}=50$ пФ:	
от входа <i>CS</i> до выхода <i>FLS</i> ,	
от входа <i>CR</i> до выхода <i>FLR</i>	≤ 20 нс
от входа <i>RFLS</i> до выхода <i>FLS</i> ,	
от входа <i>RFLR</i> до выхода <i>FLR</i>	≤ 22 нс
от входа <i>CR</i> до выходов <i>DB</i> ,	
от входа <i>CS</i> до выходов <i>DA</i>	≤ 26 нс

КМ1804ИР4, КС1804ИР4

Микросхемы представляют собой схему двухпортового регистрового ЗУ. Корпус типа 2121.28-6, 2121.28-14, масса не более 8,5 г.

Назначение выводов: 1 — вход информации, разряд 1; 2 — вход информации, разряд 0; 3 — вход разрешения записи 1; 4 — вход адреса 2-го порта, разряд 0; 5 — вход адреса 2-го порта, раз-

ряд 1; 6 — вход адреса 2-го порта, разряд 2; 7 — вход адреса 2-го порта, разряд 3; 8 — вход очистки выходов 1-го порта; 9 — вход разрешения фиксации выходных данных; 10 — выход информации 2-го порта, разряд 0; 11 — выход информации 1-го порта, разряд 0; 12 — выход информации 2-го порта, разряд 1; 13 — выход информации 1-го порта, разряд 1; 14 — общий; 15 — выход информации 2-го порта, разряд 2; 16 — выход информации 1-го порта, разряд 2; 17 — выход информации 2-го порта, разряд 3; 18 — выход информации 1-го порта, разряд 3; 19 — вход разрешения выходов 2-го порта; 20 — вход разрешения выходов 1-го порта; 21 — вход адреса 1-го порта, разряд 3; 22 — вход адреса 1-го порта, разряд 2; 23 — вход адреса 1-го порта, разряд 1; 24 — вход адреса 1-го порта, разряд 0; 25 — вход разрешения записи 2; 26 — вход информации, разряд 3; 27 — вход информации, разряд 2; 28 — напряжение питания.



Условное графическое обозначение KM1804IP4

Электрические параметры

- Номинальное напряжение питания 5 В ±5%
- Выходное напряжение низкого уровня ≤ 0,5 В
- Выходное напряжение высокого уровня ≥ 2,4 В
- Ток потребления ≤ 155 мА
- Ток короткого замыкания на выходе -30...-85 мА
- Входной ток низкого уровня:
 - по выводам 4...7, 21...24 ≤ | -0,25 | мА
 - по остальным выводам ≤ | -0,36 | мА
- Входной ток высокого уровня ≤ 20 мкА
- Максимальный входной ток высокого уровня .. ≤ 0,1 мА
- Выходной ток высокого уровня в состоянии «выключено» ≤ 20 мкА
- Выходной ток низкого уровня в состоянии «выключено» ≤ | -20 | мкА
- Время задержки распространения сигнала:
 - от входа 24 до выхода 11 ≤ 25 нс
 - от входов 3, 25 до выхода 10, ≤ 35 нс
 - от входа 2 до выхода 10 ≤ 35 нс

Предельно допустимые режимы эксплуатации

Максимальное напряжение питания	5,25 В
Максимальное входное напряжение	4,5 В
Максимальное выходное напряжение	5,25 В
Максимальная емкость нагрузки	180 нФ
Максимальная длительность фронта (спада) входного сигнала	500 нс
Температура окружающей среды	-10...+70° С

Рекомендации по применению

Допустимое значение статического потенциала 200 В. При работе с микросхемами и при монтаже микросхем в аппаратуру должны быть приняты меры по защите от действия электростатических зарядов.

Микросхемы пригодны для монтажа в аппаратуре методом групповой пайки или паяльником. Свободные, не используемые в аппаратуре входы, входы/выходы микросхем необходимо подключать к источнику постоянного напряжения ($5 \pm 0,25$) В через резистор сопротивлением 1 кОм. К одному резистору допускается подключение до 20 свободных входов, а объединение входов/выходов между собой не допускается.

При пайке паяльником или групповой пайке используется марка припоя С-61 по ГОСТ 21930-76, применяемый флюс: 25% канифоли и 75% изопропилового или этилового спирта. Допускается три перепайки выводов.

Серия КБ1805-1, КБ1805-4

В состав серий КБ1805-1, КБ1805-4, изготовленных по технологии КМОП/КНС, входят типы:

КБ1805ВА1-1, КБ1805ВА-1 — логический элемент согласования для цепей, имеющих большую емкостную нагрузку, для организации проводного ИЛИ;

КБ1805ВА2-1, КБ1805ВА2-4 — коммутатор магистралей;

КБ1805ВБ1, КБ1805ВБ1-4 — перестраиваемый синхронизатор;

КБ1805ВБ-1К — комплект перестраиваемых синхронизаторов;

КБ1805ВК1-1, КБ1805ВК1-4 — мажорирующий элемент для построения 3-канальных мажорированных систем;

КБ1805ВР1-1, КБ1805ВР1-4 — арифметический расширитель для построения многоразрядных устройств умножения и сдвига информации;

КБ1805ВР2-1, КБ1805ВР2-4 — схема ускоренного переноса;

КБ1805ВС1-1 — 4-разрядный микропроцессор для построения многоразрядных средств обработки цифровой информации;

КБ1805ВУ1-1, КБ1805ВУ1-4 — формирователь адреса микрокоманд;

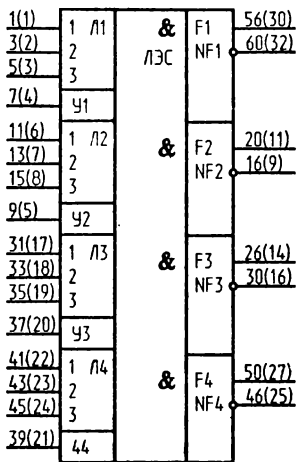
КБ1805ИР1-1, КБ1805ИР1-4 — многофункциональный регистр.

КБ1805ВА-1, КБ1805ВА-4

Микросхемы представляют собой логический элемент согласования для цепей, имеющих большую емкостную нагрузку, для организации проводного ИЛИ, для выполнения операций логического сложения.

Корпус типа 4120.32-1 и бескорпусные.

Назначение выводов: 1, 3, 5 (1...3) — входы первого элемента ЗИ-НЕ; 7 (4) — вход первого элемента управления состоянием «отключено»; 9 (5) — вход второго элемента управления состоя-



Условное графическое обозначение КБ1805ВА-1 (КБ1805ВА-4)

нием «отключено»; 11, 13, 15 (6...8) — входы второго элемента ЗИ-НЕ; 16 (9) — выход второго элемента ЗИ-НЕ; 18, 28, 48, 58 (10, 15, 26, 31) — общие; 20 (11) — выход второго элемента, имеющий состояние «отключено»; 22, 24, 52, 54 (12, 13, 28, 29) — напряжение питания; 14 — выход третьего элемента ЗИ-НЕ, имеющий состояние «отключено»; 16 — выход третьего элемента ЗИ-НЕ; 31, 33, 35 (17...19) — входы третьего элемента ЗИ-НЕ; 37 (20) — вход третьего элемента управления состоянием «отключено»; 39 (21) — вход четвертого элемента управления состоянием «отключено»; 41, 43, 45 (22...24) — входы четвертого элемента ЗИ-НЕ; 46 (25) — выход четвертого элемента ЗИ-НЕ; 50 (27) —

выход четвертого элемента, имеющий состояние «отключено»; 56 (30) — выход первого элемента, имеющий состояние «отключено»; 60 (32) — выход первого элемента ЗИ-НЕ.

Примечание. В скобках указаны номера выводов на кристалле.

Электрические параметры

Номинальное напряжение питания	9 В ±10%
Выходное напряжение низкого уровня	≤ 0,2 В
Выходное напряжение высокого уровня	≥ 7,85 В
Статическая помехоустойчивость	≥ 1,5 В
Ток потребления статический	≤ 0,4 мА
Ток потребления динамический $f = 100$ кГц	≤ 2,1 мА
Ток утечки по любому входу	≤ 1 мкА
Время задержки распространения сигнала при включении (выключении):	
от входов 1...3 до выхода 32	≤ 44 нс
от входов 1...3 до выхода 30	≤ 85 нс
от входа 4 до выхода 30	≤ 68 нс
от входов 6...8 до выхода 9	≤ 44 нс
от входов 6...8 до выхода 11	≤ 85 нс
от входа 5 до выхода 11	≤ 68 нс
Предельная рабочая частота	≤ 2 МГц

КБ1805ВА2-1, КБ1805ВА2-4

Микросхемы представляют собой коммутатор магистральный, предназначенный для коммутации шин.

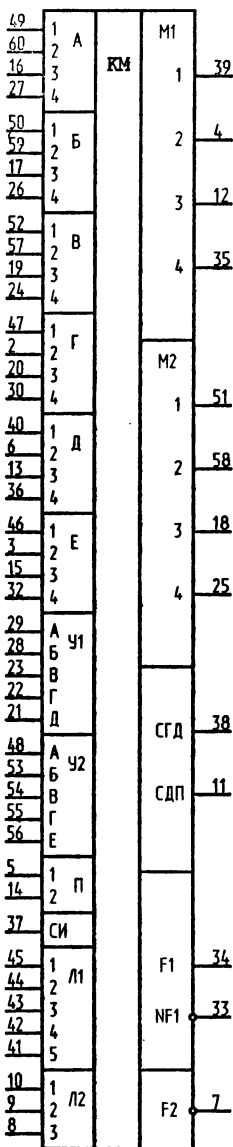
Корпус типа 4135.64-1 и бескорпусные.

Назначение выводов: 2, 20, 30, 47 — входы магистрали Г; 3, 15, 32, 46 — входы магистрали Е; 4, 12, 35, 39 — выходы магистрали М1; 5, 14 — входы управления коммутатором цепей магистрали Д; 6, 13, 36, 40 — входы магистрали Д; 7 — выход схемы ЗИ-НЕ; 8...10 — входы схемы ЗИ-НЕ; 11 — выход коммутатора цепей магистрали Д; 16, 27, 49, 60 — входы магистрали А; 17, 26, 50, 59 — входы магистрали Б; 18, 25, 51, 58 — выходы магистрали М2; 19, 24, 52, 57 — входы магистрали В; 21, 22, 23 — сигналы управления выдачей информации с магистралей Д, Г, В на выходную магистраль М1; 28 — сигнал управления выдачей информации с магистрали Б на выходную магистраль М1; 29 — сигнал управления выдачей информации с магистрали А на выходную магистраль М1; 33, 34 — инверсный и прямой выходы стробируемой сборки на 5 входов; 37 — строб сборки на 5 входов; 38 — сигнал подзарядной неравнозначности информации на магистралях Г и Д; 41...45 — входы стробируемой сборки на 5 входов; 48, 53...56 — сигналы управления выдачей информации с магистралей А, Б, В, Г, Е на выходную магистраль М2.

Электрические параметры

Выходное напряжение низкого уровня $\leq 0,2$ В

Выходное напряжение высокого уровня $\geq 7,85$ В



Условное графическое обозначение КБ1805ВА2-4

Статическая помехоустойчивость по входам	≥ 1,5 В
Ток потребления статический	≤ 0,4 мА
Ток потребления динамический	≤ 1,2 мА
Рабочая частота	≤ 2 МГц
Входная емкость	≤ 8,5 пФ

КБ1805ВБ1-1, КБ1805ВБ1-4

Микросхемы представляют собой перестраиваемый синхронизатор и предназначены для построения последовательности синхронизирующих импульсов.

Корпус типа 4135.64-1 и бескорпусные.

Назначение выводов: 1, 4, 7, 10, 13, 16, 57 — входы S триггеров RS; 2, 5, 8, 11, 14, 17, 58 — входы R триггеров RS; 3, 6, 9, 12, 15, 18, 59 — входы 1...7 триггеров RS; 19, 20, 22...35 — выходы 1...16 распределителя импульсов; 21 — напряжение питания (9 В ±10%); 36, 37 — дополнительное напряжение питания; 38 — вход управления режимом «микротакт»; 39 — вход управления пуском синхронизатора; 40 — вход для сигналов от внешнего задающего генератора; 41, 60 — общие; 42, 45 — для подключения кварцевого резонатора; 43 — вход задания режима; 44 — выход собственного задающего генератора; 46 — вход управления напальной установкой и пуском; 47 — вход управления штатным режимом; 48 — выход дискриминатора неисправности; 49 — выход элемента трехстабильного триггера; 50, 52 — входы элемента трехстабильного триггера; 51 — вход для сигналов от задающего генератора; 53 — вход для сигнала «останов»; 54, 55 — входы для задания режимов работы; 56 — вход сигналов от смежного задающего генератора.

Электрические параметры

Номинальное напряжение питания	9 В ±10%
Выходное напряжение низкого уровня	≤ 0,2 В
Выходное напряжение высокого уровня	≥ 7,85 В
Статическая помехоустойчивость по входам	...	≥ 1,5 В
Ток потребления	≤ 1,2 мА
Ток потребления динамический	≤ 33,2 мА
Ток утечки по любому входу	≤ 1 мкА
Частота на выводе 44	(8 ± 0,08) МГц
Время задержки распространения сигнала от входов 57, 58 до выхода 59	≤ 35 нс
Входное сопротивление	≤ 100 кОм

КБ1805ВК1-1, КБ1805ВК1-4

Микросхемы представляют собой мажоритарный элемент и предназначены для восстановления однократных сбоев.

Назначение выводов КБ1805ВК1-4: **1, 8, 15, 23** — общие; **2, 9, 16, 24** — выходы четвертого, первого, второго, третьего мажоритарного элемента (МЭ); **3, 10, 17, 25** — напряжение питания; **4** — вход/выход триггера первого МЭ; **5...7** — входы каналов первого МЭ; **11** — вход/выход триггера второго МЭ; **12...14** — входы каналов второго МЭ; **18** — управляющий вход МЭ; **19** — вход/выход триггера третьего МЭ; **20...22** — входы каналов третьего МЭ; **27** — входы/выходы триггера четвертого МЭ; **28...30** — входы каналов четвертого МЭ.

37(18)	M	M	M3	1	18(9)	
9(5)	1				A	23(16)
24(12)	2					48(24)
41(20)	3				3(2)	
50(28)						
13(7)	1	B		4		
28(14)						
45(22)	4					
60(30)						
11(6)	1	C				
26(13)						
43(21)				КР	52(26)	
58(29)	4					
7(4)	1	D				
22(11)						
39(19)						
54(27)	4					

Условное графическое обозначение КБ1805ВК1-1, (КБ1805ВК1-4)

Электрические параметры

Выходное напряжение низкого уровня	≤ 0,2 В
Выходное напряжение высокого уровня	≥ 7,85 В
Статическая помехоустойчивость по входам	≥ 1,5 В
Ток потребления	≤ 0,4 мА
Ток потребления динамический	≤ 2,1 мА
Ток утечки по любому входу	≤ 1 мкА
Время задержки распространения сигнала при включении (выключении):	
от входов 5...7 до выхода 9	≤ 75 нс
от входа 18 до выходов 2, 9, 16, 24	≤ 210 нс
от входов 6, 7, 13, 14, 21, 22, 29, 30 до выхода 26	≤ 170 нс
Рабочая частота	≤ 2 МГц
Входная емкость на входе 18	≤ 9,5 пФ

КБ1805ВР1-1, КБ1805ВР1-4

Микросхемы представляют собой арифметический расширитель и предназначены для умножения нормализации и сдвига двоичных чисел.

9	0	Вх ПС	АР	Вых ПС	0	23	
8	1				1	24	
7	2				2	25	
6	3				3	26	
5	4				4	27	
4	5				5	28	
3	6				6	29	
2	7				7	30	
60	8	Вх ПМ	АР	Вых ПС	Вых ПМ	8	38
59	9					8	39
57	10					9	40
55	11					10	41
53	12					11	42
51	13					12	43
49	14					13	44
47	15					14	45
1	0	А	АР	Вых ПС	Вых ПМ	15	45
58	1						
56	2						
54	3						
52	4						
50	5						
48	6						
46	7						
20	0	В	АР	Вых ПС	Вых ПМ		
19	1						
18	2						
14	3						
15	4						
11	5						
12	6						
13	7						
22	0	К	АР	Вых ПС	Вых ПМ		
32	1						
21	2						
35		PI1	АР	Вых ПС	Вых ПМ		
31		ЗП					
34		ВС					
33		ВМ					
16		Г1					
17		Г2					
				Р0	10		

Корпус типа 4135.64-1 и бескорпусные.

Назначение выводов: 1, 46, 48, 50, 52, 54, 56, 58 — комбинационные входы множимого или сдвигаемого числа; 2...9 — комбинационные входы старших разрядов частичного произведения; 10 — выход переноса; 11...15, 18...20 — регистровые входы операнда В; 21, 22, 32 — входы регистра микрокоманд; 23...30 — выходы старших разрядов результата, имеющие состояние «отключено»; 31 — строб записи информации в регистры множителя и микрокоманд; 33 — вход сигнала управления выдачи младших разрядов результата; 34 — вход сигнала управления выдачи старших разрядов результата; 35 — комбинационный вход переноса; 36 — общий; 37 — напряжение питания; 38...45 — выходы младших разрядов результата, имеющие состояние «отключено»; 47, 49, 51, 53, 57, 59, 60 — комбинационные входы младших разрядов частичного произведения.

Электрические параметры

- Номинальное напряжение питания 9 В ±10%
- Выходное напряжение низкого уровня ≤0,2 В
- Выходное напряжение высокого уровня ≥7,85 В
- Статическая помехоустойчивость по входам ≥1,5 В
- Ток потребления статический ≤0,6 мА
- Ток потребления динамический ≤1,1 мА

Условное графическое обозначение КБ1805BP1-1, КБ1805BP1-4

Ток утечки по любому входу	≤ 1 мкА
в состоянии «выключено»	≤ 12 мкА
Время выполнения операций УМН, ПЗР, СЛА, СПА на выводах 23...30, 38...45 относительно выводов 1...9, 46...60	≤ 500 нс
Время выполнения операций СЛЛ, СПЛ на выво- дах 23...30, 38...45 относительно выводов 1...9, 46...60	≤ 380 нс
Время записи кода микрокоманд на выводах 21, 22, 32 в регистр РМК и входной информации на выводах 11...15, 18...20 в регистр РМН: при выполнении операции УМН, ПЗР	≤ 51 нс
при выполнении операции СЛЛ, СПЛ, СЛА, СПА	≤ 76 нс
Время задержки распространения сигнала при включении (выключении): 60-23, 59-24, 57-25, 55-26, 53-27, 51-28, 49-29, 47-30, 2-30, 60-38	≤ 280 нс
47-45	≤ 72 нс
5-27, 55-41	≤ 191 нс
Предельная рабочая частота	≤ 2 МГц

КБ1805ВР2-1, КБ1805ВР2-4

Микросхемы представляют собой схему ускоренного переноса и предназначены для формирования переноса при выполнении арифметических операций.

Корпус типа 439.42-5 и бескорпусные.

Назначение выводов: 1, 3, 6, 8, 11, 13, 16, 18 — собственный перенос, разряды 7...0; 2, 5, 7, 10, 12, 15; 17, 41 — транзит, разряды 6...0, 7; 4, 9, 14 — напряжение питания; 19, 21, 22, 24, 25, 27, 28, 30 — выходной перенос, разряды 2, 0, 1, 3, 4, 5, 6, 7; 20, 23, 26, 29 — общие; 31 — выход; 32...39 — входы 8-входовой схемы совпадения; 40 — входной перенос.

Электрические параметры

Номинальное напряжение питания	9 В ±10%
Выходное напряжение низкого уровня	≤ 0,2 В
Выходное напряжение высокого уровня	≥ 7,85 В
Статическая помехоустойчивость по входам	≥ 1,5 В
Ток потребления статический	≤ 1,2 мА
Ток потребления динамический	≤ 2,2 мА
Ток утечки по любому входу	≤ 1 мкА

60	1	Р	ФАМ	АМА	1	17												
59	2																	
58	3																	
57	4																	
56	5																	
55	6																	
27	1	К					ФАМ	АМА	2	18								
24	2																	
20	3																	
30	4																	
52	1	МУС1									ФАМ	АМА	3	9				
51	2																	
50	3	Д	ФАМ	АМА	4	2												
49	4																	
48	5																	
47	6																	
33	1	МУС2													ФАМ	АМА	4	2
35	2																	
37	3	Д					ФАМ	АМА	4	2								
38	4																	
39	5																	
46	6																	
40	1	МУС3									ФАМ	АММ	1	16				
41	2																	
42	3	БА	ФАМ	АММ	2	11												
43	4																	
44	5																	
45	6																	
26	1	АКПА													ФАМ	АММ	3	6
22	2																	
21	3	АМВ					ФАМ	АММ	4	3								
32	4																	
14	1																	
12	2																	
8	3	АМС									ФАМ	АММ	4	3				
5	4																	
15	1																	
13	2																	
7	3	УС	ФАМ	АММ	4	10												
4	4																	
36	1	ПКПА													ФАМ	АММ	4	10
29	2																	
54	3	М					ФАМ	АММ	4	10								
31	1																	

Время задержки распространения сигнала при включении (выключении):

- от входов 1...3, 5...8, 10...13, 41 до выходов 19, 24, 25, 27, 28, 30 ≤ 60 нс
- от входов 1...3, 5...8, 10...13, 15, 16, 41 до выхода 22 ... ≤ 70 нс
- от входов 1...3, 5...8, 10...13, 15...18, 41 до выхода 21 ... ≤ 100 нс
- от входа 40 до выходов 19, 21, 22, 24, 25, 27, 28, 30 ... ≤ 170 нс
- от входов 32...39 до выхода 31 ≤ 41 нс

Предельная рабочая частота ... ≤ 2 МГц

КБ1805ВУ1-1, КБ1805ВУ1-4

Микросхемы представляют собой формирователь адреса микросхем и предназначены для построения схем формирования адреса кода микрокоманды.

Корпус типа 4135.64-1 и бескорпусные.

Назначение выводов: 1 — управляющий сигнал мажоритара; 2, 9, 17, 18 — выходы немажорированного разряда адреса микрокоманд (4, 3, 1, 2); 3, 6, 11, 16 — выходы мажорированного разряда адреса микрокоманд (4...1); 4, 7, 13, 15 — входы мажоритара с канала С (АМС), разряды 1...4; 5, 8, 12, 14 — входы мажоритара с канала В (АМВ), разряды 1...4; 10 — выход схемы контроля; 19, 25, 26, 34 — входы базового адреса, разряды 3, 2, 1, 4; 20, 24, 27, 30 — управляющие сигналами колонками МУС (3, 2, 1, 4); 21, 22, 28, 32 — входы контрольного адреса, разряды 3, 2, 1, 4; 23 — общий; 29, 26, 54 — управляющие сигналами колонки 4; общий; на вход триггеров МУС1; 31 — общий управляющий сигнал адреса микрокоманд; 33, 35, 37, 38, 39, 46 — информационные входы

Условное графическое обозначение КБ1805ВУ1-1, КБ1805ВУ1-4

МУС2 (2 колонка); 40...45 — информационные входы МУС3 (3 колонка); 47...52 — информационные входы МУС1 (колонка 1); 53 — напряжение питания; 55...60 — управляющие сигналы рядами матрицы условий (МУС), разряды 6...1.

Электрические параметры

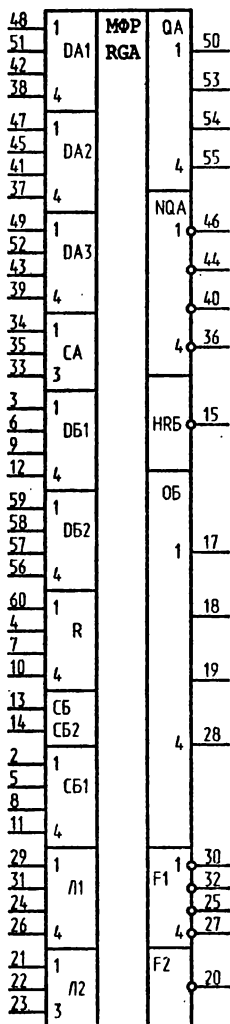
- Номинальное напряжение питания $9 \text{ В} \pm 10\%$
- Выходное напряжение низкого уровня $\leq 0,2 \text{ В}$
- Выходное напряжение высокого уровня $\geq 7,85 \text{ В}$
- Статическая помехоустойчивость по входам $\geq 1,5 \text{ В}$
- Ток потребления статический $\leq 0,4 \text{ мА}$
- Ток потребления динамический $\leq 1 \text{ мА}$
- Ток утечки по любому входу $\leq 1 \text{ мкА}$
- Время задержки распространения сигнала при включении (выключении):
- от входа 1 до выходов 3, 6, 11, 16 $\leq 170 \text{ нс}$
 - от входов 4, 5, 7, 8, 12, 13 до выхода 10 $\leq 170 \text{ нс}$
 - от входов 31, 28 до выхода 17 $\leq 100 \text{ нс}$
 - от входов 22, 31 до выхода 11 $\leq 130 \text{ нс}$
- Предельная рабочая частота $\leq 2 \text{ МГц}$

КБ1805ИР1-1, КБ1805ИР1-4

Микросхемы представляют собой многофункциональный регистр и предназначены для построения регистров.

Корпус типа 4135.64-1 и бескорпусные.

Назначение выводов: 2, 5, 8, 11 — поразрядная синхронизация записи данных с магистрали 1 регистра Б; 3, 6, 9, 12 — магистраль 1 данных регистра Б; 4, 7, 10, 60 — сброс триггеров 1...4 регистра Б; 13 — общая синхронизация записи



Условное графическое обозначение КБ1805ИР1-1

данных в регистр Б; 14 — синхронизация записи данных с магистралами 2 регистра Б; 15 — функция И-НЕ от выходов Б1...Б4; 24, 26, 29, 31 — входы инверторов 3, 4, 1, 2; 17...19, 28 — выходная магистраль регистра Б; 20 — выход схемы ЗИ-НЕ; 21...23 — входы схемы ЗИ-НЕ; 25, 27, 30, 32 — выходы инверторов 3, 4, 1, 2; 33...35 — разрешение записи по магистрали данных 3, 1, 2 регистра А; 36, 40, 44, 46 — инверсная выходная магистраль регистра А; 37, 41, 45, 47 — магистраль 2 данных регистра А; 38, 42, 48, 51 — магистраль 1 данных регистра А; 39, 43, 49, 52 — магистраль 3 данных регистра А; 50, 53...55 — выходная магистраль регистра А; 56...59 — магистраль 2 данных регистра Б.

Электрические параметры

Выходное напряжение низкого уровня	≤ 0,2 В
Выходное напряжение высокого уровня	≥ 7,85 В
Статическая помехоустойчивость по входам	≥ 1,5 В
Ток потребления	≤ 0,4 мА
Ток потребления динамический	≤ 0,9 мА
Ток утечки по любому входу	≤ 1 мкА
Время задержки распространения сигнала при включении (выключении):	
от входов 11...14, 56 до выхода 28	≤ 47 нс
от входов 3...14, 56...60 до выхода 15	≤ 77 нс
Предельная рабочая частота	≤ 2 МГц

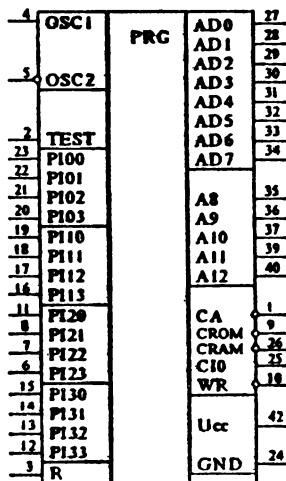
Серии K1806, KH1806, KP1806

В состав серий K1806, KH1806, KP1806, изготовленных по КМОП технологии с поликремниевыми затворами, входят типы:

- KP1806BE1 — четырехразрядный микроконтроллер;
- K1806BM1 — 16-разрядный микропроцессор;
- K1806BM2 — 16-разрядный микропроцессор;
- K1806BP1, KP1806BP1 — цифровой базовый матричный кристалл (функциональный аналог K1801BP1);
- KH1806XM1, KP1806XM1 — базовый матричный кристалл, содержащий 1500 условных вентиляей;
- K1806XM1-158 — форматор данных.

KP1806BE1

Микросхема представляет собой четырехразрядный микроконтроллер (ОЭВМ) без ПЗУ. Система команд включает в себя 6 команд условных переходов, имеющих по 7 условий выполнения каждая; 17 безадресных команд; 5 команд операций, имеющих по 7 мод адресации к операндам каждая; 6 команд операций с парами регистров; 5 команд операций с константами. Команды косвенного обращения к ОЗУ (8 к × 4) могут адресоваться по двум парам регистров. Реализована команда косвенного чтения ПЗУ, что дает возможность проводить операции умножения и деления. ИС работает с внешним ПЗУ (8 к × 8) типа K573PФ4, а также требует аппаратной поддержки в виде 8-разрядного адресного регистра. Количество



Условное графическое обозначение KP1806BE1

команд 39. Количество 4-разрядных портов ввода/вывода — 4, количество 4-разрядных регистров — 4, количество 8-разрядных регистров — 4, организация встроенного ОЗУ — (80×4) бит, максимальная емкость внешнего ОЗУ — (8192×4) бит, максимальная емкость внешнего ПЗУ — (8192×8) бит, разрядность таймера-счетчика событий — 8, глубина стека — 3 уровня, максимальное быстроедействие 100 000 команд/сек. Внутренние порты ввода/вывода двунаправленные, любой разряд может быть запрограммирован на ввод или вывод информации.

Корпус типа 2204.42-3.

Назначение выводов: 1 — выход строба регистра адреса \overline{CA} ; 2 — вход прерывания и вход таймера *TEST*; 3 — вход инициализации процессора *R*; 4, 5 — выводы подключения кварцевого резонатора *OSC1*, $\overline{OSC2}$; 6...8, 11 — порт 2, разряды 3...0 *PI23...PI20*; 9 — выбор кристалла ПЗУ *CROM*; 10 — запись/чтение \overline{WR} ; 12...15 — порт 3, разряды 3...0 *PI33...PI30*; 16...19 — порт 1, разряды 3...0 *PI13...PI10*; 20...23 — порт 0, разряды 3...0 *PI03...PI00*; 24 — общий; 25 — выбор кристалла внешней системы ввода — вывода *CIO*; 26 — выбор кристалла внешнего ОЗУ \overline{CRAM} ; 27...34 — 0...7 разряды магистрали; 35...37, 39, 40 — 8, 9, 10, 11, 12 разряды адреса; 38, 41 — свободные; 42 — напряжение питания.

Электрические параметры

Напряжение питания	4,5...5,5 В
Ток потребления:	
при $f=30$ кГц	≤0,1 мА
при $f=1$ МГц	≤1 мА
Тактовая частота	32 кГц...1 МГц

К1806ВП1, КР1806ВП1

Микросхемы представляют собой цифровой базовый матричный кристалл (БМК). Функциональный аналог К1801ВП1 (на основе пМОП). Внутренняя часть БМК включает матрицу 16×26 из 416 МБЯ типа L/T, каждая из которых содержит 12 МОП транзисторов (по 6 р- и n-канальных). Периферийная часть состоит из 40 ПБЯ типа V, расположенных вблизи контактных площадок, и используется для реализации функций вход/выход. Периферийная БЯ типа L, содержит 2 мощных транзистора и схему защиты от статического электричества. Имеют 42 контактных площадки. Корпус типа 2204.42-3.

Электрические параметры

Номинальное напряжение питания	5 В ±5%; 9 В ±5%
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ 4 В
Ток потребления	≤ 1 мА
Потребляемая мощность	≤ 6 мВт
Максимальная входная частота	4 МГц
Коэффициент разветвления по выходу МБЯ ..	3

K1806XM1-158

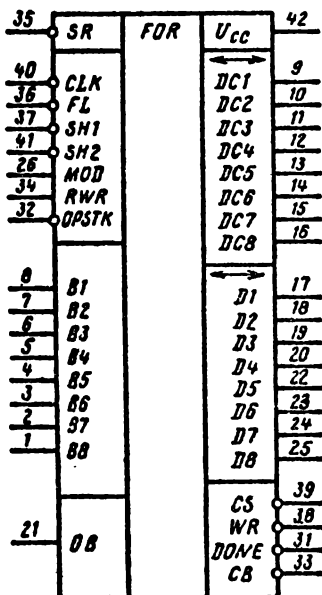
Микросхема представляет собой форматор данных и обеспечивает формирование массивов данных при выполнении информационных операций обмена от одной до 8 параллельно работающих микросхем ЗУ на ЦМД различной архитектуры с учетом данных о бракованных регистрах этих ИС (карта годности).

В состав ИС входят блок управления сдвигами и формирования байта и схема синхронизации, входной и выходной буферы шины браков ЗУ; сдвиговые регистры браков, данных ЗУ и данных системы; схема управления внутренней памятью, двухпортовое СОЗУ емкостью 4 байта (организация FIFO), мультиплексоры выходных и входных данных системной шины, двунаправленный тристабильный буфер байтовой системной шины.

Режим «работа через стек» применяется при работе непосредственно на шину данных ведущего микропроцессора без буферного ОЗУ. Восемь разрядов шины браков соответствует 8 параллельно работающим микросхем ЗУ на ЦМД.

Плоский корпус с 42 выводами типа 2204.42-3.

Назначение выводов: 1...8 — входы разрядов браков; 9...16 — входы/выходы разрядов данных ЦМД; 17...20, 22...25 — входы/выходы разрядов данных системы; 21 — общий; 26 — вход ОЗУ — стек; 27...30 — свобод-



Условное графическое обозначение K1806XM1-158

ные (подключить к выводу 21); 31 — выход «стек готов»; 32 — вход «операция стека»; 33 — выход управления шиной; 34 — вход запись — чтение; 35 — вход начальной установки; 36 — вход «завершено»; 37 — вход «строб-1»; 38 — выход «запись ОЗУ»; 39 — выход «разрешение ОЗУ»; 40 — вход внешнего тактового генератора; 41 — вход сигнала «строб-2»; 42 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Потребляемая мощность	≤ 6 мВт
Частота внешнего тактового генератора	≤ 8 МГц

В состав микропроцессорного комплекта серий К1807, КЛ1807, КР1807, изготовленных по nМОП технологии с поликремниевыми затворами и двухслойной металлизацией, входят типы:

КР1807ВМ1 — 16-разрядный микропроцессор;

КР1807ВМ2 — 32-разрядный микропроцессор;

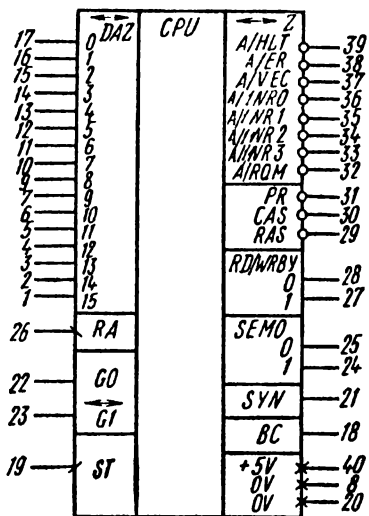
КЛ1807ВМ3 — 32-разрядный микропроцессор;

КЛ1807ВМ4 — СБИС арифметического 32-разрядного микропроцессора.

КР1807ВМ1

Микросхема представляет собой центральный 16-разрядный микропроцессор с оптимизированным набором выполняемых команд, с мультиплексированной шиной адреса/данных и предназначена для построения микро-ЭВМ с системой команд СМ микропроцессорных систем управления объектами, а также для контроллеров памяти на жестких магнитных дисках, робототехники. В состав ИС входят блок регистров, два буфера адреса-данных, блок инициализации и синхронизации, арифметическо-логическое устройство, регистр состояния процессора, адресный регистр, регистр режима, регистр команд, счетчик-регенератор, адресный мультиплексор, буфер адреса прерываний, буфер служебных функций, микропрограммное устройство управления, регистр микроопераций. Имеет 66 выполняемых команд, 12 способов адресации, 8 программно доступных РОН. Содержит 17 000 интегральных элементов. Пластмассовый корпус типа 2123.40-1, масса не более 8 г.

Назначение выводов: 1...7 — входы/выходы адреса — данных разряды 15...9; 8 — общий; 9...17 — входы/выходы адреса-данных, разряды 8...0; 18 — выход строка шины; 19 — вход запуска; 20 — общий; 21 — выход синхронизации; 22 — вход генератора; 23 — вход/выход генератора; 24 — выход выбора режима/разряд 1; 25 — выход выбора режима/разряд 0; 26 — вход



Условное графическое обозначение
KP1807BM1

готовности; 27 — считывание/запись байта, разряд 1; 28 — считывание/запись байта, разряд 0; 29 — выход stroba адреса строки; 30 — выход stroba адреса столбца; 31 — выход приоритета; 32 — вход/выход, адрес/прямой доступ памяти; 33 — вход/выход, адрес/прерывание, разряд 3; 34 — вход/выход, адрес/прерывание, разряд 2; 35 — вход/выход, адрес/прерывание, разряд 1; 36 — вход/выход, адрес/прерывание, разряд 0; 37 — вход/выход, адрес/вектор; 38 — вход/выход, адрес/сбой памяти; 39 — вход/выход, адрес/останов; 40 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня:	
по выводам 1...7, 9...17, 21, 24, 25, 31	≥ 2,4 В
по выводам 32...39	≥ 2,6 В
по выводу 18	≥ 2,2 В
по выводам 27...30	≥ 2,8 В
Ток потребления динамический	≤ 205 мА
Ток утечки низкого уровня на входе	≤ 0,01 мА
Ток утечки высокого уровня на входе	≤ 0,05 мА
Выходной ток высокого (низкого) уровня	
в состоянии «выключено»	≤ 0,05 мА
Потребляемая мощность	≤ 0,997 Вт
Время установления сигнала на выходе \overline{RAS} относительно сигнала на выходе \overline{CAS}	≥ 153 нс
Время удержания сигнала на выходе \overline{RAS} относительно сигнала на выходе \overline{CAS}	≥ 50 нс
Время цикла	1,6 мкс
Длительность сигнала низкого уровня	≥ 607 нс
Входная емкость	≤ 10 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение низкого уровня	-0,5...+0,8 В
Входное напряжение высокого уровня	2,4...2,25 В
Значение статического потенциала	100 В
Максимальный выходной ток низкого уровня	3,2 мА
Максимальный выходной ток высокого уровня	0,7 мА
Максимальная частота следования импульсов тактовых сигналов	7,6 МГц
Максимальное время фронта нарастания (спада) сигнала	30 нс
Максимальная емкость нагрузки	10 пФ
Температура окружающей среды	-10...+70° С

K1807BM2, KP1807BM2

Микросхемы представляют собой 32-разрядный микропроцессор и предназначены для построения микро-ЭВМ. В состав ИС входят регистр микрокоманд, блок управления и синхронизации, ПЗУ констант, регистры адреса ОЗУ, блок контроля четности, ОЗУ, регистр размера сдвига, сдвигатель, стек, программный счетчик, шина данных *D*, регистр сдвигателя, АЛУ, регистры аккумуляторы, шина данных *ID*, таймер, буфер ввода/вывода шины данных, регистр кодов условий, регистр прерываний. ИС имеет 2 внутренние 32-разрядные шины данных *D* (через буферы ввода-вывода может подключаться к внешней шине) и *ID* (для пересылки операндов внутри схемы). Арифметическо-логическое устройство (АЛУ) выполняет 7 логических, 8 арифметических операций и операцию шаг умножения над 32-разрядными данными. Регистр микрокоманд принимает со входов *MINS* и хранит в течении цикла 21-разрядную микрокоманду. ОЗУ представляет собой набор из 47 32-разрядных регистров.

Содержат 52 000 интегральных элементов. Металлокерамический штыревой корпус типа 6222.68-1, масса не более 7,4 г.

Назначение выводов: *B2* — вход сброса; *A2* — напряжение питания; *B3* — выход прерывания; *A3* — вход/выход шины данных, разряд 0; *B4* — вход/выход шины данных, разряд 1; *A4* — вход/выход шины данных, разряд 2; *B5* — вход/выход шины данных, разряд 3; *A5* — вход/выход шины данных, разряд 4; *B6* — вход/выход шины данных, разряд 5; *A6* — вход/выход шины данных, разряд 6; *B7* — вход/выход шины данных, разряд 7; *D10* — вход/выход шины данных, разряд 18; *D11* — вход/выход шины данных, разряд 19; *E10* — вход/выход шины данных, разряд 20; *E11* — вход/выход шины данных, разряд 21; *F10* — вход/выход

MINS		CPU	◇	DB	0	A3
K7	0					
L7	1			2	A4	
K6	2			3	B5	
L6	3			4	A5	
K5	4			5	B6	
L5	5			6	A6	
K4	6			7	B7	
L4	7			8	A7	
K3	8			9	B8	
L3	9			10	A8	
K2	10			11	B9	
L2	11			12	A9	
K1	12			13	A10	
J2	13			14	B10	
J1	14			15	B11	
H2	15			16	C10	
H1	16			17	C11	
G2	17			18	D10	
G1	18			19	D11	
F2	19			20	E10	
F1	20			21	E11	
				22	F10	
E2	BWL			23	F11	
E1	0			24	G10	
	1			25	G11	
				26	H10	
D2	RP(L)			27	H11	
B2	SR(L)			28	J10	
B1	C			29	J11	
				30	K11	
				31	K10	
			CCN		K9	
			CCY		L9	
			CCZ		K8	
			CCC		L8	
			PAR		D1	
			INR		B3	
			U		A2	
			U		C2	
			OV		C1	
			OV		L10	

шины данных, разряд 22; F11 — вход/выход шины данных, разряд 23; G10 — вход/выход шины данных, разряд 24; G11 — вход/выход шины данных, разряд 25; H10 — вход/выход шины данных, разряд 26; H11 — вход/выход шины данных, разряд 27; J10 — вход/выход шины данных, разряд 28; A7 — вход/выход шины данных, разряд 8; B8 — вход/выход шины данных, разряд 9; A8 — вход/выход шины данных, разряд 10; B9 — вход/выход шины данных, разряд 11; A9 — вход/выход шины данных, разряд 12; A10 — вход/выход шины данных, разряд 13; B10 — вход/выход шины данных, разряд 14; B11 — вход/выход шины данных, разряд 15; C10 — вход/выход шины данных, разряд 16; C11 — вход/выход шины данных, разряд 17; K6 — вход микрокоманды, разряд 2; L6 — вход микрокоманды, разряд 3; K5 — вход микрокоманды, разряд 4; L5 — вход микрокоманды, разряд 5; K4 — вход микрокоманды, разряд 6; L4 — вход микрокоманды, разряд 7; J11 — вход/выход шины данных, разряд 29; K11 — вход/выход шины данных, разряд 30; K10 — вход/выход шины данных, разряд 31; L10 — общий; K9 — выход кода условия N; L9 — выход кода условия Y; K8 — выход кода условия Z; L8 — выход кода условия C; K7 — вход микрокоманды, разряд 0; L7 — вход микрокоманды, разряд 1; B1 — вход тактовый; K3 — вход микрокоманды, разряд 8; L3 — вход микрокоманды, разряд 9; L2 — вход микрокоманды, разряд 10; K2 — вход микрокоманды, разряд 11; K1 — вход микрокоманды, разряд 12; J2 — вход микрокоманды, разряд 13; J1 — вход

Условное графическое обозначение К1807ВМ2, КР1807ВМ2

микрокоманды, разряд 14; *H2* — вход микрокоманды, разряд 15; *H1* — вход микрокоманды, разряд 16; *G2* — вход микрокоманды, разряд 17; *G1* — вход микрокоманды, разряд 18; *F2* — вход микрокоманды, разряд 19; *F1* — вход микрокоманды, разряд 20; *E2* — вход размера операнда, разряд 0; *E1* — вход размера операнда, разряд 1; *D2* — вход повтора микрооперации; *D1* — выход четности микрокоманды; *C2* — напряжение питания; *C1* — общий.

Электрические параметры

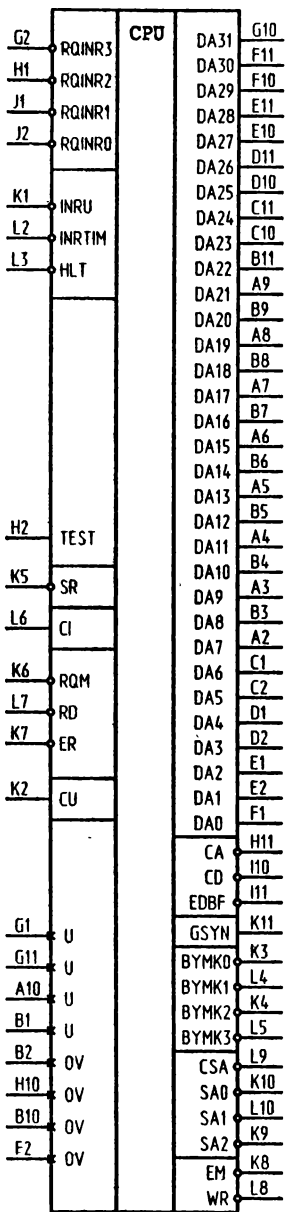
Напряжение питания	4,75...5,25 В
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 400 мА
Ток утечки высокого уровня на входе	≤ 10 мкА
Выходной ток высокого уровня в состоянии «выключено»	≤ 0,05 мА
Выходной ток низкого уровня в состоянии «выключено»	≤ −50 мкА
Потребляемая мощность	≤ 2,5 Вт
Время задержки распространения сигнала	≤ 80 нс
Время цикла	≤ 0,25 мкс
Входная (выходная) емкость, емкость входа/выхода	≤ 10 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение низкого уровня	−0,3...+0,8 В
Входное напряжение высокого уровня	2...5,25 В
Выходной ток низкого уровня на <i>DB</i> входах	≤ 3,2 мА
на выходах <i>INR, CCN, CCZ, CCC, PAR</i>	≤ 4,8 мА
Выходной ток высокого уровня	≤ −200 мкА
Емкость нагрузки	≤ 100 пФ
Частота следования импульсов тактовых сигналов	4...8,1 МГц
Длительность тактового сигнала низкого (высокого) уровня	≥ 35 нс
Температура окружающей среды	−10...+70° С

КЛ1807ВМ3

Микросхема представляет собой центральный 32-разрядный центральный процессор для построения перспективных 32-разрядных ЭВМ. В состав ИС входят 32-разрядный тракт обработки данных; устройство предвыборки и декодирования команд;



устройство управления внешней памятью; устройство управления, УПЗУ (1600 × 39 бит); контроллер микроадреса; интерфейсная логика; контроллер прерываний; тактовый генератор.

Содержат 125 000 интегральных элементов. Металлокерамический штыревой корпус типа 6222.68-1, масса не более 7,4 г.

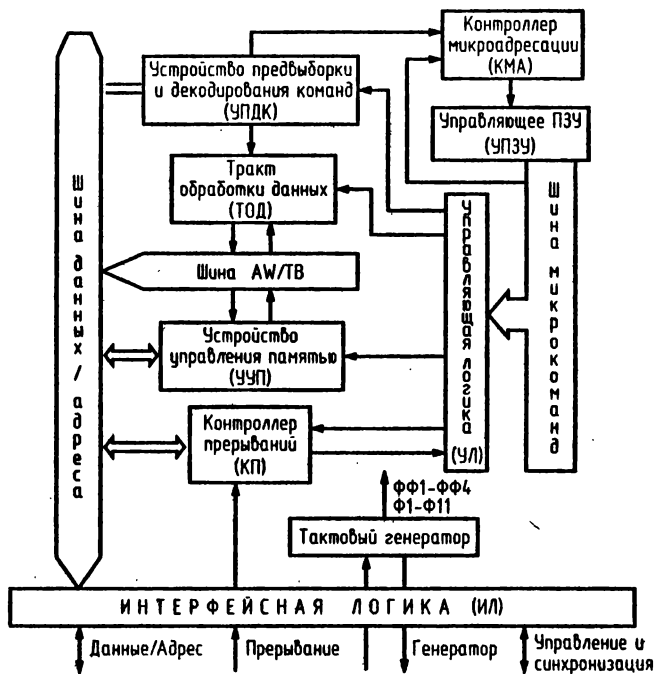
Назначение выводов: B2, B10, H10, F2 — общие; A10, G11, G1, B1 — напряжение питания; H2 — тест; K2 — вывод генератора напряжения смещения подложки; L6 — вход тактовый; K11 — генератор синхросигнала; G2, H1, J1, J2 — требования прерывания; K1 — прерывание по питанию; L2 — прерывание по внешнему событию (таймеру); L3 — останов; K5 — сброс; K7 — ошибка; K3, L4, K4, L5 — маскирование байта; K6 — требование прямого доступа к памяти; K8 — разрешение прямого доступа к памяти; L7 — готовность; L8 — запись; L9 — строб состояния (цикла); K9, L10, K10 — состояние (цикла); I11 — разрешение занесения данных в буфер; I10 — строб данных; H11 — строб адреса; G10, F11, F10, E11, E10, D11, D10, C11, C10, B11, A9, B9, A8, B8, A7, B7, A6, B6, A5, B5, A4, B4, A3, B3, A2, C1, C2, D1, D2, E1, E2, F1 — данные/адрес.

Электрические параметры

- Номинальное напряжение питания 5 В ±5%
- Количество выполняемых команд 175
- Физическое адресное пространство 1 Гбайт
- Виртуальное адресное пространство 4 Гбайт

Условное графическое обозначение КЛ1807ВМ3

Время цикла	200 нс
Разрядность команд	1...8 байт
Время выполнения команд типа:	
регистр — регистр	400 нс
регистр — память	600 нс
память — регистр	800 нс
Количество типов обрабатываемых данных	6
Количество уровней прерывания	7
Тактовая частота	40 МГц
Разрядность РОН	32 бит
Количество РОН	16



Структурная схема КЛ11807ВМ3

КЛ11807ВМ4

Микросхема представляет собой СБИС арифметического сопроцессора 32-разрядного микропроцессора КЛ11807ВМ3 и предназначена для ускоренного выполнения арифметических операций с числами в формате с «плавающей запятой» (ПЗ)

и целыми числами. Содержит блок обработки данных, состоящий из процессора мантиссы, процессора экспоненты, процессора знака, контроллера микропрограммы, блока дешифрации команд и управления вводом/выводом данных, блока шины данных, блока синхронизации.

Корпус типа 6222.68-1, масса не более 7,4 г.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Количество команд:	68
арифметических с числами в формате ПЗ	40
преобразования форматов данных	21
арифметических с целыми числами	7
Разрядность АЛУ блока обработки данных	81 бит
Разрядность АЛУ процессора мантиссы	67 бит
Разрядность АЛУ процессора экспоненты	13 бит
Разрядность обрабатываемых данных	8, 16, 32, 64 бит
Время цикла (при частоте следования импульсов тактовых сигналов 40 МГц)	100 нс

В состав серий КА1808, КБ1808, изготовленных по биполярной (ТТЛ и И²Л) технологии и предназначенных для построения встраиваемых микропроцессорных систем автоматического управления кинофотоаппаратурой, входят типы:

КА1808АП1 — формирователь кода дальности фокусировки активного типа;

КА1808ВВ1 — схема синхронизации и управления (устройство задания режимов экспонирования);

КА1808ВВ2 — электронный блок интерфейса;

КА1808ВВ3 — схема автоматической фокусировки фотоаппарата;

КА1808ВВ4 — устройство задания режимов экспонирования;

КА1808ВГ1 — контроллер впечатывания информации в поле кадра;

КА1808ВГ2 — контроллер фокусировки;

КА1808ВМ1 — 8-разрядный центральный процессор;

КА1808ВМ2 — 8-разрядный микропроцессор системы управления зеркальной фотокамерой;

КА1808ВУ1 — схема управления светодиодным индикатором;

КА1808ВУ2 — схема управления двумя 16-разрядными линейками светодиодных индикаторов;

КА1808ИР1 — 8-разрядный аналого-цифровой преобразователь;

КА1808ИР2 — 8-разрядный регистр команд для фототехники;

КБ1808НД1-4 — схема согласования микропроцессора с датчиком кодов;

КБ1808НД2-4 — схема согласования микропроцессора с датчиком кодов;

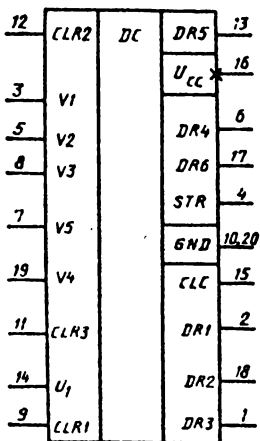
КА1808ХК1 — автоматическое управление экспозицией (с автоспуском);

КА1808ХК2 — автоматическое управление экспозицией (без автоспуска).

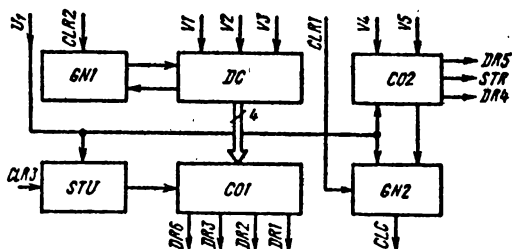
КА1808ВВ1

Микросхема представляет собой интерфейсный элемент систем управления фотоаппаратурой (устройство задания режимов экспонирования) и предназначена для выработки синхросигнала и формирования сигналов управления. В состав ИС входят генератор управления светодиодом (*GN1*); дешифратор (*DC*); схема управления (*CO1*); схема задания тока нагрузки (*STU*) и генератор синхросигнала (*GN2*). Частота генератора *GN1* может изменяться от 2 до 15 Гц при изменении $U_n=3...6$ В (при подключенном конденсаторе емкостью 30 мкФ к выводу 12), а генератора *GN2* — от 15 до 110 кГц при изменении сопротивления резистора, подключенного между выводами 9 и 14, от 1 МОм до 50 кОм. Схема задания тока нагрузки позволяет изменять его в пределах 6...26 мА по выводам 2, 17, 18 при изменении сопротивления резистора, подключенного между выводами 10 и 11, от 5 до 50 кОм.

Содержит 270 интегральных элементов. Корпус типа 4109.20-1.



Условное графическое обозначение КА1808ВВ1



Структурная схема КА1808ВВ1

Назначение выводов: 1 — выход управления электромагнитом спуска механизма; 2 — выход управления электромагнитом отработки выдержки; 3, 5, 8, 19 — входы управления режимами; 4 — выход сигнала «начальная установка»; 6 — выход сигнала «затвор открыт»; 7 — вход сигнала «блокировка питания»; 9 —

вход подключения резистора коррекции генератора; 10, 20 — общие; 11 — вход подключения резистора коррекции схемы; 12 — вход подключения конденсатора генератора; 13 — выход сигнала «блокировка питания»; 14 — вход информационного питания; 15 — выход сигнала синхронизации; 16 — напряжение питания; 17 — выход управления светодиодом; 18 — выход управления электромагнитом обработки диафрагмы.

Электрические параметры

Номинальное напряжение питания 5 В (+10%, -20%)

Выходное напряжение низкого уровня

при $U_{\Pi} = 5$ В:

по выводу 4 при $I_{\text{ВЫХ}}^0 = -100$ мкА, $U_{\text{ВХ}} = 0$ В .. $\leq 0,4$ В

по выводу 6 при $I_{\text{ВЫХ}}^0 = 1$ мА, $U_{\text{ВХ}} = 1,42$ В $\leq 0,4$ В

по выводу 13 при $I_{\text{ВЫХ}}^0 = 0,5$ В, $U_{\text{ВХ}} = 1,42$ В $\leq 0,4$ В

по выводу 1 при $I_{\text{ВЫХ}}^0 = 0,5$ В, $U_{\text{ВХ}} = 1,42$ В,

$U_{\text{ВХ}}^1 = 1,1$ В, $I_{\text{ВЫХ}}^0 = 10$ мА $\leq 0,4$ В

по выводу 17 при $U_{\text{ВХ}}^0 = 0,5$ В, $U_{\text{ВХ}} = 1,42$ В,

$I_{\text{ВЫХ}}^1 = 10$ мА $\leq 1,2$ В

по выводам 2, 18 при $U_{\text{ВХ}}^0 = 0,5$ В,

$U_{\text{ВХ}} = 1,42$ В, $I_{\text{ВЫХ}}^0 = 10$ мА $\leq 1,2$ В

Выходное напряжение высокого уровня

при $U_{\Pi} = 5$ В:

по выводу 4 при $U_{\text{ВХ}} = 1,8$ В,

$I_{\text{ВЫХ}}^1 = -100$ мкА $\geq 2,4$ В

по выводу 15 при $I_{\text{ВЫХ}}^1 = -2$ мА $\geq 1,2$ В

Ток потребления при $U_{\Pi} = 5$ В, $U_{\text{ВХ}} = 1,8$ В ≤ 10 мА

Выходной ток высокого уровня при $U_{\Pi} = 5$ В:

по выводам 6, 13 при $U_{\text{ВХ}} = 1,8$ В, $U_{\text{ВХ}}^0 = 0,5$ В,

$U_{\text{ВЫХ}}^1 = 2,4$ В ≤ 10 мкА

по выводам 1, 2, 17, 18 при $U_{\text{ВХ}} = 1,8$ В,

$U_{\text{ВЫХ}}^1 = 2,4$ В ≤ 50 мкА

Выходной ток низкого уровня при $U_{\Pi} = 5$ В,

$U_{\text{ВХ}} = 1,8$ В, $U_{\text{ВХ}}^0 = 0,4$ В:

по выводам 3, 5, 7, 8 $\leq |-100|$ мкА

по выводу 19 ≤ 20 мкА

Входной ток низкого уровня при $U_{\Pi} = 4$ В,

$U_{\text{ВХ}} = 1,42$ В, $U_{\text{ВХ}}^0 = 0,4$ В по выводам 3, 5, 7, 8 .. $\leq |-10|$ мкА

Входной ток высокого уровня при $U_{\Pi} = 5$ В:

по выводам 3, 5, 7, 8 при $U_{\text{ВХ}} = 1,8$ В,

$U_{\text{ВХ}}^1 = 1,8$ В ≤ 100 мкА

по выводу 19 ≤ 100 мкА

Входной ток при $U_{\Pi} = 5$ В, $U_{\text{ВХ}} = 1,8$ В ≤ 2 мА

В зависимости от комбинации сигналов на входах дешифратора ($V...V3$) и входах схемы управления ($V4, V5$) на выходах появляется совокупность сигналов (см таблицу).

Состояние входов					Состояние выходов					
3	5	7	8	19	1	2	13	17	18	6
1	0	X	X	X	0	1	H	H	0	H
0	0	X	X	X	1	0	H	H	0	H
0	1	X	X	X	1	0	H	H	1	H
1	1	X	X	X	1	1	H	H	1	H
0	X	X	X	X	H	0	H	H	H	H
0	X	X	X	X	H	1	H	H	H	H
X	X	0	X	X	H	H	0	H	H	H
X	X	1	X	X	H	H	1	H	H	H
X	0	1	0	X	H	H	H	П	0	H
X	0	X	1	X	H	H	H	1	0	H
X	1	X	0	X	H	H	H	0	1	H
X	1	X	1	X	H	H	H	1	1	H

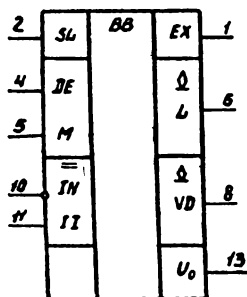
Примечания: 1. X — состояние безразлично; H — состояние выхода неопределенное; П — режим появления импульсов на выводе 17.

2. На выводе 15 во всех режимах имеются импульсы синхронизации. После окончания первого импульса на выводе 15 на выводе 4 устанавливается напряжение высокого уровня.

KA1808BB2

Микросхема представляет собой электронный блок интерфейса. Прямоугольный полимерный корпус типа 4105.14-4, масса не более 5 г.

Назначения выводов: 1 — выход селектора импульсов блока управления схемой «автоспуск»; 2 — вход селектора импульсов блока управления схемой «автоспуск»; 3 — питание блока управления схемой «автоспуск»; 4 — вход блокировки сигнала «автоспуск»; 5 — вход обработки сигнала «автоспуск»; 6 — выход сигнала «автоспуск»; 7 — общий блок



Условное графическое обозначение KA1808BB2

управления и индикации; 8 — выход блока индикации; 9 — питание блока индикации, блока выходного напряжения; 10, 11 — входы сравнения сигнала блока индикации; 12 — свободный; 13 — выход блока выходного напряжения; 14 — общий блока выходного напряжения.

Электрические параметры

Номинальное напряжение питания:

$U_{п1}$ (вывод 3)	6 В $\pm 20\%$
$U_{п2}$ (вывод 9)	2,4 В (+40%, -20%)

Выходное напряжение низкого уровня:

по выводу 1	≤ 1 В
по выводу 6	$\leq 0,6$ В
по выводу 8	$\leq 0,4$ В
по выводу 13	$\leq 1,2$ В

Выходное напряжение высокого уровня:

по выводу 1	≥ 2 В
по выводу 13	$\geq 1,4$ В

Входное напряжение низкого уровня

по выводу 5	$\leq 0,6$ В
-------------------	--------------

Входное напряжение высокого уровня

по выводу 5	≤ 2 В
-------------------	------------

Разность выходного напряжения

по выводу 13	$\leq 0,1$ В
--------------------	--------------

Ток потребления по выводам 3, 9

Входной ток низкого уровня

по выводу 2	$\leq -10 $ мкА
по выводу 4	$\leq -500 $ мкА
по выводам 10, 11	$\leq -1 $ мкА

Входной ток высокого уровня:

по выводу 2	≤ 10 мкА
по выводу 4	10...500 мкА
по выводам 10, 11	≤ 1 мкА

Входной пробивной ток:

по выводу 2	≤ 100 мкА
по выводу 4	≤ 3 мА
по выводам 10, 11	≤ 10 мкА

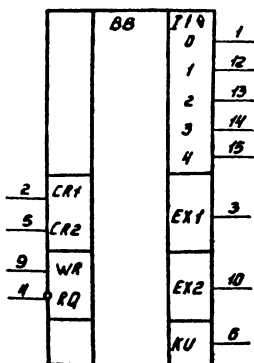
Выходной пробивной ток по выводам 10, 11

по выводам 10, 11	≤ 250 мкА
-------------------------	----------------

КА1808ВВ3

Микросхема представляет собой схему автоматической фокусировки фотоаппарата.

Содержит 288 интегральных элементов.



Условное графическое обозначение KA1808BB3

Назначение выводов: 1 — выход сравнения уровней освещенности; 2 — вход блока согласования; 3 — выход блока согласования; 4 — вход блока сравнения; 5 — вход блока согласования; 6 — выход «контроль напряжения блока коррекции»; 7 — напряжение питания; 8, 16 — свободные; 9 — вход блока сравнения; 10 — выход блока сравнения; 11 — общий; 12...15 — выходы сравнения уровней освещенности.

Электрические параметры

Номинальное напряжение питания	6 В ±20%
Выходное напряжение низкого уровня при $U_{\text{п}}=4,8$ В:	
по выводу 3 при $I_{\text{вых}}=-10$ мА, $U_{\text{вх}}^0=2,1$ В	≤ 0,4 В
по выводу 10 при $I_{\text{вых}}=1$ мА, $U_{\text{вх}}^1=2,9$ В,	
$R=560$ Ом	≤ 0,4 В
Выходное напряжение высокого уровня при $U_{\text{п}}=4,8$ В:	
по выводу 3 при $U_{\text{вх}}^1=3,9$ В, $I_{\text{вых}}=-10$ мкА	≥ 3 В
по выводу 10 при $U_{\text{вх}}^0=1,1$ В, $U_{\text{вх}}^1=2,9$ В,	
$I_{\text{вых}}=-10$ мкА	≥ 4 В
по выводам 1, 12...15 при $I_{\text{вых}}=1$ мкА	3...4,5 В
Выходное напряжение при $U_{\text{п}}=6$ В, $I_{\text{вых}}=-10$ мкА	3...6,5 В
Абсолютное отклонение выходного напряжения высокого уровня:	
между выводами	≤ 0,15 В
на проверяемом выводе	≤ 0,5 В
Ток потребления при $U_{\text{п}}=7,2$ В	≤ 20 мА
Входной ток низкого уровня при $U_{\text{п}}=7,2$ В:	
по выводу 2 при $U_{\text{вх}}^0=2$ В	≤ -1,6 мА
по выводу 4 при $U_{\text{вх}}^0=1$ В	≤ 0,01 мА
по выводу 5 при $U_{\text{вх}}^0=0,4$ В	≤ 0,25 мА
по выводу 9 при $U_{\text{вх}}^0=0,4$ В; 1 В	≤ -0,5 мА
Входной ток высокого уровня при $U_{\text{п}}=7,2$ В:	
по выводу 2 при $U_{\text{вх}}^1=4$ В	≤ -0,4 мА
по выводам 4, 9 при $U_{\text{вх}}^1=3$ В	≤ 0,025 мА
по выводу 5 при $U_{\text{вх}}^1=4$ В	≤ 0,5 мА

Входной пробивной ток при $U_n = 7,2$ В,

$U_{вх. макс} = 7,2$ В:

по выводу 2	$\leq 0,5$ мА
по выводам 4, 9	$\leq 0,1$ мА
по выводу 5	≤ 1 мА

КА1808ВГ1

Микросхема представляет собой контроллер вычитывания информации в поле кадра.

Выполняемые функции: автоматический отсчет текущего времени, даты и номера кадра; коррекция текущего времени, даты, номера кадра, управление ЖКИ в статическом режиме; программируемый пуск фотоаппарата; управление впечатыванием информации в поле кадра; управление временем впечатывания информации в зависимости от светочувствительности пленки. В состав ИС входят блок ввода светочувствительной пленки; блок таймера; блок программатора; блок интервала; мультиплексоры; блок управления коррекцией и индикацией; блок управления прибавлением интервала; блок управления длительностью впечатывания; генератор; делитель, схемы сравнения; двоично — десятичный счетчик; счетчик количества кадров и счетчик кадров. Способ управления — синхронный.

Корпус типа 4403Ю-100А, масса не более 6 г.

Назначение выводов: 1...6, 16, 17, 26...29, 31, 35, 41, 50...53, 62, 64, 74...81, 90, 100 — свободные; 7, 94...99 — выходы управления сегментами 6, 0...5 шестого индикатора; 8...14 — выходы управления сегментами 0...6 пятого индикатора; 18 — выход управления индикацией программатора; 19 — выход управления индикацией таймера; 20 — выход управления индикацией интервала; 21 — выход управления символа точки; 22, 23, 24 — выходы управления индикацией символа режима (*DW, MAR, GOD*); 25 — выход управления индикацией символа; 30, 32...34, 82...84 — выходы управления сегментами 3...0, 4...6 четвертого индикатора; 36...39, 42...44 — выходы управления сегментами 6...3, 2...0 первого индикатора; 40 — общий; 45...49, 54, 55 — выходы управления сегментами 6...2, 1, 0 второго индикатора; 56 — выход управления общим электродом ЖКИ; 57 — выход пуск от фотоаппарата; 58 — вход выбора режима индикации; 59 — вход выбора режима впечатывания; 60 — вход признака корректировки; 61 — вход инвертора в схеме кварцевого генератора; 63 — выход инвертора в схеме кварцевого генератора; 65 — выход управления длительностью впечатывания; 66 — вход разрешения корректировки; 67 — вход ввода светочувствительности пленки (старший разряд кода светочувствительности пленки); 68 — вход

пуска от фотоаппарата; 69 — вход сброса счетчика кадров; 70 — вход признака наличия кассеты; 71 — вход ввода светочувствительности пленки (младший разряд кода светочувствительности); 72 — вход диагностический; 73 — вход технологический; 85...89, 92, 93 — выходы управления сегментами 0...4, 5, 6 третьего индикатора; 91 — напряжение питания.

Электрические параметры

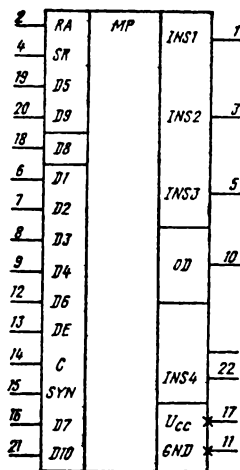
Напряжение питания	2,2...3,2 В
Выходное напряжение низкого уровня при $U_{\Pi}=2,2$ В:	
по выводам 36...39, 42, 43, 45...49, 54, 55, 85...89, 92, 93, 30, 32...34, 82, 83, 84, 8...14, 94...99, 7, 15, 18...25 при $I_{\text{Вых}}^0=2$ мкА	$\leq 0,2$ В
по выводам 56, 57, 63, 65 при $I_{\text{Вых}}^0=50$ мкА	$\leq 0,2$ В
Выходное напряжение высокого уровня при $U_{\Pi}=2,2$ В:	
по выводам 36...39, 42, 43, 45...49, 54, 55, 85...89, 92, 93, 30, 32...34, 82, 83, 84, 8...14, 94...99, 7, 15, 18...25 при $I_{\text{Вых}}^1=-2$ мкА	$\geq (U_{\Pi}-0,2)$ В
по выводам 56, 57, 63, 65 при $I_{\text{Вых}}^1=-50$ мкА	$\geq (U_{\Pi}-0,2)$ В
Ток потребления при $U_{\Pi}=3,2$ В	≤ 1 мА
Выходной ток низкого уровня при $U_{\Pi}=3,2$ В	$\leq -100 $ мкА
Выходной ток высокого уровня при $U_{\Pi}=3,2$ В	≤ 100 мкА
Потребляемая мощность	3,2 мВт

KA1808BM1

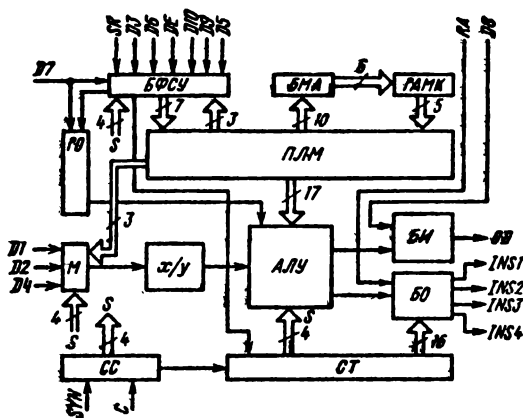
Микросхема представляет собой 8-разрядный процессор (центральный процессорный элемент) для систем управления фотоаппаратурой и предназначена для приема, хранения, арифметико-логической обработки входной информации, выдачи данных и управляющих сигналов. Выполняемые функции: автомат выдержки; автомат диафрагмы; программный режим выбора экспозиции; автоматический выбор экспозиции по значению яркости, измеренному через задиафрагмированный объектив; автоматический выбор экспозиции с лампой-вспышкой; многократное экспонирование; запись и хранение в памяти условий экспозиции; работа с моторным приводом. В состав ИС входят программируемая логическая матрица (ПЛМ); блок модификации адреса (БМА); регистр адреса микрокоманды (РМК); регистр кода освещенности (РО); мультиплексор входных данных (М); блок формирования сигналов управления (БФСУ); преобразователь кодов х/у; арифметико-логическое устройство (АЛУ); блок информации; блок отработки (БО); счетчик (СТ); схема синхронизации (СС).

ИС может работать в трех основных режимах: расчета, обработки, задержки обработки на 2 и 10 с. Управление работой осуществляется с помощью управляющих сигналов (подаются на выходы 2, 4, 13, 18...21) и командных слов в последовательных кодах. Вся входная информация (за исключением освещенности) подается в кодах Грея, что обеспечивает высокую достоверность ввода информации при использовании механических наборников кодов. На вывод 6 подается код fotocувствительности материала, на вывод 7 — код выдержки или диафрагмы, на вывод 9 — код светосилы объектива, на вывод 16 — информация об освещенности в коде 8-4-2-1.

Содержит 2050 интегральных элементов. Корпус типа 4117.22-3.



Условное графическое обозначение КА1808ВМ1



Структурная схема КА1808ВМ1

Назначение выводов: 1 — выход сигнала «блокировка питания»; 2 — вход сигнала «затвор открыт»; 3 — выход сигнала управления устройством обработки диафрагмы; 4 — вход сигнала начальной установки; 5 — выход сигнала управления устройством подъема зеркала; 6 — вход информации о чувствительности фотоматериала; 7 — вход информации о выдержке или диафрагме; 8 — вход информации о режимах работы; 9 — вход

информации о светосиле объектива; 10 — выход рассчитанной информации; 11 — общий; 12 — вход информации об отработанной диафрагме; 13 — вход сигнала готовности устройства отработки диафрагмы; 14 — вход стробирующего сигнала; 15 — вход сигнала синхронизации; 16 — вход информации об освещенности, лампе-вспышке и состоянии источника питания; 17 — напряжение питания; 18 — вход сигнала «отключение индикации»; 19 — вход сигнала «спуск затвора»; 20 — вход сигнала «пленка перемотана»; 21 — вход сигнала «экспониметрическая память»; 22 — выход сигнала управления светодиодом.

Электрические параметры

Номинальное напряжение питания	1,5 В (+20%, -5%)
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления при $U_{п} = 1,5$ В	≤ 22 мА
Входной ток низкого уровня:	
по выводам 2, 12, 13, 16, 18, 20, 21	≤ -100 мкА
по выводу 4	≤ 100 мкА
по выводам 6...9, 19	≤ -300 мкА
по выводам 14, 15	≤ 10 мкА
Входной ток высокого уровня:	
по выводам 2, 12, 13, 16, 18, 20, 21	≤ 100 мкА
по выводам 4, 15	≤ 500 мкА
по выводам 6...9, 19	≤ 150 мкА
Выходной ток высокого уровня	≤ 10 мкА
Ток утечки на выходе	≤ 250 мкА
Потребляемая мощность	39,6 мВт

KA1808BY1

Микросхема представляет собой микропрограммное устройство (интерфейсный элемент) управления семисегментным светодиодным индикатором в динамическом режиме. В состав ИС входят схема синхронизации (CO1); схема управления (CO2); буферный регистр (RG); программируемая логическая матрица (PLM); группа анодных ключей (SWA); группа катодных ключей (SW). Управление работой осуществляется информацией, поступающей в последовательных кодах на вывод 10. Выводы 2...8 образуют 7-разрядную магистраль, на которую выдается код очередного индицируемого символа. Содержит 2000 интегральных элементов. Корпус типа 4117.22-3.

Назначение выводов: 1 — вход коррекции; 2...8 — выходы магистрали F2, разряды 1...7; 9 — вход контроля напряжения;

10 — вход информации и управления емкостью свечения; 11 — напряжение питания ($U_{п1}$); 12 — вход сигнала синхронизации; 13 — вход информационного питания; 14 — напряжение питания ($U_{п2}$); 15 — общий; 16...22 — выходы магистрали F1, разряды 1, 7...2.

Электрические параметры

Номинальное напряжение питания 5 В (+10%, -20%)

Выходное напряжение низкого уровня по выходам магистрали F1 $\leq 0,4$ В

Выходное напряжение высокого уровня при $U_{п} = 5$ В:

по выводу 4

при $I_{\text{вых}}^1 = -100$ мкА .. $\geq 2,4$ В

по выводу 15

при $I_{\text{вых}}^1 = -2$ мА $\geq 1,2$ В

Напряжение индикации .. $\leq 1,8$ В

Выходной ток высокого уровня при $U_{п} = 5$ В:

по выводам 6, 13 ≤ 10 мкА

по выводам 1, 2, 17, 18 ≤ 50 мкА

Ток потребления при $U_{п} = 5$ В ≤ 10 мА

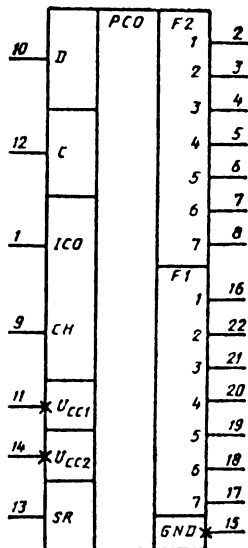
Входной ток низкого уровня при $U_{п} = 5$ В:

по выводам 3, 5, 7, 8 $\leq |-100|$ мкА

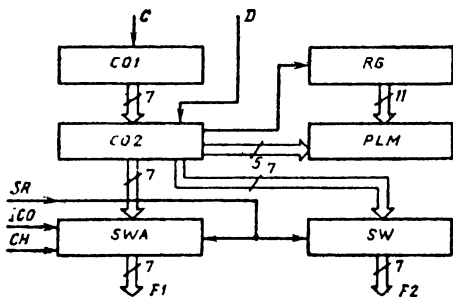
по выводу 19 ≤ 20 мкА

Входной ток высокого уровня при $U_{п} = 5$ В:

по выводам 3, 5, 7, 8, 19 ≤ 100 мкА



Условное графическое обозначение КА1808ВУ1



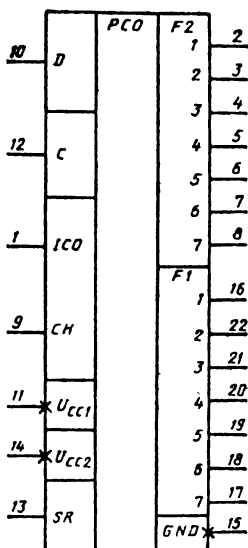
Структурная схема КА1808ВУ1

КА1808ВУ2

Микросхема представляет собой микропрограммное устройство управления двумя линейными 16-разрядными светодиодными матрицами. Содержит 1500 интегральных элементов. Корпус типа 4117.22-3.

Назначение выводов: 1 — вход программирования тока анодных ключей; 2...8 — выходы анодных ключей; 9 — контрольный; 10 — информационный вход; 11 — напряжение питания ($U_{п1}$); 12 — тактовый вход; 13 — вход информационного питания ($U_{оп}$); 14 — напряжение питания ($U_{п2}$); 15 — общий; 16...22 — выходы катодных ключей.

Электрические параметры



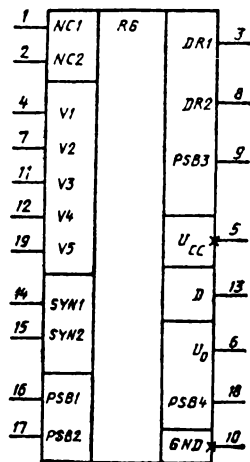
Условное графическое обозначение КА1808ВУ2

- Номинальное напряжение питания 5 В (+10%, -20%)
- Выходное напряжение низкого уровня $\leq 0,4$ В
- Напряжение индикации .. $\leq 1,8$ В
- Ток потребления:
 - по выводу 11 ($U_{п1}$) ... ≤ 2 мА
 - по выводу 14 ($U_{п2}$) ... ≤ 4 мА
- Входной ток низкого уровня:
 - по выводам 10, 13 .. $\leq |-100|$ мкА
 - по выводу 12 $\leq |-10|$ мкА
- Входной ток высокого уровня по выводам 12, 13 ... ≤ 100 мкА
- Выходной ток утечки высокого уровня магистрали F1 $\leq 50|$ мкА
- Выходной ток утечки низкого уровня магистрали F2 $\leq |-50|$ мкА
- Выходной ток утечки высокого уровня магистрали F2 $\leq |-1,2|$ мА
- Тактовая частота ≤ 32 кГц

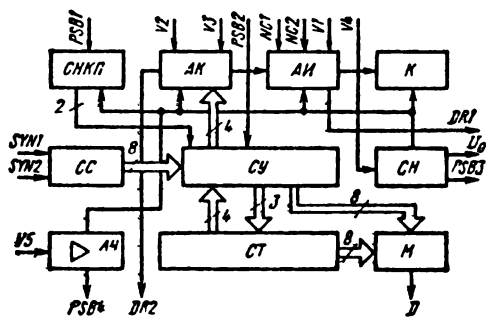
КА1808ИР1

Микросхема представляет собой 8-разрядный регистр и предназначена для преобразования аналогового сигнала (напряжения) по одному из двух (7 или 11) входов, имеющих различный наклон передаточной характеристики, в цифровой последовательности.

тельный код, получения стабилизированного напряжения для схем с инжекционным питанием (1,5 В) и передачи специальных признаков: «готовность лампы вспышки», «тип лампы вспышки», «питание ниже нормы», «контроль питания». В состав ИС входят схема начальных установок и контроля питания (СНКП); аналоговый ключ (АК); аналоговый интегратор (АИ); компаратор (К); схема синхронизации (СС); схема управления (СУ); стабилизатор напряжения (СН); аналоговый усилитель (АУ); 8-разрядный счетчик (СТ); выходной мультиплексор (М). Для аналого — цифрового преобразователя используется метод двухшагового интегрирования. Минимальный код АЦП 0000110, максимальный 10110010. Диапазон обрабатываемых напряжений по входу 7: 0...1,3 В, по входу 11: 0...1,5 В. По входу 7 большему напряжению соответствует больший код (наклон передаточной характеристики регулируется внешними резисторами); по входу 11 — меньший код (наклон передаточной характеристики 72 мВ/ступень).



Условное графическое обозначение КА1808ИР1



Структурная схема КА1808ИР1

Содержит 455 интегральных элементов. Корпус типа 4109.20-1.

Назначение выводов: 1, 2 — входы коррекции интегратора; 3 — выход интегратора; 4 — вход интегратора; 5 — напряжение питания; 6 — выход стабилизированного напряжения; 7, 11 — входы аналогового сигнала; 8 — выход аналогового сигнала; 9 —

выход контроля опорного напряжения; 10 — общий; 12 — вход сигнала от лампы — вспышки; 13 — выход информации; 14 — вход сигнала синхронизации; 15 — вход стробируемого сигнала; 16 — вход коррекции схемы начальных установок и контроля питания; 17 — вход сигнала «контроль питания»; 18 — выход усилителя; 19 — вход усилителя; 20 — свободный.

Электрические параметры

Номинальное напряжение питания	5 В (+10%, -20%)
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ 2,4 В
Выходное напряжение при $U_{\text{п}} = 5$ В:	
по выводу 12	1,2...1,5 В
по выводу 18	0,4...1,2 В
по выводу 6	1,425...1,8 В
по выводу 9	1,1...1,4 В
Ток потребления при $U_{\text{п}} = 5$ В	≤ 10 мА
Входной ток низкого уровня при $U_{\text{п}} = 5$ В:	
по выводу 11	≤ -1 мА
по выводам 15, 16	≤ -0,5 мА
по выводу 14	≤ 10 мкА
по выводу 17	≤ -5 мА
по выводу 19	≤ -0,1 мА
по выводу 7	≤ -10 мкА
Входной ток высокого уровня при $U_{\text{п}} = 5$ В:	
по выводу 7	≤ -5 мкА
по выводу 11	≤ -0,5 мА
по выводу 15	≤ -0,25 мА
по выводу 14	≤ 10 мкА
по выводам 16, 19	≤ 100 мкА
по выводу 17	≤ -2 мА
Выходной ток высокого уровня	≤ 100 мкА
Ток утечки на выходе	≤ 250 мкА
Потребляемая мощность	55 мВт
Цикл преобразования	22 мс
Время заряда конденсатора	11 мс

KA1808ХК1

Микросхема представляет собой устройство автоматического управления экспозицией (с автоспуском). Содержит 267 интегральных элементов. Корпус типа 4117.22-3.

Назначение выводов: 1 — вход блока выбора режима «индикация — выдержка»; 2 — выход подключения внешних фоторе-

зистора и делителя напряжения; 3 — вход коррекции времени экспонирования; 4 — вход подключения внешней RC-цепи; 5 — выход блока обработки «выдержка»; 6 — вход блока управления режимом «автоспуск»; 7 — вход коррекции обработки времени «автоспуск»; 8 — вход коррекции длительности импульса для электромагнита «автоспуск»; 9 — выход блока формирования импульса «автоспуск»; 10 — общий; 11 — выход блока индикации режима «автоспуск»; 12 — вход подключения внешнего конденсатора для формирования импульсов; 13 — вход коррекции блока контроля источника питания; 14 — вход подключения конденсатора для формирователя импульсов; 15 — выход блока индикации режима «автоспуск»; 16 — выход блока индикации «освещенность ниже нормы»; 17 — вход подключения внешнего делителя напряжения блока; 18 — вход коррекции блока; 19 — выход блока индикации «освещенность выше нормы»; 20 — вход подключения внешнего делителя напряжения блока; 21 — вход коррекции блока; 22 — напряжение питания.

1	MO	XK	Ω R1, R2	2
21	K1		Ω VR4	19
20	R3, R4			
18	K2		Ω VR3	18
17	R2, R3			
4	R1, C1		Ω L1	5
3	RTB			
6	ST		Ω	
7	RTA		VR2	15
8	RTS		Ω	
12	C2		VR1	11
14			Ω L2	9
13	KU			

Условное графическое обозначение KA1809XK1

Электрические параметры

Номинальное напряжение питания 2,4 В (+40%, -20%)

Выходное напряжение низкого уровня:

по выводу 2 $\leq 0,4$ В

по выводам 5, 19 $\leq 0,6$ В

Выходное напряжение высокого уровня 3...6 В

Входное напряжение низкого уровня $\leq 0,5$ В

Входное напряжение высокого уровня 0,6...1 В

Ток потребления ≤ 20 мА

Выходной ток низкого уровня:

по выводу 4 $\leq |-0,01|$ мА

по выводу 7 $\leq |-0,1|$ мА

Выходной ток высокого уровня:

по выводу 2 ≤ 1 мкА

по выводам 5, 9, 11, 15, 16, 19 ≤ 50 мкА

по выводу 4 $\leq |-100|$ мкА
 по выводу 7 $\leq |-10|$ мкА

Входной ток низкого уровня:

по выводам 1, 6, 8 $\leq |-2|$ мА
 по выводам 3, 13, 18, 21 $\leq |-0,1|$ мА
 по выводу 4 $\leq |-0,01|$ мА
 по выводам 7, 17, 20 $\leq |-0,1|$ мА
 по выводам 12, 14 $\leq |-0,5|$ мА
 по выводу 1 $\geq |-50|$ мкА

Входной ток высокого уровня:

по выводам 1, 6 ≤ 2 мА
 по выводам 12, 14 ≤ 200 мкА
 по выводам 3, 4, 7, 13, 17, 18, 20, 21 $\leq 0,1$ мА

Выходной пробивной ток:

по выводу 2 ≤ 10 мкА
 по выводам 5, 9, 11, 15, 16, 19 ≤ 250 мкА

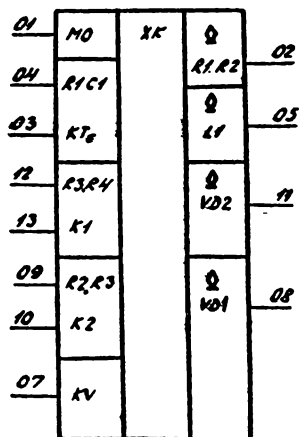
Входной пробивной ток:

по выводу 1 ≤ 10 мА
 по выводам 6, 12, 14 $\leq 0,5$ мА
 по выводам 3, 4, 7, 13, 17, 18, 20, 21 ≤ 1 мкА

КА1808ХК2

Микросхема представляет собой устройство автоматического управления экспозицией (без автоспуска). Содержит 139 интегральных элементов. Корпус типа 4105.14-4.

Назначение выводов: 1 — вход блока выбора режима «индикация — выдержка»; 2 — выход подключения внешних фоторезистора и делителя напряжения; 3 — вход коррекции времени экспонирования; 4 — вход подключения внешней RC-цепи; 5 — выход блока отработки «выдержка»; 6 — общий; 7 — вход коррекции блока контроля источника питания; 8 — выход блока индикации «освещенность ниже нормы»; 9 — вход подключения внешнего делителя напряжения блока DN2; 10 — вход коррекции блока; 11 — выход блока индикации «освещенность выше нормы»; 12 — вход подключения внешнего делителя напряжения



Условное графическое обозначение КА1808ХК2

блока DN1; 13 — вход коррекции блока DN1; 14 — напряжение питания.

Электрические параметры

Номинальное напряжение питания 2,4 В(+40%, -20%)

Выходное напряжение низкого уровня:

по выводу 2 $\leq 0,4$ В

по выводу 5 $\leq 0,6$ В

Выходное напряжение высокого уровня 3...6 В

Ток потребления ≤ 10 мА

Выходной ток низкого уровня по выводу 4 $\leq |-0,01|$ мА

Выходной ток высокого уровня:

по выводу 2 ≤ 1 мкА

по выводам 5, 8, 11 ≤ 50 мкА

по выводу 4 $\leq |-100|$ мкА

Входной ток низкого уровня:

по выводу 1 $\leq |-2|$ мА

по выводам 3, 7, 9, 10, 12, 13 $\leq |-0,1|$ мкА

по выводу 4 $\leq |-0,01|$ мкА

Входной ток высокого уровня:

по выводу 1 ≤ 2 мкА

по выводам 3, 4, 7, 9, 10, 12, 13 $\leq 0,1$ мА

Входной пробивной ток:

по выводу 1 ≤ 10 мА

по выводам 3, 4, 7, 9, 10, 12, 13 ≤ 1 мкА

Выходной пробивной ток:

по выводу 2 ≤ 10 мкА

по выводам 5, 8, 11 ≤ 250 мкА

Серии К1809, КМ1809

В состав серий К1809, КМ1809, изготовленных по нМОП технологии, входят типы:

К1809ВВ1 — устройство ввода/вывода;

К1809ВВ2 — системный адаптер последовательного канала;

К1809ВВ3 — вдвоенный контроллер последовательного канала с таймером;

К1809ВГ1 — контроллер магнитофона;

К1809ВГ2 — контроллер магнитофона;

К1809ВГ3 — 16-разрядный дисплейный контроллер (телевизора);

К1809ВГ4 — графический дисплейный контроллер;

КМ1809ВГ5 — многопротокольный связной контроллер;

КМ1809ВГ6 — контроллер электронно-лучевой трубки;

КМ1809ВГ7 — контроллер накопителя магнитных дисков;

КМ1809ВИ1 — пятиканальный программируемый таймер;

К1809РЕ1 — постоянное запоминающее устройство емкостью 64 кбит (4 к × 16).

К1809РУ1 — статическое оперативное запоминающее устройство емкостью 10 кбит (1 к × 16).

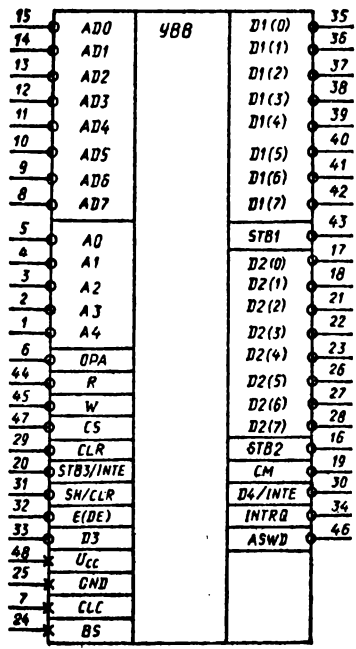
К1809ВВ1

Микросхема представляет собой устройство ввода/вывода (многоцелевая БИС). В состав ИС входят каналные регистры *А*, *С*, *Д*, имеющие непосредственную связь с внешними шинами данных и образующие каналы ввода/вывода; служебные регистры *Б*, *У*, *Р*, обеспечивающие каналным регистрам необходимые режимы работы; векторный регистр *В*; внешние двунаправленные 8-разрядные шины данных *D1*, *D2* и однонаправленные одноразрядные шины *D3*, *D4* для информационной связи каналных регистров с объектом; интерфейсная шина адреса/данных *AD* для обмена информацией с микропроцессором; входы и выходы для управляющих сигналов; вспомогательные схе-

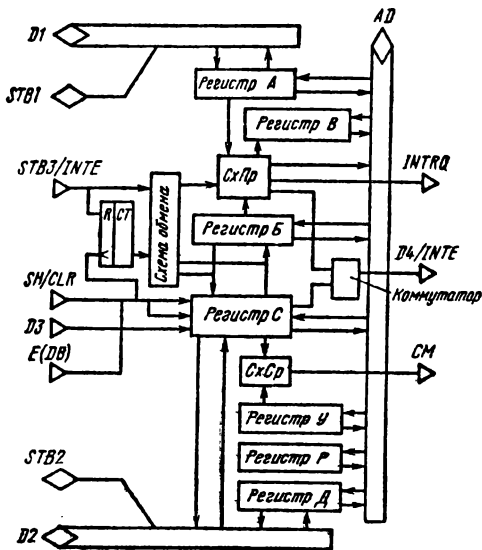
мы для обеспечения функционирования схемы. Для обмена информацией с микропроцессором ИС подключается к магистральной стандартного межмодульного интерфейса. Микросхема имеет 8-разрядную структуру для подключения к правому (младшему) байту разрядной сетки микропроцессора. Вспомогательный счетчик *СТ* предназначен для отсчета восьми сдвигов информации в регистре *С* и формирования импульса переписи кода из регистра *С* в регистр *Б* или наоборот. Регистр *Б* может использоваться как регистр маски вместе со схемой прерываний *СхПр*, если регистр *А* служит регистром прерываний, и как буферный регистр обмена с регистром *С*, если последний служит преобразователем параллельного кода в последовательный или последовательного кода в параллельный. Регистр *Р* является регистром режимов и обеспечивает программное изменение внутренней конфигурации. Регистр *У* используется как регистр установки, которая с помощью схемы сравнения *СхСр* непрерывно сравнивается с содержанием регистра *С*.

Содержит 4227 интегральных элементов. Корпус типа 4134.48-2, масса не более 5,5 г.

Назначение выводов: 1...5 — входы адреса, разряды 4...0; 6 — вход «синхронизация обмена»; 7 — вход «тактовые импульсы»; 8...15 — входы/выходы «данных», разряды 7...0; 16 — вход/выход «строб шины *B2*»; 17 — вход/выход шины *B2*, разряд 0; 18 — вход/выход шины *B2*, разряд 1; 19 — выход «состояние сравнения»; 20 — вход «строб буфера/разрешение прерывания»; 21 — вход/выход шины *D2*, разряд 2; 22 — вход/выход шины *D2*, разряд 3; 23 — вход/выход шины *D2*, разряд 4; 24 — подложка; 25 — общий; 26 — вход/выход шины *D2*, разряд 5; 27 — вход/выход шины *D2*, разряд 6; 28 — вход/выход шины *D2*, разряд 7; 29 — вход сигнала «начальная установка»; 30 — выход последовательного канала, выход «разрешение прерывания»;



Условное графическое обозначение K1809BB1



Структурная схема К1809BB1

31 — вход «синхронизация последовательного канала»;
 32 — вход «разрешение последовательного канала»;
 33 — вход последовательного канала;
 34 — выход «запрос на прерывание»;
 35...42 — входы/выходы шины D1, разряды 0...7;
 43 — вход/выход «строб шины D1»;
 44 — вход «считывание»;
 45 — вход «запись»;
 46 — выход «ответ»;
 47 — вход «выборка микросхемы»;
 48 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Напряжение низкого уровня сигнала выходной информации	≤ 0,5 В
Напряжение высокого уровня сигнала выходной информации	≥ 2,4 В
Ток потребления	≤ 150 мА
Выходной ток в состоянии «выключено»	≤ 20 мкА

Предельно допустимые режимы эксплуатации

Напряжение низкого уровня сигнала запуска	0...0,8 В
Напряжение высокого уровня сигнала запуска	2...5,25 В
Максимальный выходной ток низкого уровня	3,2 мА
Максимальный выходной ток высокого уровня	0,08 мА
Период следования импульсов сигнала запуска	190...5000 нс
Максимальная емкость нагрузки	50 пФ
Максимальное время фронта нарастания (спада) сигнала тактового импульса	10 нс
Температура окружающей среды	-10...+70° С

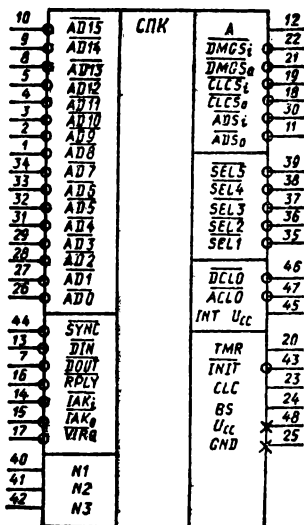
К1809ВВ2

Микросхема представляет собой системный адаптер синхронного последовательного канала и предназначена для организации последовательного канала ввода/вывода и расширения функциональных возможностей процессорных систем. Последовательный канал имеет 3 линии: 16-разрядную шину данных, шину синхронизации и шину арбитра, замкнутую в кольцо. ИС содержит блок последовательного интерфейса; блок параллельного интерфейса; схему запуска процессора после включения питания. В блок последовательного интерфейса входят схема управления последовательным каналом; регистр состояния канала (РСК); регистр последовательного канала (РПК); регистр синхроимпульсов (РСИ); счетчик номера последовательного канала (Сч.Н); счетчик синхроимпульсов (Сч.С); схема присвоения номера; схема арбитра последовательного канала; триггер начала диалога (ТНД); триггер режима синхронизации (ТА1); схемы формирователей импульсов (Ф); схемы сравнения (СхСр).

В блок параллельного интерфейса входят схема параллельного пассивного интерфейса; схема векторного прерывания; системный регистр платы (СРП); дешифратор последовательного канала (ДШПК); буферный регистр адреса (РА); дешифратор внешних устройств (ДШВУ).

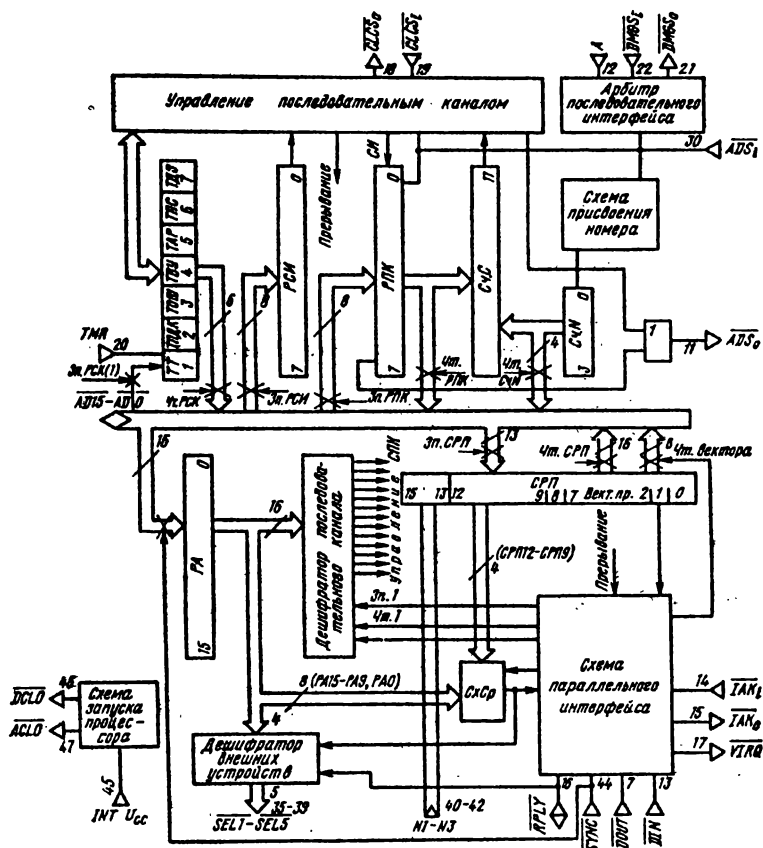
Содержит 2633 интегральных элемента. Корпус типа 413.48-3, масса не более 3 г.

Назначение выводов: 1...5 — входы/выходы «адрес — данные», разряды 8...12; 6 — свободный; 7 — вход «запись данных»; 8...10 — входы/выходы «адрес — данные», разряды 13...15; 11 — выход «шина данных последовательного канала»; 12 — вход «арбитр последовательного канала»; 13 — вход «чтение данных»; 14 — вход «разрешение прерывания»; 15 — выход «разрешение прерывания»; 16 — вход/выход «ответ устройства»; 17 — выход «запрос на векторное прерывание»; 18 — выход «синхроимпульс последовательного канала»; 19 — вход



Условное графическое обозначение К1809ВВ2

«синхроимпульс последовательного канала»; 20 — вход «таймер последовательного канала»; 21 — выход «предоставление последовательного канала»; 22 — вход «предоставление последовательного канала»; 23 — вход «сигнал запуска»; 24 — подложка; 25 — общая шина; 26...29 — входы/выходы «адрес — данные», разряды 0...3; 30 — вход «шина данных последовательного канала»; 31...34 — входы/выходы «адрес — данные», разряды 4...7; 35...39 — выходы 1...5 дешифратора ввода/вывода; 40...42 — входы 1...3 настройки; 43 — вход «начальный сброс»; 44 — вход «синхронизация обмена»; 45 — вход «включение питания»; 46 — выход «авария источника питания»; 47 — выход «авария сетевого питания»; 48 — напряжение питания.



Структурная схема К1809ВВ2

Электрические параметры

Номинальное напряжение питания	$5 \text{ В} \pm 5\%$
Входное напряжение низкого уровня	$\leq 0,8 \text{ В}$
Входное напряжение высокого уровня	$\geq 2 \text{ В}$
Напряжение сигнала запуска низкого уровня	$\leq 3,2 \text{ В}$
Напряжение сигнала запуска высокого уровня	$\geq 2 \text{ В}$
Выходное напряжение низкого уровня	$\leq 0,4 \text{ В}$
Выходное напряжение высокого уровня	$\geq 2,4 \text{ В}$
Ток нагрузки при низком уровне выходного напряжения:	
по выводам 1...5, 8...10, 16, 17, 26...29, 31...34	$\leq 3,2 \text{ мА}$
по выводам 11, 15, 21, 35...39, 46, 47	$\leq 1,6 \text{ мА}$
Потребляемая мощность	$\leq 0,5 \text{ Вт}$
Емкость нагрузки:	
по выводам 1...5, 8...10, 16, 17, 26...29, 31...34	100 пФ
по выводам 11, 15, 21, 35...39, 46, 47	$\leq 50 \text{ пФ}$

Предельно допустимые режимы эксплуатации

Напряжение низкого уровня сигнала допуска	0...0,8 В
Напряжение высокого уровня сигнала запуска	2...5,25 В
Входное напряжение	0...7 В
Период следования импульсов сигнала запуска	190...5000 нс
Максимальный ток нагрузки:	
при низком уровне выходного напряжения	3,2 мА
при высоком уровне выходного напряжения	0,08 мА
Максимальная емкость нагрузки	100 пФ
Температура окружающей среды	-10...+70° С

КМ1809ВВ3

Микросхема представляет собой контроллер сдвоенного последовательного интерфейса с встроенным таймером и предназначена для высококачественных дисплейных контроллеров, АРМ, САПР. Корпус 2123.40-1.

Назначение выводов: 1, 3, 5, 6 — входы адреса, разряды 0...3; 2, 4, 7 — входы шины, разряды 3, 1, 0; 8 — вход записи; 9 — вход считывания; 10 — вход последовательных данных приемника канала; 11 — вход последовательных данных передатчика канала В; 12...15 — выходы шины 1, разряды 1, 3, 4, 6; 16...19, 22...25 — входы/выходы шины данных, разряды 1, 3, 5, 7, 6, 4, 2, 0; 20 — общий; 21 — выход запроса прерывания; 26, 28, 29 — выходы шины 1, разряды 5, 2, 0; 30 — выход последо-

		RCTF	◇		
35	CS			DB00	25
1	A0			DB01	16
3	A1			DB02	24
5	A2			DB03	17
6	A3			DB04	23
8	WR			DB05	18
9	RW			DB06	22
				DB07	19
7	B2.0		B1.0		29
4	B2.1		B1.1		12
36	B2.2		B1.2		28
2	B2.3		B1.3	◇	13
39	B2.4		B1.4		14
38	B2.5		B1.5		26
37	B2.6		B1.6		15
31	DRCa		DTFa		30
10	DRCb		DTFb		11
32	G1 1/C		RQINR	◇	21
34	SR		G20		33
			5V		40
			0V		20

Условное графическое обозначение КМ1809ВВ3

вательных данных передатчика канала А; 31 — вход последовательных данных приемника канала А; 32 — вход кварца 1 или генератора тактовых импульсов; 33 — выход кварца 2; 34 — вход «сброс»; 35 — вход выбора кристалла; 36...39 — входы шины 2, разряды 2, 6, 5, 4; 40 — напряжение питания.

Электрические параметры

Номинальное напряжение питания 5 В ±5%
 Выходное напряжение низкого уровня ≤ 0,4 В
 Выходное напряжение высокого уровня ≥ 2,4 В
 Ток потребления ≤ 190 мА
 Входной ток низкого уровня ≤ 5 мА
 Выходной ток низкого уровня ≤ 10 мА
 Емкость входов ≤ 10 пФ

Предельно допустимые режимы эксплуатации

Выходной ток низкого уровня ≤ 2,4 мА
 Выходной ток высокого уровня ≤ 0,4 мА
 Время фронта спада входных сигналов ≤ 20 нс
 Частота следования запуска 2 .. 4 МГц
 Емкость нагрузки на выводе 21 ≤ 50 пФ

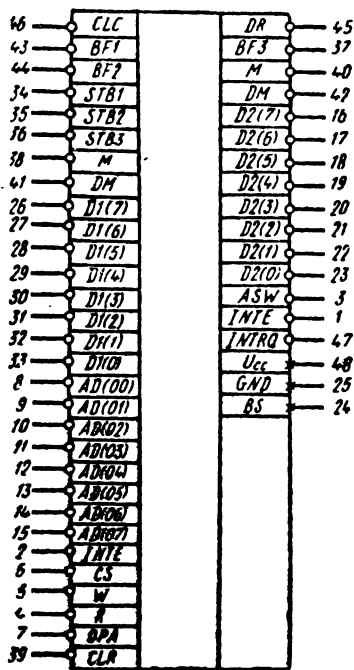
К1809ВГ1

Микросхема представляет собой системный контроллер магнитофона. Имеет 1 параллельный 8-разрядный канал ввода/вывода; 1 последовательный асинхронный 8-разрядный канал ввода/вывода; один 4-разрядный регистр режим — модулятор, демодулятор.

Содержит 3895 интегральных элементов. Корпус типа 413.48-3, масса не более 3 г.

Назначение выводов: 1 — выход «разрешение прерывания»;

2 — вход «разрешение прерывания»; 3 — выход «ответ»; 4 — вход «чтение»; 5 — вход «запись»; 6 — «выбор микросхемы»; 7 — вход «обмен»; 8...15 — входы/выходы «адрес — данные», разряды 0...7; 16...23 — выходы цифровые 7...0; 24 — подложка; 25 — общая шина; 26...33 — входы цифровые 7...0; 34...36 — входы стробирующие 1...3; 37 — выход «опорная частота 3»; 38 — вход «модулированный»; 39 — вход «установка»; 40 — выход «модулированный»; 41 — вход «немодулированный»; 42 — выход «немодулированный»; 43 — вход «опорная частота 1»; 44 — вход «опорная частота 2»; 45 — выход «включение двигателя»; 46 — вход «тактовый импульс»; 47 — выход «запрос прерывания»; 48 — напряжение питания.



Условное графическое обозначение K1809BG1

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Напряжение низкого уровня сигнала выходной информации	≤ 0,4 В
Напряжение высокого уровня сигнала выходной информации	≥ 2,4 В
Ток потребления при $U_{п} = 5,5$ В	≤ 80 мА
Ток утечки питания	≤ 100 мкА
Ток утечки на входах, выходах, входах/выходах	≤ 20 мкА
Потребляемая мощность	≤ 60 мВт

Предельно допустимые режимы эксплуатации

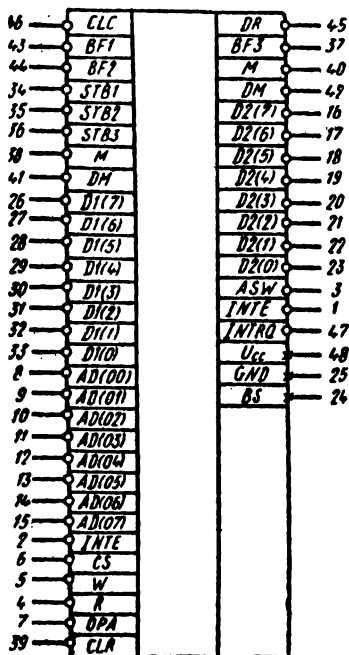
Напряжение низкого уровня сигнала запуска	0...0,8 В
Напряжение высокого уровня сигнала запуска	2...5,5 В
Напряжение низкого уровня сигнала входной информации	0...0,8 В

- Напряжение высокого уровня сигнала входной информации 2...7 В
- Максимальный ток нагрузки:
- при низком уровне выходного напряжения 3,2 мА
 - при низком уровне выходного напряжения 0,08 мА
- Период следования импульсов сигнала запуска ... 190...5000 нс
- Максимальная емкость нагрузки 200 пФ
- Температура окружающей среды -10...+55° С

К1809ВГ2

Микросхема представляет собой контроллер магнитофона. Содержит 3895 интегральных элементов. Корпус 244.48-11.

Назначение выводов: 1 —



выход «разрешение прерывания»; 2 — вход «разрешение прерывания»; 3 — выход «ответ»; 4 — вход «чтение»; 5 — вход «запись»; 6 — вход «выборка микросхемы»; 7 — вход «обмен»; 8...15 — входы/выходы «адреса данных», разряды 0...7; 16...23 — выходы цифровые, разряды 7...0; 24 — подложка; 25 — общая шина; 26...33 — входы цифровые, разряды 7...0; 34...36 — входы стробирующие 1...3; 37 — выход «опорная частота 3»; 38 — вход модулированный; 39 — вход «установка»; 40 — выход модулированный; 41 — вход немодулированный; 42 — выход немодулированный; 43 — вход «опорная частота 1»; 44 — вход «опорная частота 2»; 45 — выход «включение двигателя»; 46 — вход «тактовый импульс»; 47 — выход «запрос прерывания»; 48 — напряжение питания.

Условное графическое обозначение К1809ВГ2

Электрические параметры

- Номинальное напряжение питания 5 В ±5%
- Выходное напряжение низкого уровня ≤0,4 В

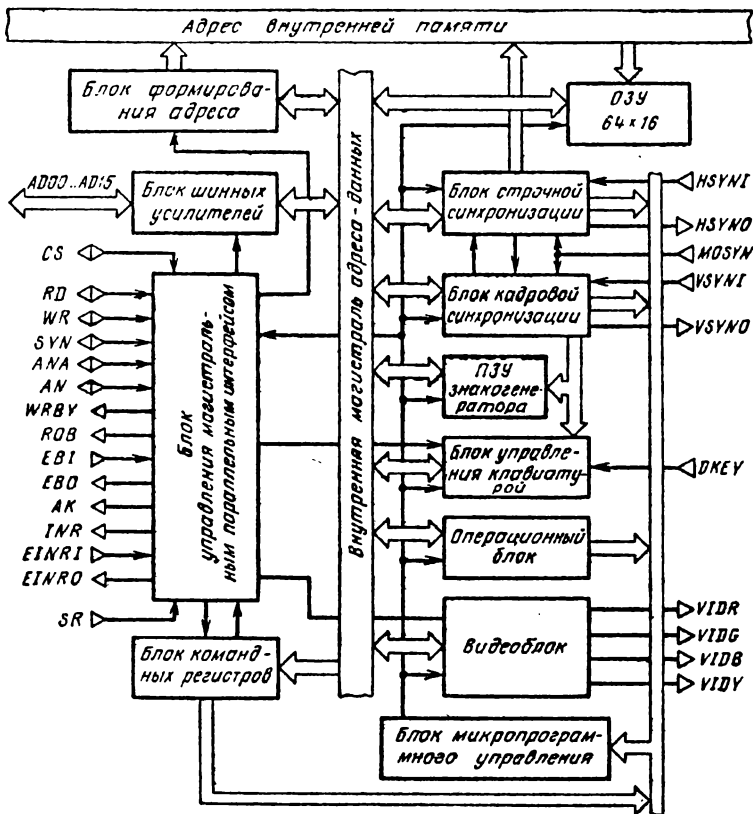
Выходное напряжение высокого уровня	$\geq 2,4$ В
Ток потребления при $U_n = 5,25$ В	≤ 120 мА
Ток утечки питания при $U_n = 5, 25$ В	≤ 100 мкА
Ток утечки на входах, выходах, входах — выходах .	≤ 20 мкА
Потребляемая мощность	≤ 60 мВт
Период следования импульсов запуска	≥ 190 нс

К1809ВГ3

Микросхема представляет собой 16-разрядный дисплейный контроллер и предназначена для преобразования информации в памяти отображения в видеосигналы управления телевизионным монитором, для создания устройств отображения на ЭЛТ, воспроизведения алфавитно-цифровой и графической информации на экране монохромного и цветного мониторов, ввода данных с клавиатуры, содержащей до 256 клавиш, и формирования телеигрового изображения с возможностью перемещения графических блоков. Относится к дисплейным контроллерам первого поколения (как и КР580ВГ75, КМ1809ВГ6) и решает задачу генерации изображения на экране электронно-лучевой трубки (ЭЛТ) на основе данных кадрового буфера памяти отображения; формирование данных в кадровом буфере выполняется микропроцессором общего назначения.

Перекрывая весь тракт формирования изображения от общей шины до видеосигналов, ИС заменяет несколько БИС серии КР580 (КР580ВГ75, КР580ВН59, КР580ВТ57), микросхемы ПЗУ знакогенератора, схемы управления атрибутами символов. Состоит из трех блоков: контроллеров отображения, канала и клавиатуры. Имеет 4 основных режима отображения: алфавитно-цифровой (символьный), графический, совмещенный (алфавитно-цифровой и графический), слайдовый (для программирования компьютерных игр). Режимы переключаются программно через регистр управления. ИС может использоваться для конструирования алфавитно-цифровых и графических терминалов, реализации функций отображения и ввода с клавиатуры персональных компьютеров, создания специализированных игровых (шахматных) автоматов; обеспечивает формирование видеосигналов по четырем каналам (R, G, B, Y), содержащим сигналы гашения и подсвета, а также отдельных или совмещенных сигналов строчной и кадровой синхронизации для работы со стандартными телевизионными мониторами. При использовании ИС требуется разработка специального программного обеспечения.

Корпус типа 4134.48-2, масса не более 5,5 г.



Структурная схема К1809ВГЗ

Назначение выводов: 1 — вход/выход «чтение данных»; 2 — вход/выход «запись данных»; 3 — вход/выход «синхронизация обмена»; 4 — вход/выход «ответ по адресу»; 5 — выход «управление магистралью»; 6 — вход «выбор кристалла»; 7...23 — вход/выход «адрес — данные», разряды 15...0; 24 — подложка; 25 — напряжение питания; 26 — вход «установка»; 27 — вход «тактовый импульс»; 28 — выход «видеосигнал дополнительный»; 29 — выход «видеосигнал «синий»»; 30 — выход «видеосигнал «зеленый»»; 31 — выход «видеосигнал «красный»»; 32 — выход «кадровая (вертикальная) синхронизация»; 33 — вход «кадровая (вертикальная) синхронизация»; 34 — выход «строчная (горизонтальная) синхронизация»; 35 — общая шина; 36 — вход «строчная (горизонтальная) синхронизация»; 37 — вход «режим

синхронизации»; 38 — вход «данные с клавиатуры»; 39 — выход «признак записи байта»; 40 — вход «разрешение на захват магистрали»; 41 — выход «подтверждение запроса магистрали»; 42 — выход «запрос магистрали»; 43 — выход «запрос на прерывание»; 44 — выход «разрешение на захват магистрали»; 45 — вход «разрешение прерывания»; 46 — выход «разрешение прерывания»; 47 — вход/выход «ответ устройства» 48 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 260 мА
Ток утечки на входах, выходах, входах/выходах	≤ 20 мкА
Выходной ток в состоянии «выключено»	≤ 20 мкА
Тактовая частота	5 МГц

Предельно допустимые режимы эксплуатации

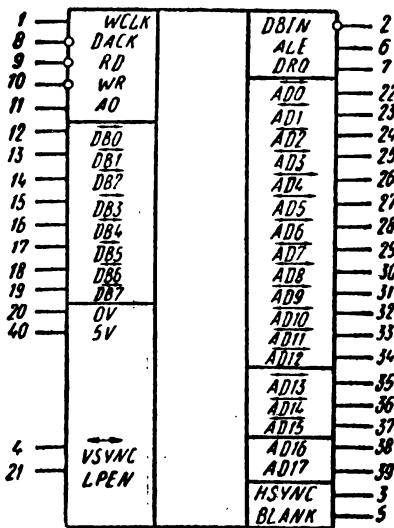
Напряжение низкого уровня сигнала запуска	0...0,8 В
Напряжение высокого уровня сигнала запуска	2...5,25 В
Максимальный выходной ток низкого уровня:	
по выводам 28...32, 34	1,6 мА
по выводам 1...5, 7...11, 13...23, 39, 41...44, 46	3,2 мА
Максимальный выходной ток высокого уровня	0,08 мА
Максимальная емкость нагрузки:	
по выводам 28...32, 34	50 пФ
по выводам 1...5, 7...11, 13...23, 39, 41...44, 46	100 пФ
Период следования импульсов сигнала допуска	190...5000 нс
Температура окружающей среды	-10...+70° С

K1809ВГ4

Микросхема представляет собой графический дисплейный контроллер. Относится ко второму поколению дисплейных контроллеров; содержит 2 основных блока: рисующий (или графический) процессор и дисплейный процессор, воспроизводящий изображение на экране. Такие контроллеры имеют развитую систему команд, программируемые форматы изображения, позволяют строить мощные терминальные системы для отображения алфавитно-цифровой и графической информации. Представляет собой интеллектуальный периферийный микропроцессор. Располагается между памятью отображения и центральным

процессором и выполняет функции генерации растровых изображений и управления памятью отображения объемом до 512 кбайт. Может использоваться в символьном, графическом и смешанном режимах. В символьном режиме слово памяти отображения содержит

код алфавитно-цифрового символа и атрибуты. Возможно отображение до 100 строк по 256 символов, каждая строка содержит до 32 строк телевизионной развертки. При использовании стандартного формата 80 × 24 символов память отображения позволяет хранить 34 текстовых кадра; обеспечивается управление перемещением и атрибутами курсора. Изображение на экране можно запрограммировать в виде независимых областей — полос (до четырех), определяемых стартовым адресом памяти отображения и числом строк. В графическом режиме может



Условное графическое обозначение
К1809ВГ4

иметь разрешение 2048 × 2048 элементов отображения монохромного изображения. При разрешении 1024 × 1024 ИС обеспечивает изображение в 16 цветах с кодированием четырьмя битами. В смешанном режиме формируется от одной до четырех областей изображения.

Рисующий процессор обеспечивает аппаратную рисовку линий, дуг, прямоугольников, графических символов. ИС имеет 18 команд для управления изображением, экраном, вычерчиванием, прямым доступом к памяти и чтением данных. Память отображения изолирована от центрального процессора; ИС освобождает его от создания графических образов. Микропроцессор формирует последовательность команд для контроллера и запись их в буферное ЗУ контроллера. ИС обеспечивает гибкое управление форматами изображения, типом развертки, аппаратное увеличение изображения с коэффициентом до 16, панорамирование изображения, выдает независимые сигналы горизонтальной и вертикальной синхронизации. Скорость вычерчивания графических образов составляет более 800 нс на элемент изображения.

ИС считывает данные из памяти отображения, положение курсора и адрес светового пера. При наличии контроллера прямого доступа к памяти (ПДП) он управляет ПДП отображения со стороны микропроцессора терминальной системы (скорость передачи данных 1,25 млн. байт/с).

Предназначена для создания дисплейных контроллеров цветных и черно-белых растровых графических терминалов.

Корпус типа 2123.40-6, масса не более 6 г.

Назначение выводов: 1 — вход «тактовые синхроимпульсы»; 2 — выход «строб чтения данных»; 3 — выход горизонтальная синхронизация»; 4 — вход/выход вертикальная синхронизация»; 5 — выход «чтение видеосигнала»; 6 — выход «разрешение адреса строки»; 7 — выход «запрос прямого доступа к памяти»; 8 — вход «подтверждение запроса прямого доступа к памяти»; 9 — вход «чтение данных»; 10 — вход «запись данных»; 11 — вход адреса регистра «микропроцессорного интерфейса»; 12...19 — входы/выходы «шина данных», разряды 0...7; 20 — общая шина; 21 — вход «световое перо»; 22...30 — входы/выходы «адрес-данные», 0...8 разряды видеопамати; 31...34 — входы/выходы «адрес-данные», 9...12 разряды видеопамати; 35...37 — графический и смешенные режимы: вход/выход «адрес-данные», 13...15 разряды видеопамати; символный режим: выход 0...2 разрядов счетчика строк; 38 — графический режим: выход «адрес 16 разряд»; символный режим: 3 разряд счетчика строк; смешенный режим: атрибут мигания и установка счетчика; 39 — графический режим: выход «адрес 17 разряд»; символный режим: выход курсора; смешанный режим: флаг режима отображения и курсора; 40 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 250 мА
Ток утечки выводов	≤ 25 мкА

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение низкого уровня	0...0,8 В
Входное напряжение высокого уровня	2,2...5,25 В
Значение статического потенциала	≤ 100 В
Напряжение низкого уровня сигнала тактового импульса	0...0,6 В

Напряжение высокого уровня сигнала тактового импульса	3,5...5,25 В
Ток нагрузки при низком уровне сигнала	0...2,2 мА
Ток нагрузки при высоком уровне сигнала	0...0,4 мА
Период следования тактовых импульсов	250...2000 нс
Длительность импульсов запуска	0,5 нс
Длительность фронта и спада тактовых импульсов	1...20 нс
Емкость нагрузки	0...50 пФ
Температура окружающей среды	0...+70° С

KM1809BG5

Микросхема представляет собой многопротокольный связной контроллер (последовательный многофункциональный контроллер) и предназначена для приема и передачи последовательных синхронных данных в микропроцессорных системах, в составе микро-ЭВМ и других средств вычислительной техники.

Корпус типа 2123.40-6, масса не более 5 г.

Назначение выводов: 1 — вход «выбор микросхемы»; 2 — вход «синхронизация приемника» 3 — вход «входные данные приемника»; 4 — выход «синхронизация флаг»; 5 — выход «готовность приемника»; 6 — выход «готовность данных приемника»; 7 — выход «состояние приемника»; 8 — вход «разрешение приемника»; 9 — общий; 10...17 — входы/выходы «данные», разряды 8...15; 18 — вход «чтение — запись»; 19 — вход «адрес 2»; 20 — вход «адрес 1»; 21 — вход «адрес 0»; 22 — вход «байт»; 23 — вход «синхронизация шины данных»; 24...31 — входы/выходы «данные», разряды 7...0; 32 — напряжение питания; 33 — вход «сброс»; 34 — выход «готовность передатчика»; 35 — выход «запрос данных передатчика»; 36 — выход «ошибка передатчика»; 37 — вход «разрешение передатчика»; 38 — выход «выходные данные передатчика»; 39 — вход «синхронизация передатчика»; 40 — вход «режим контроля».

33	SR	IOS	← 8D	10
1	CP		8	11
19	A2		9	12
20	A1		10	13
21	A0		11	14
22	BY		12	15
18	PD/WR		13	16
23	SYNDB		14	17
2	SYNRC		15	24
3	IDRC		7	25
8	ERC	6	26	
40	MOCH	5	27	
39	SYNTF ETF	4	28	
37		3	29	
32	5V 0V	2	30	
9		1	31	
		0	32	
		SYN/FL	4	34
		RARC	5	35
		RADRC	6	36
	SARC	7	37	
	ODTF	34	38	
	RQDTF	35		
	RATF	36		
	ERTF	38		

Условное графическое обозначение KM1809BG5

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня при $I_{\text{ВЫХ}}^0 = 1,6 \text{ мА}$	≤ 0,4 В
Выходное напряжение высокого уровня при $I_{\text{ВЫХ}}^1 = 0,1 \text{ мА}$	≥ 2,4 В
Ток потребления	≤ 150 мА
Ток утечки на входе	≤ ±10 мкА
Ток утечки на выходе	≤ ±20 мкА
Мощность потребления	≤ 0,9 Вт
Время задержки распространения истинных выходных данных <i>D15...D0</i> относительно переднего фронта сигнала <i>SYNDB</i>	≤ 170 нс
Время задержки восстановления после считывания выходных данных <i>D15...D0</i> относительно заднего фронта сигнала <i>SYNDB</i>	≤ 150 нс
Время задержки распространения выходных последовательных данных <i>ODTF</i> относительно переднего фронта частоты передатчика <i>SYNTF</i>	≤ 250 нс

Предельно допустимые режимы эксплуатации

Напряжение на выходах в закрытом состоянии	0...5,25 В
Выходной ток низкого уровня	≤ 1,6 мА
Выходной ток высокого уровня	≤ 0,1 мА
Длительность фронтов входных сигналов	≤ 10 нс
Емкость нагрузки	≤ 100 пФ
Входная частота <i>SYNTF</i> и <i>SYNRC</i>	0...2 МГц

КМ1809ВГ6

Микросхема представляет собой контроллер электронно-лучевой трубки (КЭЛТ) и предназначена для организации интерфейса микро-ЭВМ к экранным растровым видеомониторам. В отличие от КР580ВГ75 может применяться при конструировании как алфавитно-цифровых, так и графических терминалов. Функции управления клавиатурой, формирования образов в памяти отображения, управление курсором и редактирования должен выполнять терминальный микропроцессор, а контроллер — функции регенерации изображения на экране и управления памятью отображения. Преимущество ИС по сравнению с КР580ВГ75, К1809ВГ3 — наличие двухпортовой архитектуры. Один порт предназначен для подключения к системной магистрали центрального процессора (ЦП), второй — для управления кадровым

2	SR	CO	MA 0	4	
3	LPEN		1	5	
21	C		2	6	
22	WR/RD		3	7	
23	E		4	8	
24	SERG		5	9	
25	CS		6	10	
	D		7	11	
26			7	12	
27			6	13	
28			5		
29			4	DE	18
30			3	MP	19
31		2	RA 4	34	
32	1	3		35	
33	0	2		36	
		1		37	
20	5V	0	38		
	0V	HSYN	39		
1		0V	YSYN	40	

Условное графическое обозначение KM1809BG6

буфером, что позволяет вынести последний из общего поля памяти ЦП. ИС имеет 18 внутренних регистров, программируемых через системную магистраль процессора и обеспечивает плотность символьной информации на экране: 80 × 24, 72 × 64, 132 × 20 символов; управление синхронизацией разверток и их типом (чересстрочная и прогрессивная); аппаратную прокрутку изображения (построчную, постраничную, посимвольную), управление форматом и мерцанием курсора, считывание положения курсора и светового пера.

В ИС входят следующие программируемые блоки: синхронизирующие генераторы по горизонтали и вертикали, счетчик адресов памяти отображения, логическая схема маркера, регистр светового пера и управляющие схемы интерфейса с процессорной шиной данных. ИС синхронизируется от внешнего генератора. Может применяться в алфавитно-цифровых, графических, монохромных и цветных дисплейных системах, но при этом

требуется соответствующая аппаратная поддержка. Керамический корпус типа 2123.40-6, масса не более 5 г.

Назначение выводов: 1 — общая шина; 2 — вход «установка»; 3 — вход «строб светового пера»; 4...17 — выходы «адрес памяти», разряды 0...13; 18 — выход «блокировка видеосигнала»; 19 — выход «маркер»; 20 — напряжение питания; 21 — вход «тактовые импульсы»; 22 — вход «запись/чтение»; 23 — вход «разрешение»; 24 — вход «выборка регистра»; 25 — вход выборка «кристалла»; 26...33 — входы/выходы «шина данных», разряды 7...0; 34...38 — выходы «адрес раstra», разряды 4...0; 39 — выход «горизонтальная (строчная) синхронизация»; 40 — выход «вертикальная (кадровая) синхронизация».

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,55 В
Выходное напряжение высокого уровня	≥ 2,4 В

Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ 2 В
Ток потребления	≤ 130 мА
Ток утечки на входах	≤ 2,5 мкА
Ток утечки на выходах	≤ 10 мкА
Входной ток низкого уровня	≤ 100 мкА
Входной ток высокого уровня (по выводам 26...33)	≤ 205 мкА
Выходной ток в состоянии «выключено»	≤ 10 мкА
Разрядность	8 бит
Объем адресуемой памяти	16 кбайт
Количество символов в строке	256
Время задержки сигнала на входах 4...17, 34...38	≤ 150 нс
Время задержки сигнала на выходах 26...33	≤ 150 нс
Время задержки сигналов дисплея на выходах 18, 19, 39, 40	≤ 290 нс
Емкость выводов (входов, выходов, входа-выхода)	≤ 12,5 пФ

Предельно допустимые режимы эксплуатации

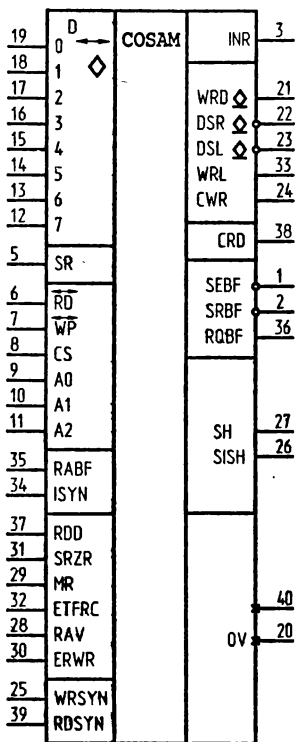
Напряжение питания	4,75...5,25 В
Входное напряжение высокого уровня	2...5,25 В
Входное напряжение низкого уровня	0...0,8 В
Выходной ток низкого уровня	≤ 1,6 мА
Выходной ток высокого уровня:	
по выводам 26...33	≤ 205 мкА
по остальным выводам	≤ 100 мкА
Период следования тактовых импульсов	≥ 400 нс
Длительность тактового импульса	210...230 нс
Время фронта нарастания и фронта спада тактовых импульсов	≤ 20 нс
Время установления сигнала <i>LPEN</i>	≤ 250 нс
Длительность сигнала <i>PE</i>	≥ 110 нс
Емкость нагрузки:	
для выводов 26...33	≤ 130 пФ
для остальных выводов	≤ 30 пФ

КМ1809ВГ7

Микросхема представляет собой контроллер НМД «винчестер» и предназначена для микропроцессорных систем вычислительной техники.

Металлокерамический корпус типа 2123.40-6, масса не более 5 г.

Назначение выводов: 1 — выход «выбор буфера»; 2 — выход «установка буферного счетчика»; 3 — выход «прерывание»;



Условное графическое обозначение KM1809BG7

4 — свободный; 5 — вход «установка»; 6 — вход/выход «считывание»; 7 — вход/выход «запись»; 8 — вход «выборка микросхемы»; 9...11 — входы адреса, разряды 0...2; 12...19 — входы/выходы «данные», разряды 7...0; 20 — общий; 21 — выход «данные записи»; 22 — выход «сдвиг данных вправо»; 23 — выход «сдвиг данных влево»; 24 — выход «строб записи»; 25 — вход «синхронизация записи»; 26 — выход «знак сдвига»; 27 — выход «сдвиг»; 28 — вход «готовность накопителя»; 29 — вход «маркер начала дорожки»; 30 — вход «ошибки записи»; 31 — вход «установка нуля»; 32 — вход «разрешение передачи/приема»; 33 — выход «запись уменьшенным током»; 34 — вход «синхронизация данных»; 35 — вход «готовность буфера»; 36 — выход «запрос секторного буфера»; 37 — вход «данные считывания»; 38 — вход «строб считывания»; 39 — вход «синхронизация считывания»; 40 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 230 мА
Ток утечки на входах	≤ 5 мкА
Ток утечки на выходах	≤ 10 мкА
Выходной ток в состоянии «выключено»	≤ 5 мкА
Потребляемая мощность	1,5 Вт
Емкость выводов	≤ 10 пФ
Емкость входов, выходов и входов/выходов	≤ 20 пФ
Разрядность	8 бит
Количество команд	6

Количество каналов ввода, вывода, ввода/вывода	1/1; 8
Объем передачи данных в последовательном канале	5 Мбит

Предельно допустимые режимы эксплуатации

Входное напряжение высокого уровня:	
на выходах 25, 34, 37, 39	4,6 В... $U_{п}$
на остальных выводах	2 В... $U_{п}$
Входное напряжение низкого уровня:	
на выходах 25, 34, 37, 39	0...0,5 В
на остальных выводах	0...0,8 В
Выходной ток низкого уровня:	
по выводам 21, 22, 23	≤ 4,8 мА
по остальным выводам	≤ 1,6 мА
Выходной ток высокого уровня	
	≤ 0,1 мА
Время фронта и спада нарастания входных сигналов	
	≤ 30 нс
Частота синхронизации	
	0,25...5,25 МГц
Емкость нагрузки	
	≤ 50 пФ
Температура окружающей среды	
	0...+70° С

КМ1809ВИ1

Микросхема представляет собой 5-канальный программируемый таймер и предназначена для работы в микропроцессорных системах в качестве счетного устройства с программируемым режимом работы (число разрядов 16). Корпус типа 2123.40-6, масса не более 5 г.

Назначение выводов: 1 — общий 1; 2...9 — входы/выходы 7...0 разряды адреса данных системной магистрали; 10 — выход резервный; 11 — вход резервный; 12 — вход сигнала «запрос на прямой доступ к памяти»; 13 — вход сигнала «подтверждение прямого доступа к памяти»; 14 — выход сигнала «разрешение на прямой доступ к памяти»; 15 — выход тактового импульса; 16 — вход тактового импульса; 17 — вход сигнала «ответ внешнего устройства»; 18 — выход сигнала «вывод данных»; 19 — выход сигнала «управление запись — байт»; 20 — общий 2; 21 — выход сигнала «синхронизация обмена»; 22 — выход сигнала «ввод данных»; 23 — вход сигнала «адрес принят»; 24 — выход сигнала «разрешение прерывания»; 25 — вход сигнала «авария сетевого питания»; 26 — вход сигнала «авария источника питания»; 27 — выход сигнала «установка внешних устройств»; 28 — выход сигнала «запрос на векторное прерывание»; 29 — вход сигнала

«переход в пультовый режим»; 30 — вход сигнала прерывание от таймера; 31 — выход сигнала «обращение к системной памяти — чтение порта»; 32...39 — входы/выходы адреса данных системной магистрали, разряды 15...8; 40 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,4 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 220 мА
Ток утечки на входах (выходах)	≤ 10 мкА
Выходной ток в состоянии «выключено»	≤ 25 мкА
Потребляемая мощность	1,3 Вт
Частота следования тактовых импульсов	0...7 МГц
Время задержки выходной информации относительно начала импульса «чтение»	≤ 160 нс
Емкость выводов:	
входов	≤ 10 пФ
выходов	≤ 15 пФ
входов/выходов	≤ 20 пФ

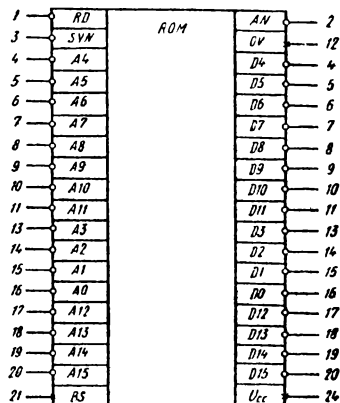
Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение высокого уровня	2...5,25 В
Входное напряжение низкого уровня	0...0,8 В
Напряжение, прикладываемое к выходу закрытой микросхемы	0...5,25 В
Выходной ток низкого уровня	0...5,25 мА
Выходной ток высокого уровня	≤ 3,2 мА
Длительность фронта и спада входных сигналов	≤ 10 нс
Емкость нагрузки	2...100 пФ
Температура окружающей среды	0...+70° С

К1809PE1

Микросхема представляет собой масочное постоянное запоминающее устройство емкостью 64 кбит (4 к × 16). В состав ИС входят следующие узлы: накопитель информации (матрица) с организацией 64 × 64 × 16 бит, в которую при изготовлении заносятся заданные двоичные коды информации в виде 16-разрядных слов; координатные дешифраторы X и Y, осуществляющие выборку любого из 4096 16-разрядных слов по 12-разрядному вход-

ному адресу; блок усилителей считывания; буферные регистры, регистр адреса данных и регистр адреса микросхемы, служащие для запоминания входного адреса на время цикла считывания; формирователь сигнала выборки, разрешающий работу ИС при совпадении трех старших разрядов адреса (A13...A15) с внутренним кодом, «защитым» при изготовлении; формирователь тактовых импульсов, осуществляющий синхронизацию всех узлов и формирующий сигнал «ответ», сопровождающий считываемую информацию. ИС может рабо-



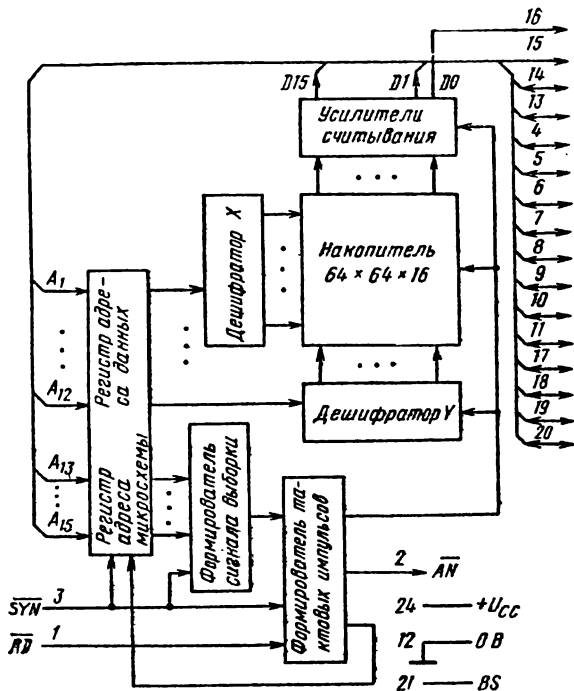
Условное графическое обозначение K1809PE1

тать в режимах хранения и считывания информации. Заказ на прошивку ПЗУ осуществляется согласно техническим условиям на микросхему. Совместима с ТТЛ-схемами. Выход на 3 состояния. Содержит 73 800 интегральных элементов. Металлокерамический корпус типа 2106.24-1, масса не более 6 г.

Назначение выводов: 1 — вход «считывание»; 2 — выход «ответ»; 3 — вход «синхронизация»; 4...9 — входы «адрес», входы/выходы «данные», разряды 4...9; 10 — вход «адрес», вход/выход «данные», разряд 10, блокировка записи; 11 — вход «адрес», вход/выход «данные», разряд 11; 12 — общий; 13...15 — входы «адрес», входы/выходы «данные», разряды 3...1; 16 — вход «признак старшего или младшего байта», вход/выход «данные», разряд 0; 17...20 — входы «адрес», входы/выходы «данные», разряды 12...15; 21 — подложка; 22, 23 — свободные; 24 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ 2 В
Ток потребления	≤ 55 мА
Ток утечки на входах	≤ 10 мкА
Выходной ток в состоянии «выключено»	≤ 20 мкА
Время выборки тактового сигнала	≤ 320 нс



Структурная схема К1809РЕ1

Таблица истинности

\overline{SYN}	\overline{RD}	\overline{AN}	$D0$	$D1...D12$	$D13...D15$	Режим работы
H	H	R_{off}	R_{off}	R_{off}	R_{off}	Хранение
\neg	H	H	X	A_D	A_{MC}	Ввод адреса данных (A_D)
L	L	L	Данные в прямом коде			Считывание

Предельно допустимые режимы эксплуатации

- Ток нагрузки при низком уровне сигнала выходной информации 0...3,2 мА
- Ток нагрузки при высоком уровне сигнала выходной информации 0...0,4 мА
- Максимальная емкость нагрузки 100 пФ
- Температура окружающей среды -10...+70° С

К1809РУ1, К1809РУ1А, К1809РУ1Б

Микросхемы представляют собой статическое оперативное запоминающее устройство с информационной емкостью 16 384 бит (1024×16) у К1809РУ1, 8192 бит (512×16) у К1809РУ1А, 4096 бит (256×16) у К1809РУ1Б.

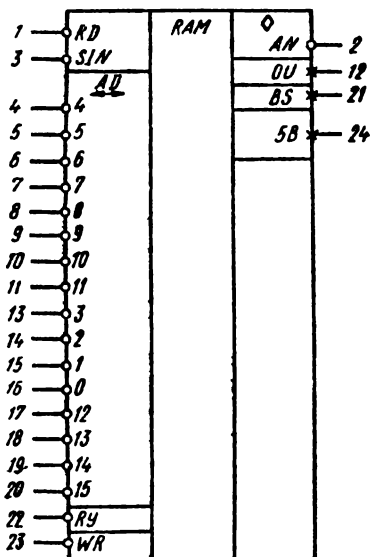
В состав ИС входят следующие узлы: статический накопитель информации с организацией $32 \times 32 \times 16$ бит; координатные дешифраторы X и Y, осуществляющие адресацию к любому из 1024 16-разрядных слов по 10-разрядному адресному

коду; блок усилителей записи и считывания информации; 2 входных буферных регистра, служащие для приема и запоминания на время цикла адреса данных $A1...A10$, адреса микросхемы $A11...A15$; регистр кода информации, в который перед началом работы записываются адрес ИС (разряды $D11...D15$) и служебная информация (разряды $D8...D10$); формирователь сигнала выборки, разрешающий запуск ОЗУ при совпадении части адресного слова $A11...A15$ с кодом, хранящимся в служебном регистре; формирователь слова «ответ», указывающий состояние шины $AD10$; формирователь тактовых импульсов, осуществляющий синхронизацию всех узлов ОЗУ и управляющий режимом записи.

Входы адреса и информационные входы/выходы совмещены и образуют шину $AD10$, по которой осуществляются адресация к ОЗУ, запись и считывание информации в мультиплексном режиме. ИС могут работать в режимах записи (слова или байта), считывания и хранения информации.

Содержат 101 800 интегральных элементов. Корпус типа 2106.24-1, масса не более 6 г.

Назначение выводов: 1 — вход «считывание»; 2 — выход «ответ»; 3 — вход «синхронизация»; 4...9 — входы «адрес», входы/выходы «данные», разряды 4...9; 10 — вход «адрес»,

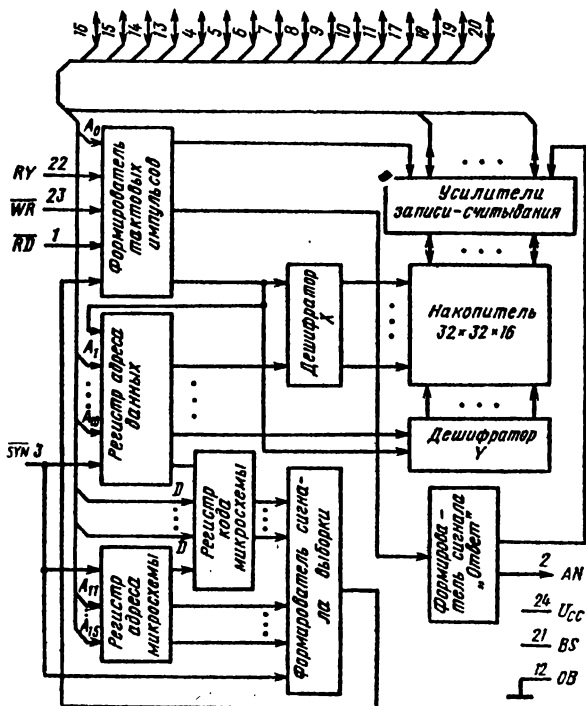


Условное графическое обозначение
К1809РУ1

вход/выход «данные», разряд 10, блокировка записи; 11 — вход «адрес», вход/выход «данные», разряд 11; 12 — общий; 13...15 — входы «адрес», входы/выходы «данные», разряды 3...1; 16 — вход «признак старшего или младшего байта», вход/выход «данные», разряд 0; 17...20 — входы «адрес», входы/выходы «данные», разряды 12...15; 21 — подложка; 22 — вход «байт»; 23 — вход «запись»; 24 — напряжение питания.

Примечания: 1. К1809РУ1А выпускается в двух вариантах: К1809РУ1А00, в которой вывод 10 подключается к общему; К1809РУ1А10, в которой вывод 10 подключается к U_n .

2. К1809РУ1Б выпускается в четырех вариантах: К1809РУ1Б00, в которой выводы 9 и 10 подключаются к общему; К1809РУ1Б01, в которой вывод 9 подключается к U_n а вывод 10 подключается к общему; К1809РУ1Б10, в которой вывод 9 подключается к к общему, вывод 10 подключаются к U_n ; К1809РУ1Б11, в которой выводы 9 и 10 подключаются к U_n .



Структурная схема К1809РУ1

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,5 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 95 мА
Ток утечки на входах	≤ 20 мкА
Выходной ток в состоянии «выключено»	≤ 20 мкА
Время выборки тактового сигнала	≤ 325 нс

Предельно допустимые режимы эксплуатации

Максимальный выходной ток	0,08...3,2 мА
Минимальная длительность цикла сигнала «синхронизация»:	
в режиме «считывание»	450 нс
в режиме «запись»	800 нс
Максимальное время фронта нарастания (спада) входных сигналов	70 нс
Максимальная емкость нагрузки	100 пФ
Температура окружающей среды	-10...+70° С

Таблица истинности

\overline{SYN}	\overline{WR}	\overline{RD}	\overline{RY}	\overline{AN}	AD_0	$AD1...AD7$	$AD8...AD10$	$AD11...AD15$	Режим работы
1	X	X	X	R_{off}	R_{off}	R_{off}	R_{off}	R_{off}	Хранение
$\overline{1}$	1	1	0	1	1	1110000	0	0	Ввод служебного адреса
0	0	1	1	0	X	X	101	A_C	Запись кода микросхемы A_C
$\overline{1}$	1	1	0	1	A_B	A	A	A_C	Ввод текущего адреса
0	0	1	0	0	X	X	D_1	D_1	Запись верхнего байта $A_B = 1$
0	0	1	0	0	D_1	D_1	X	X	Запись нижнего байта $A_B = 0$
0	0	1	1	0	D_1	D_1	D_1	D_1	Запись слова (16 p)
0	1	0	1	0	D_0	D_0	D_0	D_0	Считывание; D_0 — в прямом коде

Примечание. D_1 — входные данные; D_0 — выходные данные; R_{on} — выходное сопротивление при третьем состоянии.

Серии К1810, КМ1810, КР1810

В состав серий К1810, КМ1810, КР1810 с 16-разрядной организацией, изготовленных по ТТЛШ или nМОП технологиям и предназначенных для создания средств вычислительной техники различного назначения, одноплатных управляющих микро-ЭВМ и микроконтроллеров, универсальных микро-ЭВМ, персональных ЭВМ и высокопроизводительных микропроцессорных систем, входят типы:

К1810ВА86 — 8-разрядный шинный формирователь (ТТЛШ);

К1810ВА87 — 8-разрядный шинный формирователь с инверсией (ТТЛШ);

К1810ВБ89, КР1810ВБ89 — арбитр системной шины (схема синхронизации), ТТЛШ;

КР1810ВГ72 — программируемый контроллер накопителя на гибких магнитных дисках;

К1810ВГ88, КР1810ВГ88 — контроллер системной шины (ТТЛШ);

КР1810ВИ54 — 16-разрядный программируемый таймер (nМОП);

КР1810ВК56 — многофункциональный периферийный контроллер;

К1810ВМ86, КМ1810ВМ86, КР1810ВМ86 — 16-разрядный процессор (nМОП) с фиксированной системой команд;

К1810ВМ87, КМ1810ВМ87 — арифметический сопроцессор (nМОП);

К1810ВМ88, КМ1810ВМ88, КР1810ВМ88 — центральный процессор с 8-битовой внешней шиной данных (nМОП);

К1810ВМ89, КР1810ВМ89 — специализированный процессор ввода/вывода (nМОП);

К1810ВН59, КР1810ВН59 — программируемый контроллер прерываний (nМОП);

К1810ВТ2 — контроллер динамической памяти (16 к);

К1810ВТ3, КМ1810ВТ3 — контроллер динамической памяти (64 к), ТТЛШ;

K1810BT37, КР1810BT37 — усовершенствованный контроллер прямого доступа к памяти (nMOP);

K1810ГФ84, КМ1810ГФ84, КР1810ГФ84 — генератор тактовых сигналов (ТТЛШ);

K1810ИР82 — 8-разрядный буферный регистр (ТТЛШ);

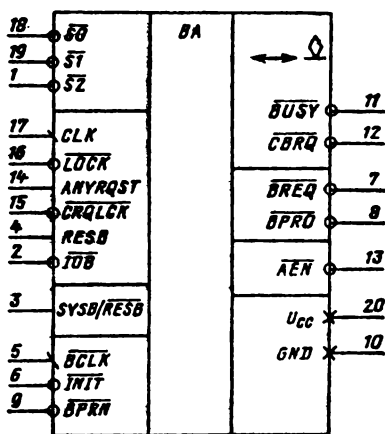
K1810ИР83 — 8-разрядный буферный регистр с инверсией (ТТЛШ);

K1810ИР86 — шинный формирователь;

K1810ИР87 — шинный формирователь.

К1810ВБ89, КР1810ВБ89

Микросхемы представляют собой арбитр системной шины (схему синхронизации) и предназначены для применения в многопроцессорных системах в качестве устройства, осуществляющего синхронизацию доступа множества ведущих устройств к системной шине. В состав ИС входят интерфейс местной шины, формирующий сигнал разрешения доступа к системной шине, шинным устройствам микропроцессора (контроллеру шины, адресным регистрам, шинным формирователям); интерфейс MULTIBUS, осуществляющий процедуру взаимодействия арбитров шины на интерфейсе многопроцессорной системы (MULTIBUS) и синхронизирующий действия по захвату системной шины в соответствии с сигналом синхронизации шины; схема приоритетного арбитража, проводящая арбитраж



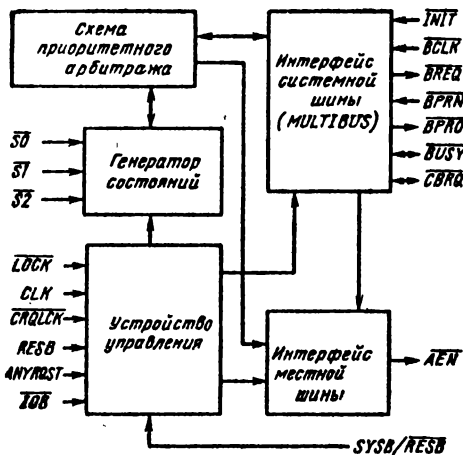
Условное графическое обозначение
К1810ВБ89, КР1810ВБ89

микропроцессоров, запрашивающих управление шиной, и по тактовому сигналу микропроцессора, занимающего шину, осуществляющая действия по освобождению системной шины; генератор состояний, дешифрирующий команды состояния микропроцессора и запускающий схему приоритетного арбитража, интерфейс MULTIBUS и интерфейс местной шины на осуществление действий по захвату и освобождению системной шины; устройство управления, осуществляющее синхронизацию и управление режимами работы арбитра шины со стороны микропроцессора.

ИС используются совместно с КР1810ВГ88 для связи микропроцессоров (КР1810ВМ86) с системной шиной коллективного пользования. Обеспечивают реализацию трех методов разрешения приоритета: параллельного, последовательного и вращающегося (циклического). Каждый метод реализуется с помощью определенной схемы объединения арбитров. Содержат 1226 интегральных элементов. Корпус 2140.20-1, масса не более 5 г.

Назначение выводов: 1, 18, 19 — входы сигналов состояний; 2 — вход выбора режима работы с периферийной шиной ввода/вывода; 3 — вход разрешения доступа к системной шине для арбитра, сформированного в режиме работы с системной и резидентной шинами;

4 — вход выбора режима работы с резидентной шиной; 5 — вход синхронизации системной шины; 6 — вход начальной установки; 7 — выход сигнала запроса шины; 8 — выход приоритетного разрешения доступа к шине; 9 — вход приоритетного разрешения доступа к шине; 10 — общий; 11 — вход/выход занятости шины; 12 — вход/



Структурная схема К1810ВБ89, КР1810ВБ89

выход общего запроса шины; 13 — выход разрешения доступа к системной шине для шинных задающих устройств микропроцессора; 14 — вход разрешения освобождения системной шины при любом запросе; 15 — вход запрета освобождения системной шины при запросе через вход \overline{CBRQ} ; 16 — вход запрета освобождения системной шины; 17 — вход тактового сигнала синхронизации микропроцессора; 20 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 165 мА

CLK при переходе из состояния высокого уровня в состояние низкого уровня	≤ 65 нс
Тактовая частота	≤ 10 МГц

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Максимальное входное напряжение низкого уровня	0,8 В
Минимальное входное напряжение высокого уровня	2 В
Максимальный выходной ток низкого уровня:		
по выводам 7, 8	10 мА
по выводам 11, 12	20 мА
по выводу 13	16 мА
Максимальный выходной ток высокого уровня	-0,4 мА
Максимальная емкость нагрузки:		
относительно сигналов \overline{BUSY} , \overline{CBRQ}	250 пФ
относительно сигналов \overline{AEN}	100 пФ
относительно сигналов \overline{BPRO} , \overline{BREQ}	60 пФ
Температура окружающей среды	-10...+70° С

КР1810ВГ72А

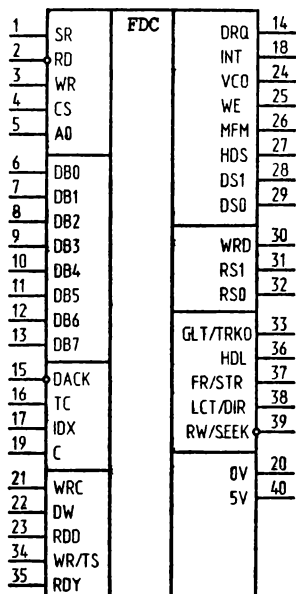
Микросхема представляет собой программируемый контроллер накопителя на гибких магнитных дисках (НГМД) и предназначена для записи, чтения и форматирования дисков с одинарной (режим ЧМ) в формате «IBM-3740» и двойной плотностью (режим МЧМ) в формате «IBM SYSTEM 34». Позволяет работать с четырьмя дисковыми дорожками. Сопрягается с процессором с помощью 8-разрядного параллельного канала данных. Обмен данными между контроллером и памятью ЭВМ осуществляется через процессор или с помощью контроллера прямого доступа к памяти. Достоверность записи информации автоматически проверяется по контрольному коду в конце адресной и информационной частей каждого сектора гибкого магнитного диска. Длина сектора равна 128, 256 или 512 байт при работе в режиме ЧМ и 256, 512, 1024 байт — в режиме МЧМ. При работе необходимы внешние схемы разделения данных и формирования информационного сигнала записи для магнитной головки с учетом выдаваемых сигналов предкомпенсации. Контроллер формирует сигналы, управляющие запуском схемы разделителя данных и выбором его тактовой частоты.

В состав ИС входят буферы данных (БД); регистры общего назначения (РГ); последовательный интерфейс (ПИ); интерфейс сопряжения с НГМД (ИД), логика управления режимами чтения, записи, обмена информацией (ЛУ).

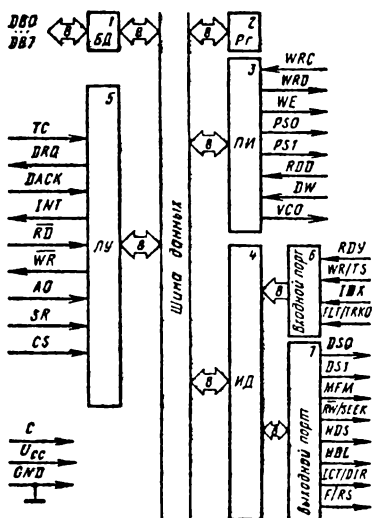
Корпус типа 2123.40-2, масса не более 6 г.

Назначение выводов:

1 — вход «сброс» (от ЭВМ);
 2 — вход «чтение» (от ЭВМ);
 3 — вход «запись» (от ЭВМ);
 4 — вход «выбор микросхемы» (от ЭВМ); 5 — вход адреса (от ЭВМ); 6...13 — входы/ выходы двунаправленных каналов данных с тремя возможными состояниями;
 14 — выход запрос данных;
 15 — вход подтверждения прямого доступа к памяти;
 16 — вход завершения обмена;
 17 — вход индексного импульса;
 18 — выход запроса прерывания;
 19 — вход тактовых импульсов;
 20 — общий;
 21 — вход тактовых импульсов записи;
 22 — вход сопровождения данных;
 23 — вход считывания данных с ГМД;
 24 — выход управления фазовой автоподстройки (разрешения синхронизации схемы разделителя данных);
 25 — выход разрешения записи;
 26 — выход модифицированной частотной модуляции (режим МЧМ);
 27 — выход выбора головки;
 28, 29 — выходы выбора НГМД (дисквода 0...3);
 30 — выход записи;
 31, 32 — выходы сигналов предкомпенсации при записи с МЧМ;
 33 — вход ошибки накопителя — нулевая дорожка;
 34 — вход защиты записи — двусторонний ГМД;
 35 — вход готовности НГМД
 36 — выход загрузки магнитной головки;
 37 — выход сброса триггера «ошибка — шаг»;



Условное графическое обозначение КР1810ВГ72А



Структурная схема КР1810ВГ72А

38 — выход снижения тока записи, направления шага; 39 — выход чтения, записи-поиска (определяет назначение 33, 34, 37, 38); 40 — напряжение питания.

Электрические параметры

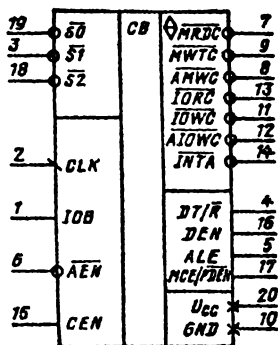
Напряжение питания	4,5...5,5 В
Входное напряжение высокого уровня	2...5,5 В
Входное напряжение низкого уровня	-0,5...+0,8 В
Выходное напряжение высокого уровня при $I_{\text{ВЫХ}}^1 = -0,4 \text{ мА}$	$\geq 2,4 \text{ В}$
Выходное напряжение низкого уровня при $I_{\text{ВЫХ}}^0 = 2 \text{ мА}$	$\leq 0,45 \text{ В}$
Ток потребления	$\leq 120 \text{ мА}$
Ток утечки на входах при $0 \leq U_{\text{ВХ}} \leq 5,5 \text{ В}$	$\leq \pm 10 \text{ мкА}$
Емкость нагрузки	$\leq 100 \text{ пФ}$
Период следования импульсов тактовых сигналов	120...500 нс

К1810ВГ88, КР1810ВГ88

Микросхемы представляют собой контроллер системной шины и предназначены для работы в составе микро-ЭВМ на основе микропроцессора КМ1810ВМ86. В зависимости от состояния микропроцессора (МП) контроллер управляет обменом данными между местной шиной процессора и системной шиной при наличии доступа к управлению шинами МП, а также между мест-

ной шиной и шиной ввода/вывода или резидентной шиной. ИС синхронизируются тактовым генератором микропроцессора КР1810ГФ84 и управляют шинными формирователями, адресными регистрами, устройствами ввода/вывода и памятью. При обмене данными могут выполняться следующие операции: считывание данных из памяти, считывание данных из устройств ввода/вывода, запись данных в память и в устройства ввода/вывода, подтверждение прерывания.

В состав ИС входят дешифратор состояния, устройство управления, генератор командных сигналов уп-

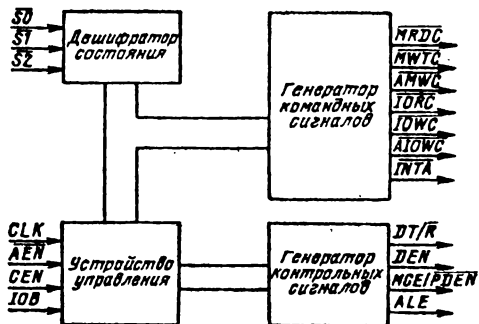


Условное графическое обозначение К1810ВГ88, КР1810ВГ88

равления передачей данных, генератор контрольных сигналов управления шинными формирователями и адресными регистрами. Сигналы состояния микропроцессора поступают на вход дешифратора состояния, проводящего декодирование состояния МП, а устройство управления вырабатывает необходимые сигналы для управления генераторами командных и контрольных сигналов. ИС работают в двух режимах: с системной шиной (применяется в многопроцессорных системах, когда несколько МП требуют доступа к устройствам ввода/вывода и памяти, подключенных к системной шине) и с шиной ввода/вывода.

Содержат 1437 интегральных элементов. Корпус типа 2140.20-1, масса не более 2 г.

Назначение выводов: 1 — вход выбора режима работы с шиной ввода/вывода; 2 — вход тактовый; 3, 18, 19 — входы сигнала состояния микропроцессора; 4 — выход сигнала управления работой шинных формирователей; 5 — выход стробирующего сигнала записи адреса; 6 — вход сигнала управления состоянием «выключено» командных выходов; 7 — выход командного сигнала считывания из памяти; 8 — выход опережающего командного сигнала записи в память; 9 — выход командного сигнала записи в память; 10 — общий; 11 — выход командного сигнала записи в устройство ввода/вывода; 12 — выход опережающего командного сигнала записи в устройство ввода/вывода; 13 — выход командного сигнала считывания из устройства ввода/вывода; 14 — выход сигнала подтверждения прерывания; 15 — вход сигнала управления состоянием командных выходов и контрольных выходов \overline{DEN} и \overline{PDEN} ; 16 — выход сигнала управления состоянием «выключено» шинных формирователей, включенных между местной и системной или резидентной шиной; 17 — выход сигнала управления считыванием каскадного адреса с шины данных, выставляемого ведущим устройством/сигнала управления состоянием «выключено» шинных формирователей, включенных между местной шиной и шиной ввода/вывода; 20 — напряжение питания.



Структурная схема K1810BG8, KP1810BG88

Электрические параметры

Номинальное напряжение питания	$5 \text{ В} \pm 5\%$
Выходное напряжение низкого уровня	$\leq 0,5 \text{ В}$
Выходное напряжение высокого уровня	$\geq 2,4 \text{ В}$
Ток потребления	$\leq 230 \text{ мА}$
Входной ток низкого уровня	$\leq -0,7 \text{ мА}$
Входной ток высокого уровня	$\leq 0,05 \text{ мА}$
Выходной ток низкого уровня в состоянии «выключено»	$\leq -0,1 \text{ мА}$
Выходной ток высокого уровня в состоянии «выключено»	$\leq 0,1 \text{ мА}$
Время задержки распространения сигнала при включении:	
от вывода 2 к выводу 4	$\leq 50 \text{ нс}$
от вывода 2 к выводу 5	4...15 нс
от вывода 2 к выводам 7, 8, 9, 11, 12, 13, 14	10...35 нс
от вывода 2 к выводу 16	10...45 нс
от вывода 2 к выводу 17 (функция вывода 17-MCE)	10...45 нс
Время задержки распространения сигнала при выключении:	
от вывода 2 к выводу 4	$\leq 30 \text{ нс}$
от вывода 2 к выводу 5	$\leq 20 \text{ нс}$
от вывода 2 к выводу 16	5...45 нс
от вывода 2 к выводу 17 (функция вывода 17-MCE)	$\leq 20 \text{ нс}$
от вывода 2 к выводам 7, 8, 9, 11, 12, 13, 14	10...35 нс

Предельно допустимые режимы эксплуатации

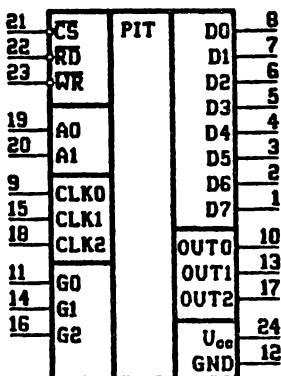
Напряжение питания	4,75...5,25 В
Входное напряжение низкого уровня	-0,4...0,8 В
Входное напряжение высокого уровня	2...5,25 В
Максимальный выходной ток низкого уровня:	
по выводам 7...9, 11...14	32 мА
по выводам 4, 5, 16, 17	16 мА
Максимальный выходной ток высокого уровня:	
по выводам 7...9, 11...14	-5 мА
по выводам 4, 5, 16, 17	-1 мА
Минимальный период следования импульсов тактовых сигналов	100 нс
Минимальная длительность сигнала низкого уровня по входу CLK	50 нс

Минимальная длительность сигнала высокого уровня по входу <i>CLK</i>	30 нс
Минимальное время установления сигналов $\overline{S0}$, $\overline{S1}$, $\overline{S2}$ относительно сигнала <i>CLK</i>	35 нс
Минимальное время сохранения сигналов $\overline{S0}$, $\overline{S1}$, $\overline{S2}$ относительно сигнала <i>CLK</i>	10 нс
Максимальная емкость нагрузки:	
по выводам 7...9, 11...14	300 пФ
по выводам 4, 5, 16, 17	80 пФ
Максимальное время фронта нарастания входного сигнала (между уровнями 0,8 и 2 В)	20 нс
Максимальное время фронта спада входного сигнала	12 нс
Температура окружающей среды	-10...+70° С

КР1810ВИ54

Микросхема представляет собой программируемый таймер и предназначена для генерации времязадающих функций, программно-управляемых временных задержек с возможностью программного контроля их выполнения, в микропроцессорных системах для управления и измерения в реальном масштабе времени. В состав ИС входят буфер шины данных (*BD*) и логические схемы управления чтением/записью; дешифратор (*DS*), с помощью которого выбирается один из трех каналов или формируется признак загрузки управляющих слов или команд; 3 независимых идентичных канала (*COUNT0...COUNT2*), каждый из которых может быть запрограммирован на работу в одном из шести режимов для двоичного или двоично-десятичного счета.

Каждый канал включает 16-разрядный буферный регистр *OL*, служащий для запоминания и хранения мгновенного значения счетчика *CE*; 16-разрядный счетчик/таймер *SE*, работающий в режиме вычитания; 16-разрядный регистр констант пересчета *CR*, служащий для хранения констант пересчета; 8-разрядный регистр состояния канала *RS*, содержимое которого можно считывать в ЦП; 8-разрядный регистр управляющего

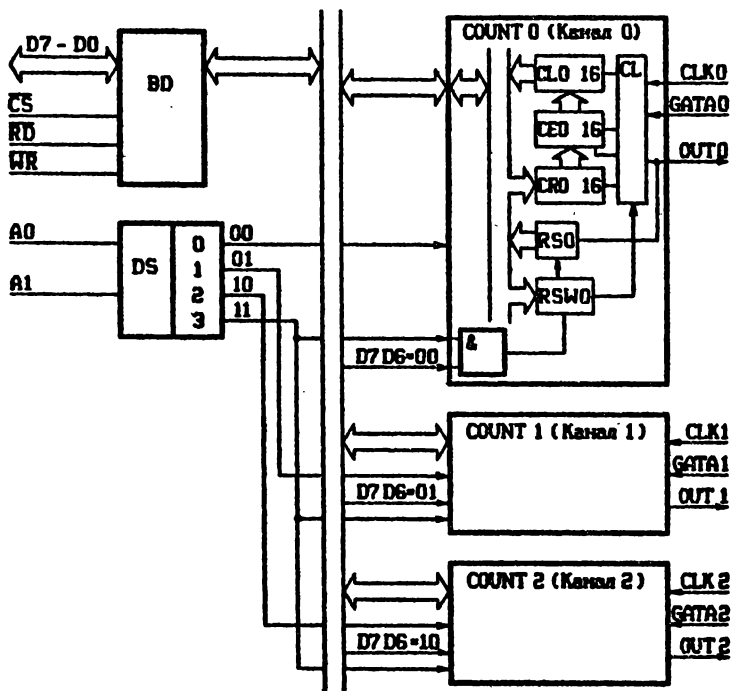


Условное графическое обозначение КР1810ВИ54

слова RSW, предназначенный для его хранения. Схема управляющей логики канала CL осуществляет управление входом/выходом счетчика/таймера в зависимости от запрограммированного режима.

Корпус типа 2120.24-3, масса не более 5 г.

Назначение выводов: 1...8 — входы/выходы каналов данных; 9, 15, 18 — входы тактовых сигналов для управления счетчиком/таймером; 10, 13, 17 — выходы каналов (счетчика/таймера); 11, 14, 16 — входы разрешения каналов; 12 — общий; 19, 20 — адресные входы; 21 — вход выборки кристалла; 22 — вход чтения; 23 — вход записи; 24 — напряжение питания.



Структурная схема KP1810BI54

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Входное напряжение низкого уровня	-0,5...+0,8 В
Входное напряжение высокого уровня	2...5,5 В

Выходное напряжение низкого уровня при $I_{\text{ВЫХ}}^0 = 2 \text{ мА}$	$\leq 0,45 \text{ В}$
Выходное напряжение высокого уровня при $I_{\text{ВЫХ}}^1 = -0,4 \text{ мА}$	$\geq 2,4 \text{ В}$
Ток потребления	$\leq 170 \text{ мА}$
Ток утечки на входах	$\leq \pm 10 \text{ мкА}$
Выходной ток низкого уровня в состоянии «выключено»	$\leq -10 \text{ мкА}$
Емкость нагрузки	$\leq 150 \text{ пФ}$

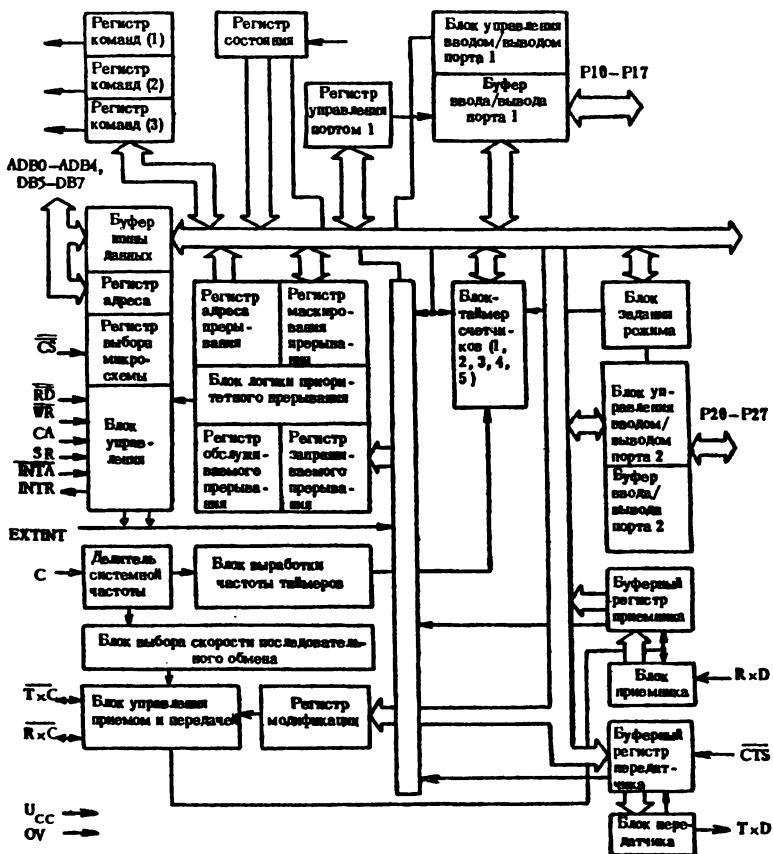
КР1810ВК56

Микросхема представляет собой многофункциональный универсальный периферийный контроллер поддержки микропроцессора и предназначена для создания микропроцессорных систем объединения пяти функций четырех контроллеров периферии (КР580ВВ51, КР580ВВ55А, КР1810ВМ54, КР1810ВН59А) в одном корпусе. Обеспечивает выполнение следующих функций: программного последовательного асинхронного интерфейса с разрядностью информационного кода 5, 6, 7 или 8 бит, генерацией бита приоритета, стоп-бита, равного 1, 1,5 или 2 битам информации; последовательного приемопередатчика со скоростью обмена до 19,2 кбит/с без использования внешней синхронизации; пяти 8-разрядных таймеров-счетчиков (4 последние могут быть каскадированы в 2 16-битных таймера-счетчика; двух программируемых 8-битных параллельных порта ввода/вывода, порт 1 может быть запрограммирован для квинтирования порта 2 и выполнения функций счетчика входных событий; каждый из 8 бит порта 1 может быть индивидуально запрограммирован как на ввод, так и на вывод, а 8 бит порта 2 могут объединяться по 2×4 отдельных бита и индивидуально программироваться на ввод или вывод; программируемого восьмиуровневого контроллера прерываний, который может программироваться для работы с КР1821ВМ85. Сопрягается с КР1810ВМ86 (КР1810ВМ88), КР1821ВМ85, КР1816ВЕ48 (КР1816ВЕ51).

Корпус типа 2123.40-2, масса не более 11 г.

Назначение выводов: 1...5 — каналы адреса — данных $ADB0...ADB4$; 6...8 — каналы данных $DB5...DB7$; 9 — строб адреса CA ; 10 — чтение \overline{RD} ; 11 — запись \overline{WR} ; 12 — сброс или установка в исходное состояние; 13 — выбор микросхемы \overline{CS} ; 14 — подтверждение запроса прерывания \overline{INTA} ; 15 — запрос прерывания \overline{INTR} ; 16 — внешнее прерывание $EXTINT$; 17 — тактовый импульс C ; 18 — синхронизация приемника R_xC ; 19 — вход приемника R_xD ; 20 — общий; 21 — готовность приемника терминала \overline{CTS} ;

22 — синхронизация передатчика T_xC ; 23 — выход передатчика T_xD ; 24...31 — входы/выходы порта 2 $P27...P20$; 32...39 — входы/выходы порта 1 $P17...P10$; 40 — напряжение питания.



Структурная схема KP1810BK56

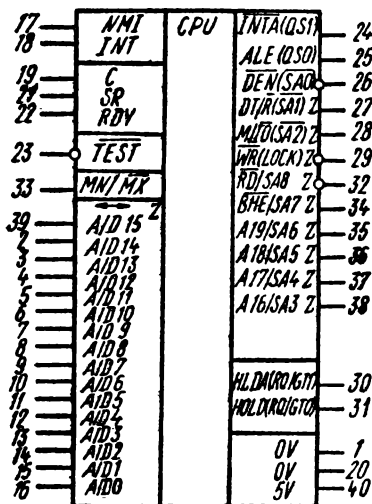
Электрические параметры

Номинальное напряжение питания	5 В ±5%
Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ 2 В
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 170 мА

Выходной ток низкого уровня	≤ 2,5 мА
Выходной ток высокого уровня	≤ -400 мкА
Частота следования тактовых импульсов	≤ 5,12 МГц
Емкость нагрузки	≤ 150 пФ

К1810ВМ86, КМ1810ВМ86, КР1810ВМ86, КР1810ВМ86Б, КР1810ВМ86М

Микросхемы представляют собой однокристалльный 16-разрядный микропроцессор с фиксированной системой команд, с мультиплексной 20-разрядной магистралью адреса и 16-разрядной магистралью данных и предназначены для использования в качестве центрального процессорного устройства при построении средств вычислительной техники (микроЭВМ, мультипроцессорных систем). Обладают быстродействием до $2,5 \cdot 10^8$ опер/с типа *RR* при тактовой частоте 5 МГц, обеспечивают возможность прямой адресации памяти объемом до 1 Мбайта, 65 536 устройств ввода и 65 536 устройств вывода. Для вычисления адресов операндов, размещенных в памяти, используются 24 режима адресации. Имеют векторную структуру прерывания и обеспечивают обработку до 256 запросов прерывания трех типов: внешних, внутренних и программных. Архитектурной особенностью является наличие аппаратно-программных средств, позволяющих упростить построение мультипроцессорных систем на его основе и обеспечивающих синхронизацию работы нескольких независимых (выполняющих собственные потоки команд) процессоров, имеющих общие ресурсы, а также синхронизацию параллельной работы микропроцессора и сопроцессоров (специализированных процессоров, аппаратно реализующих команды сложных проце-



Условное графическое обозначение
К1810ВМ86, КМ1810ВМ86,
КР1810ВМ86

дур). Характеризуются двумя режимами работы (минимальным и максимальным), которые отличаются способом формирования сигналов обмена и соответственно возможностями реализуемых систем. В минимальном режиме МП формируют все сигналы для управления внутрисистемным интерфейсом микропроцессорных систем (МПС) и используются для построения однопроцессорных контроллеров и микро-ЭВМ с К1810ГФ84, К1810ИР82, К1810ИР83, К1810ИР86, К1810ИР87. В максимальном режиме МП используются для построения МПС, в которых сигналы управления шиной вырабатываются К1810ВГ88 на основании кода, сформированного МП. Структура микропроцессора ориентирована на параллельное выполнение функций выборки и команд и состоит из устройства сопряжения канала (УСК), устройства обработки (УО) и устройства управления и синхронизации. В УСК входят шесть 8-разрядных регистров очереди команд, четыре 16-разрядных сегментных регистра; 16-разрядный регистр адреса (указателя) команды; 16-разрядный регистр обмена; 16-разрядный сумматор адреса. Устройство обмена предназначено для выполнения операций по обработке данных и включает 16-разрядное АЛУ, восемь 16-разрядных регистров общего назначения, 16-разрядный регистр признаков состояния микропроцессора.

ИС обеспечивают формирование 20-разрядного адреса для адресации ячейки внешней памяти, позволяют обрабатывать 256 типов прерываний с номерами от 0 до 255, которые делятся на внешние аппаратные, внутренние аппаратные и программные. Особенностью ИС является возможность аппаратной перестройки внутренней структуры схемы управления и синхронизации. Также, как и для КР580ИК80 система команд К1810ВМ86 может быть представлена в двух видах: на языке ассемблера (около 100 различных типов команд) и в машинных кодах.

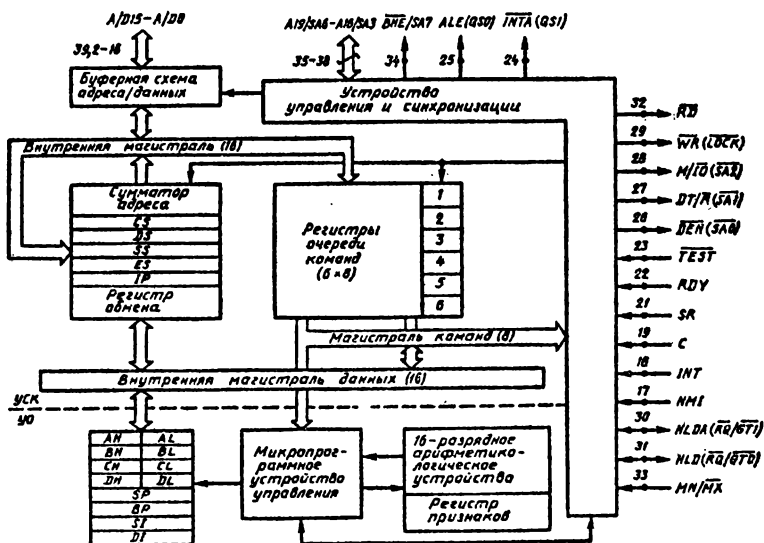
Содержат 29 000 интегральных элементов.

Корпус типа 2123.40-6, 2123-40-2, масса не более 11 г.

Назначение выводов: а) используемых как для минимального, так и для максимального режимов работы: 1, 20 — общие; 2...16 — входы/выходы канала адреса/данных (с тремя состояниями); 17 — вход немаскируемого запроса прерывания; 18 — вход маскируемого запроса прерывания; 19 — вход тактового сигнала; 21 — вход сигнала установки/сброса; 22 — вход сигнала готовности; 23 — вход сигнала проверки; 32 — выход сигнала чтения (с тремя состояниями); 33 — вход режима минимального/максимального включения; 34 — выход разрешения передачи по старшей половине канала данных/сигнала состояния 7 (с тремя состояниями); 35...38 — выходы канала адреса/сигналы состояния (с тремя состояниями); 40 — напряжение питания;

б) используемых только в минимальном режиме: 24 — выход подтверждения прерывания; 25 — выход стробирующего сигнала (разрешения фиксации) адреса; 26 — выход разрешения передачи данных (с тремя состояниями); 27 — выход выдачи/приема данных (с тремя состояниями); 28 — выход памяти/внешнего устройства (с тремя состояниями); 29 — выход записи (с тремя состояниями); 30 — выход подтверждения захвата; 31 — вход захвата;

в) используемых только в максимальном режиме: 24, 25 — выходы сигналов состояния очереди команд; 26...28 — выходы сигналов состояния цикла канала (с тремя состояниями); 29 — выход программной блокировки (канал занят); 30, 31 — входы/выходы запроса/разрешения доступа к магистрали.



Структурная схема K1810VM86, KM1810VM86, KP1810VM86

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ 2 В
Входное напряжение тактовых импульсов:	
высокого уровня	≥ 3,9 В
низкого уровня	≤ 0,6 В

Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления:	
K1810BM86, KM1810BM86, KP1810BM86	≤ 400 мА
KP1810BM86Б, KP1810BM86М	≤ 350 мА
Выходной ток низкого (высокого) уровня	
в состоянии «выключено»	≤ ±10 мкА
Ток утечки на входах высокого (низкого) уровня	≤ ±10 мкА
Время перехода тактового сигнала из состояния	
низкого (высокого) уровня в состояние высокого	
(низкого) уровня	≤ 10 нс
Время установления сигналов данных в цикле	
приема	≥ 30 нс
Время сохранения сигнала данных в цикле	
приема	≥ 10 нс
Минимальное время выполнения короткой команды:	
пересылка	0,4 мкс
сложение	0,6 мкс
умножение	23, мкс
деление	28,8 мкс
Время нарастания выходных сигналов	
	≤ 20 нс
Время спада выходных сигналов	
	≤ 12 нс
Время установления сигнала высокого уровня	
на входе «готовность»	≥ 35 нс
Время сохранения сигналов «готовность»	
	≥ 0 нс
Время установления сигналов $NMI, INT, \overline{TEST}$	
	≥ 30 нс
Время установления сигнала «захват»	
	≥ 35 нс
Время установления сигнала «запрос доступа	
к магистрали» на входах $\overline{RQ/GT1}, \overline{RQ/GT0}$	≥ 30 нс
Время сохранения сигнала «запрос доступа	
к магистрали» на входах $\overline{RQ/GT1}, \overline{RQ/GT0}$	≥ 40 нс
Время задержки сигналов адреса ($A19...A0$) \overline{BNE} ,	
сигналов данных ($D15...D0$):	
KP18010BM86	10...110 нс
KP18010BM86Б	10...60 нс
Время задержки сигналов адреса ($A15...A0$) при	
переходе в высокоимпедансное состояние:	
KP18010BM86	≥ 10 нс
KP18010BM86Б	≥ 50 нс
Время задержки сигнала ALE при переходе из состоя-	
ния низкого уровня в состояние высокого уровня	
	≤ 80 нс
Время задержки сигнала ALE при переходе из состоя-	
ния высокого уровня в состояние низкого уровня:	
KP18010BM86	≥ 85 нс
KP18010BM86Б	≥ 55 нс

Время задержки сигналов данных ($D15...D0$) при переходе в высокоимпедансное состояние в цикле выдачи	≥ 10 нс
Время перехода выходного сигнала из состояния высокого уровня в состояние низкого уровня	≥ 12 нс
Время перехода входного сигнала из состояния низкого уровня в состояние высокого уровня	≥ 20 нс
Время задержки сигнала $\overline{M/\overline{IO}}$ КР18010ВМ86Б	10...60 нс
Время задержки сигнала \overline{DEN} , \overline{WR} , \overline{INTA} КР18010ВМ86Б	10...70 нс
Период следования импульсов тактовых сигналов	200...500 нс
Входная емкость	≤ 15 пФ
Емкость входов/выходов	≤ 20 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение высокого уровня	2...5,25 В
Входное напряжение высокого уровня КР18010ВМ86М	$2...(U_{п} + 0,5)$ В
Входное напряжение низкого уровня	-0,3...+0,8 В
Входное напряжение низкого уровня КР18010ВМ86М	-0,5...+0,8 В
Максимальный выходной ток высокого уровня	$ -0,4 $ мА
Максимальный выходной ток низкого уровня	2 мА
Максимальная емкость нагрузки	100 пФ
Температура окружающей среды	-10...+70° С

К1810ВМ87, КМ1810ВМ87, КМ1810ВМ87Б

Микросхемы представляют собой однокристалльный специализированный микропроцессор (80-битовый арифметический сопроцессор) и предназначены для выполнения числовых операций с высокой производительностью и точностью в формате с фиксированной и плавающей запятой. Не имеют механизма выборки команд и используются только совместно с КМ1810ВМ86 (КР1810ВМ88), что повышает его производительность в 100 раз при выполнении операций с многоразрядными целыми и вещественными числами и расширяет систему команд до 159 мнемокодов. Совмещение с КМ1810ВМ86 (должен быть установлен максимальный режим) сводится к простым соединениям соответствующих выводов без использования дополнительных ИС. В систему команд входят 16 команд управления, 9 — пересылки данных, 25 — арифметических, 7 — сравнения, 5 — трансцендентных функций, 7 — загрузки констант. Производят операции с 7 типами дан-

32	INT	NDP	AD0	15
19	CLK		AD1	15
21	RESET		AD2	14
22	READY		AD3	13
23	BUSY		AD4	12
25	Q50		AD5	11
24	Q51		AD6	10
31	RD/GT0		AD7	9
33	RD/GT1		AD8	8
26	S0		AD9	7
27	S1		AD10	6
28	S2		AD11	5
1	GND		AD12	4
20	GND		AD13	3
40	U _{cc}		AD14	2
		AD15	39	
		A16/S3	38	
		A17/S4	37	
		A18/S5	36	
		A19/S6	35	
		BHE/S7	34	

Условное графическое обозначение K1810BM87, KM1810BM87, KM1810BM87Б

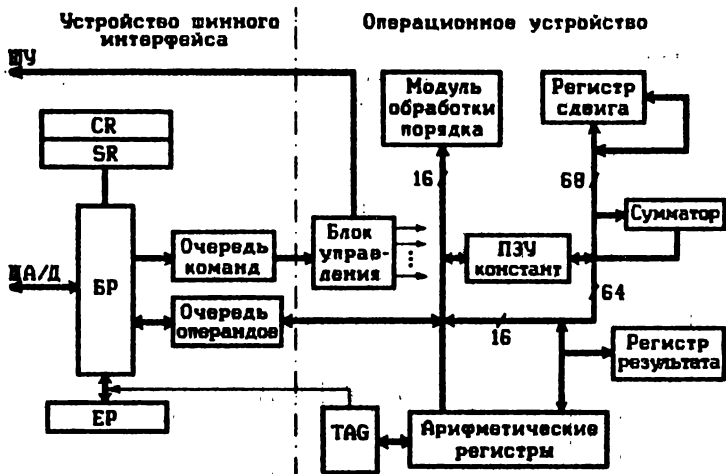
ных, включающих 3 формата двоичных целых чисел длиной 16, 32 и 64 двоичных разряда; 1 формат двоично-десятичных целых чисел длиной 80 двоичных разрядов; 3 формата действительных чисел с плавающей запятой длиной 32, 64 и 80 разрядов. ИС позволяют представлять специальные величины: плюс ноль, минус ноль, плюс бесконечность, минус бесконечность, неопределенность (замаскированный ответ на особый случай — недействительная операция), нечисловую величину, денормализованные числа; контролируют особые случаи наличия денормализованного операнда недействительной операции, переполнения, антипереполнения, деления на ноль, неточности; при обнаружении немаскируемых особых случаев приостанавливают выполнение программы. Имеют набор арифметических команд, включающих сложение, вы-

читание, умножение и деление, специальные вычислительные команды (вычисление квадратного корня, масштабирование, нахождение тангенса, арктангенса, логарифма).

Внутренние операции производятся в диапазоне действительных чисел $\pm 3,4 \cdot 10^{-4932} \dots \pm 1,2 \cdot 10^{4932}$, а вычисления с перепрограммируемой точностью 64, 53 или 24 двоичных разряда. Обращение к сопроцессору осуществляется только по его командам. В памяти числовая информация может быть представлена 2-, 4-, 8-байтными целочисленными данными, 10-байтными упакованными двоично-десятичными данными, 4-, 8- и 10-байтными действительными данными. ИС состоят из устройства управления, синхронизирующего работу ЦП и сопроцессора, и исполнительного устройства (операционного устройства), выполняющего все операции по обработке данных. В состав устройства управления (устройства шинного интерфейса) входят регистры управляющего слова, слова состояния, указателя текущей команды, предварительной очереди данных и модуль синхронизации. В состав исполнительного устройства входят регистровый стек (восемь 80-разрядных регистров), микропро-

граммный модуль, арифметический модуль, модуль обработки порядка, модуль программного сдвига, регистры временного хранения и регистр слова признаков.

Корпус типа 2123.40-9, масса не более 8 г.



Структурная схема К1810ВМ87, КМ1810ВМ87:

БР — буферный регистр; TAG — регистр этикеток; SR — регистр состояния; CR — регистр управления; EP — указатель исключительных ситуаций

Назначение выводов: 1, 20 — общие; 2...16, 39 — входы/выходы шины адреса/данных; 17, 18, 29, 30 — свободные; 19 — вход синхронизации; 21 — вход установки (сброса); 22 — вход сигнала готовности; 23 — выход сигнала занятости; 24, 25 — входы сигналов выборки команд из очереди команд; 26...28 — входы/выходы состояния цикла шины; 31, 33 — входы/выходы запроса/разрешения на владение шиной A/15...A/0; 32 — выход запроса прерывания; 34 — вход/выход разрешения передачи по старшей половине шины D15...D8; 35...38 — входы/выходы шины адреса состояний; 40 — напряжение питания.

Электрические параметры

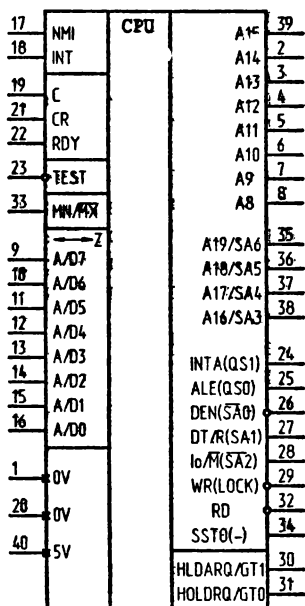
Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 540 мА
Ток утечки на входах	≤ ±10 мкА

Выходной ток в состоянии «выключено»	$\leq \pm 10 $ мкА
Потребляемая мощность	≤ 3 Вт
Частота синхронизации	2...5 МГц

Предельно допустимые режимы эксплуатации.

Напряжение питания	4,75...5,25 В
Выходное напряжение высокого уровня	2...5,25 В
Входное напряжение низкого уровня	-0,5...+0,8 В
Входное напряжение низкого уровня тактовых сигналов	-0,5...+0,6 В
Минимальный выходной ток высокого уровня ..	-0,4 мА
Максимальный выходной ток низкого уровня ...	2 мА
Максимальная емкость нагрузки:	
по выводам $\overline{RQ}/\overline{GT0}$, $\overline{RQ}/\overline{GT1}$	40 пФ
по остальным выводам	100 пФ
Температура окружающей среды	-10...+70° С

K1810BM88, KM1810BM88, KP1810BM88



Условное графическое обозначение K1810BM88, KM1810BM88, KP1810BM88

Микросхемы представляют собой 16-битовый микропроцессор с 8-битовой внешней шиной данных (центральное процессорное устройство с байтовым принципом организации) и предназначены для перевода аппаратных средств, построенных на K580BM80 и K580BM85, на программную среду K1810BM86 для повышения производительности. Имеют аналогичную архитектуру и одинаковую систему команд с K1810BM86. Различия состоят в изменении разрядности шины данных и соответствующих изменениях структуры и работы шинного интерфейса. В назначении выводов линии адреса A15...A8 используются только для выдачи адресов, а линия \overline{BHE} заменена линией состояния $\overline{SS0}$, так как K1810BM88 может обращаться только к байтам и необходимость в сигнале разрешения старшего байта шины \overline{BHE} отпадает.

Корпус типа 2123.40-6, масса не более 7,7 г и 2123.40-2, масса не более 11 г.

Назначение выводов: 1, 20 — общие; 2...8 — выходы канала адреса (с тремя состояниями); 9...16 — входы/выходы канала адреса/данных (с тремя состояниями); 17 — вход немаскируемого запроса прерывания; 18 — вход маскируемого запроса прерывания; 19 — вход тактовых импульсов; 21 — вход сброса; 22 — вход готовности; 23 — вход проверки; 24 — выход подтверждения прерывания; 25 — выход разрешения фиксации адреса; 26 — выход разрешения данных (с тремя состояниями); 27 — выход передачи/приема данных (с тремя состояниями); 28 — выход признака обращения к ЗУ или устройству ввода/вывода (с тремя состояниями); 29 — выход записи (с тремя состояниями); 30 — вход/выход подтверждения захвата; 31 — вход/выход захвата; 32 — выход чтения (с тремя состояниями); 33 — вход режима управления минимальный/максимальный; 34 — выход состояния (с тремя состояниями); 35...38 — выходы канала/адреса/состояния (с тремя состояниями); 39 — выход канала адреса (с тремя состояниями); 40 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Входное напряжение:	
низкого уровня	-0,5...+0,8 В
высокого уровня	2...(U _п + 0,5) В
Входное напряжение тактовых сигналов:	
низкого уровня	-0,5...+0,6 В
высокого уровня	3,9...(U _п + 1) В
Ток потребления	≤ 340 мА
Ток утечки на входах	≤ ±10 мкА
Период следования импульсов тактовых сигналов	200...500 нс
Длительность тактовых сигналов:	
высокого уровня	≥ 69 нс
низкого уровня	≥ 118 нс
Время фронта нарастания тактового сигнала (на уровне от 1 до 3,5 В)	≤ 10 нс
Время фронта спада тактового сигнала (на уровне от 3,5 до 1В)	≤ 10 нс
Время установления сигналов данных (D7...D0) в цикле чтения	≥ 30 нс

Время сохранения сигналов данных ($D7...D0$)
в цикле чтения	≥ 10 нс
Время установления сигнала RDY	≥ 118 нс
Время сохранения сигнала RDY	≥ 30 нс
Время установления сигнала RDY (только в такте $T2$)	$\geq -8 $ нс
Время установления сигналов $NMI, INT, \overline{TEST}$	≥ 30 нс
Время установления сигнала $HOLD$	≥ 35 нс
Время установления сигнала \overline{RQ} на выводах $\overline{RQ}/GT1, \overline{RQ}/GT0$	≥ 30 нс
Время сохранения сигнала \overline{RQ} на выводах $\overline{RQ}/GT1, \overline{RQ}/GT0$	≥ 40 нс
Время установления сигнала CR	≥ 30 нс
Время сохранения сигнала CR	≥ 10 нс
Время фронта нарастания на уровне от 0,8 до 2 В (кроме сигнала C)	≤ 20 нс
Время фронта спада на уровне от 2 до 0,8 В (кроме сигнала C)	≤ 12 нс
Время задержки сигналов адреса ($A19...A0$)	10...110 нс
Время сохранения сигналов адреса ($A19...A16$), ($A7...A0$)	≥ 10 нс
Время задержки сигналов данных ($D7...D0$)	10...110 нс
Время задержки сигналов данных ($D7...D0$) в цикле записи	≥ 10 нс
Время задержки сигналов $IO/\overline{M}, \overline{SAO}$	10...110 нс
Время задержки сигнала $HLDA$	10...160 нс
Время задержки сигнала $LOCK$	10...110 нс
Время задержки сигнала \overline{GT} на выводах $\overline{RQ}/GT0,$ $\overline{RQ}/GT1$	0...85 нс

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение высокого уровня	2...(U _п + 0,5) В
Входное напряжение низкого уровня	-0,5...+0,8 В
Минимальный выходной ток высокого уровня	-0,4 мА
Максимальный выходной ток низкого уровня	2 мА
Максимальная емкость нагрузки	100 пФ
Температура окружающей среды	-10...+70° С

К1810ВМ89, КМ1810ВМ89, КР1810ВМ89Б

Микросхемы представляют собой однокристалльный 20-битовый специализированный процессор ввода/вывода. Используются совместно с К580ВМ80, КМ1810ВМ86, КМ1810ВМ88 и

предназначены для повышения производительности систем благодаря освобождению ЦП от управления вводом/выводом и осуществлению высокоскоростных пересылок с прямым доступом в память (ПДП). К основным функциям ИС относятся инициализация и управление контроллерами внешних устройств, обеспечение универсальных пересылок с ПДП. Могут работать параллельно с ЦП одновременно по двум каналам ввода/вывода, каждый из которых обеспечивает скорость передачи информации до 1,25 Мбайт/с при тактовой частоте 5 МГц. Имеют 2 идентичных канала ввода/вывода, каждый из которых содержит пять 20-битовых, четыре 16-битовых и один 4-битовый регистры. Обеспечивают 16-битовую шину данных для связи с ОЗУ и портами ввода/вывода. Шина адреса имеет 20 линий, что позволяет непосредственно адресоваться к памяти емкостью до 1 Мбайт. Система команд содержит 53 мнемокода. Могут сопрягать 16- и 8-битовые шины и периферийные устройства. ИС содержат общее устройство управления (УУ), координирующее работу функциональных устройств; АЛУ, выполняющее беззнаковые арифметические операции над 8- и 16-битовыми двоичными числами (сложение, инкремент, декремент); регистры сборки/разборки, участвующие при передаче всех данных, поступающих в процессор; очередь команд, используемая для повышения производительности процессора при выборке их из памяти; блок шинного интерфейса, осуществляющего управление и определяющего циклы шины, связанные с выборкой команд и передачей данных между процессором и памятью или устройством ввода/вывода.

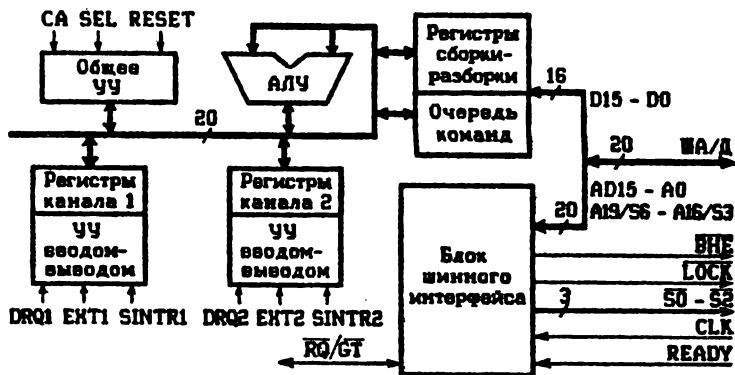
Корпус типа 2123.40-6, масса не более 7,7 г.

Назначение выводов: 1, 20 — общие; 2...16, 39 — входы/выходы каналов адреса/данных; 17, 18 — выходы сигналов запро-

21	RESET	10P	50	26
19	CLK		51	27
22	READY		52	28
23	CA		AD0	16
24	SEL		AD1	15
31	DRQ1		AD2	14
30	DRQ2		AD3	13
33	EXT1		AD4	12
32	EXT2		AD5	11
29	LOCK		AD6	10
25	RD/WT		AD7	9
17	SINTR1		AD8	8
18	SINTR2		AD9	7
			AD10	6
			AD11	5
			AD12	4
			AD13	3
			AD14	2
			AD15	39
			A16/S3	38
			A17/S4	37
			A18/S5	36
			A19/S6	35
			BTE	34

Условное графическое обозначение
K1810BM89, KP1810BM89

сов прерываний от каналов 1 и 2; 19 — вход тактового сигнала; 21 — вход сигнала сброса; 22 — вход сигнала готовности; 23 — вход вызова сигнала; 24 — вход выбора ведущей/ведомой (мастер/подчиненный); 25 — вход/выход сигнала запроса/предоставления шины; 26...28 — выходы состояния процессора ввода/вывода во время выполняемого цикла; 29 — выход запроса дополнительного цикла к шинному контроллеру; 30, 31 — входы запросов прямого доступа к памяти от внешних устройств; 32, 33 — входы управления продолжительностью передачи прямого доступа каналов 1 и 2; 34 — выход сигнала разрешения старшего байта шины данных (D8...D15); 35...38 — выходы адресов сигналов состояния; 40 — напряжение питания.



Структурная схема K1810BM89, KM1810BM89, KP1810BM89Б

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления	≤ 350 мА
Ток утечки на входах	≤ ±10 мкА
Выходной ток низкого в состоянии «выключено»	≤ ±10 мкА
Входная емкость, емкость входа/выхода	≤ 15 пФ
Время задержки сигналов $\overline{S2}...S0$ при переходе в неактивное состояние:	
KP1810BM89	≤ 130 нс
KP1810BM89Б	≤ 120 нс
Время задержки сигналов $\overline{S2}...S0$ при переходе в активное состояние	≤ 110 нс

Время задержки сигналов адреса AD15...AD8, A19...A16	≤ 110 нс
Тактовая частота	≤ 5 МГц
Минимальное время выполнения короткой команды	3,4 мкс

Предельно допустимые режимы эксплуатации

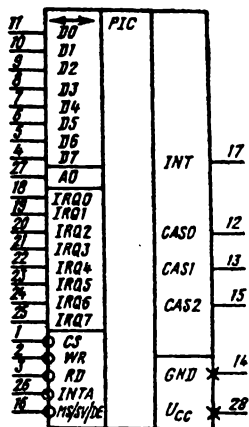
Напряжение питания	4,75...5,25 В
Выходное напряжение высокого уровня	2...(U _п + 1) В
Входное напряжение низкого уровня	-0,5...+0,8 В
Входное напряжение тактовых сигналов низкого уровня	-0,5...+0,6 В
Входное напряжение тактовых сигналов высокого уровня	3,9...(U _п +1) В
Максимальный выходной ток высокого уровня	-0,4 мА
Максимальный выходной ток низкого уровня	2 мА
Максимальная емкость нагрузки:	
A16...A19, AD0...AD15, S0...S2, S3...S6, LOCK, BHE	150 пФ
SINTR1, SINTR2	100 пФ
RQ/GT	30 пФ
Температура окружающей среды	-10...+70° С

К1810ВН59А, КР1810ВН59А

Микросхемы представляют собой программируемый контроллер прерывания и предназначены для реализации прерываний в системах с приоритетами многих уровней. Могут применяться совместно с ИС серий К580, КМ1810. Работа ИС в режимах прерывания по запросу и прерывания по результатам опроса аналогична работе в этих режимах КР580ВН59.

ИС обслуживают до 8 запросов на прерывание микропроцессора, поступивших от внешних устройств, и позволяют расширять число обслуживаемых запросов до 64 путем каскадного соединения. Уровни приоритета входов запросов устанавливаются программным путем.

ИС имеют несколько программных

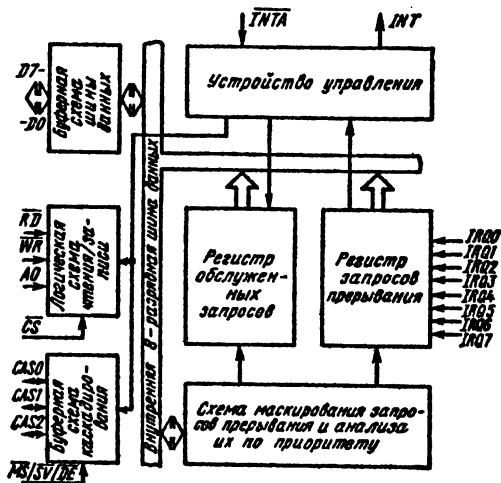


Условное графическое обозначение К1810ВН59А, КР1810ВН59А

способов задания дна приоритетного кольца, применяемых в зависимости от системных требований.

В состав ИС входят устройство управления, буферная схема шины данных, логическая схема чтения (записи), буферная схема каскадирования, регистр запросов прерывания, в котором хранятся запросы от ожидающих обслуживания периферийных устройств, регистр обслуженных запросов, схема маскирования запросов прерывания и анализа их по приоритету и 8-разрядная шина данных.

Корпус типа 2121.28-5, масса не более 5 г.



Структурная схема К1810ВН59А, КР1810ВН59А

Назначение выводов: 1 — вход выбора микросхемы; 2 — вход записи; 3 — вход чтения; 4...11 — входы/выходы канала данных (двунаправленные трехстабильные); 12, 13, 15 — входы/выходы шины каскадирования (двунаправленные трехстабильные); 16 — вход/выход выбора ведомой микросхемы (разрешение данных); 17 — выход прерывания; 18...25 — входы запроса прерывания; 26 — вход подтверждения прерывания; 27 — адресный вход; 28 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Входное напряжение низкого уровня	-0,5...+0,8 В
Входное напряжение высокого уровня	2,2...(U _п + 0,5) В

Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Выходное напряжение высокого уровня на выходе «прерывание»:	
при $I_{\text{Вых}}^1 = 0,4 \text{ мА}$	≥ 2,4 В
при $I_{\text{Вых}}^1 = -0,1 \text{ мА}$	≥ 3,5 В
Ток потребления	≤ 85 мА
Ток утечки на входах	≤ ±10 мкА
Выходной ток низкого в состоянии «выключено»	≤ ±10 мкА
Входной ток низкого в состоянии «выключено»	≤ ±10 мкА
Входной ток на выводах «запрос прерывания»:	
при $U_{\text{ТС}} = 0 \text{ В}$	≤ -300 мкА
при $U_{\text{ТС}} = U_{\text{П}}$	≤ 100 мкА
Емкость нагрузки	≤ 100 пФ
Длительность сигнала «запись» низкого уровня	≥ 290 нс
Время восстановления сигнала «запись»	≥ 370 нс
Время установления сигнала адреса (A0) относительно сигнала «запись»	0 нс
Время установления сигнала «выбор микро- схемы» относительно сигнала «запись»	0 нс
Время сохранения сигнала адреса (A0) относи- тельно сигнала «запись»	0 нс
Время сохранения сигнала «выбор микросхемы» относительно сигнала «запись»	0 нс
Время установления сигнала данных (D7...D0) относительно сигнала запись	≥ 240 нс
Время сохранения сигнала данных (D7...D0) относительно сигнала запись	0 нс
Длительность сигнала «чтение» низкого уровня	≥ 250 нс
Время восстановления сигнала «чтение»	≥ 300 нс
Длительность сигнала «подтверждение преры- вания» низкого уровня	≥ 235 нс
Время восстановления сигнала «подтверждение прерывания»	≥ 300 нс
Время задержки сигнала «разрешение буфера» относительно сигнала «чтение»:	
при переходе из состояния низкого уровня в состояние высокого уровня	≤ 150 нс
при переходе из состояния высокого уровня в состояние низкого уровня	≤ 125 нс
Время установления , сохранения сигнала адреса (A0) относительно сигнала «чтение»	... 0 нс

Время установления , сохранения сигнала «выбор микросхемы» относительно сигнала «чтение»	0 нс
Время задержки сигнала данных ($D7...D0$) при переходе из состояния «выключено» в состояние низкого (высокого) уровня относительно сигнала «чтение» при переходе из состояния высокого уровня в состояние низкого уровня	≤ 200 нс
Время задержки сигнала данных ($D7...D0$) при переходе из состояния низкого (высокого) уровня в состояние «выключено» относительно сигнала «чтение» при переходе из состояния низкого уровня в состояние высокого уровня ..	10...100 нс
Время задержки сигналов данных ($D7...D0$) относительно сигнала адреса ($A0$)	≤ 200 нс
Время задержки сигнала «прерывание» относительно сигнала «запрос прерывания»	≤ 350 нс
Время восстановления сигнала «запрос прерывания»	≥ 100 нс
Время сохранения сигнала «запрос прерывания» относительно сигнала «подтверждение прерывания 1»	≥ 200 нс
Время установления сигнала «подтверждение прерывания 1» относительно сигнала «прерывания»	≥ 100 нс
Время задержки сигналов данных ($D7...D0$) при переходе из состояния «выключено» в состояние низкого (высокого) уровня относительно сигнала «подтверждение прерывания» при переходе из состояния высокого уровня в состояние низкого уровня	≤ 200 нс
Время задержки сигналов данных ($D7...D0$) при переходе из состояния низкого (высокого) уровня в состояние «выключено» относительно сигнала «подтверждение прерывания» при переходе из состояния низкого уровня в состояние высокого уровня	10...200 нс
Время задержки сигналов каскадирования относительно сигнала «подтверждение прерывания» 1	≤ 565 нс
Время установления сигналов каскадирования относительно сигнала «подтверждение прерывания» 2	≥ 55 нс
Время задержки сигналов данных ($D7...D0$) относительно сигналов каскадирования	≤ 300 нс

Предельно допустимые режимы эксплуатации

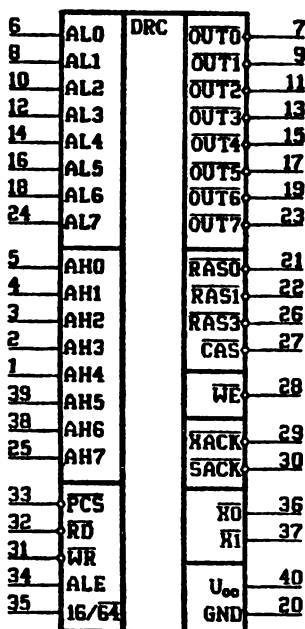
Максимальное напряжение питания	5,25 В
Максимальное входное напряжение:	
низкого уровня	0,8 В
высокого уровня	5,25 В
Минимальный выходной ток высокого уровня ..	-0,4 мА
Минимальный выходной ток высокого уровня	
на выходе «прерывание»	-0,1 мА
Максимальный выходной ток низкого уровня ..	2,2 мА
Максимальная емкость нагрузки	190 пФ
Температура окружающей среды	-10...+70° С

K1810BT3, KM1810BT3

Микросхемы представляют собой контроллер динамической памяти и предназначены для управления ОЗУ емкостью до 64 кбит, микропроцессорных систем на сериях K580, K1810, K1821, а также для создания функционально независимых модулей динамических ОЗУ. Вырабатывают все необходимые сигналы управления чтением, записью и регенерацией для ОЗУ емкостью 4 кбит, 16 кбит, 64 кбит, выполненного на элементах памяти серии K565. Контроллеру могут быть заданы режимы внутренней или внешней регенерации, опережающего чтения, работы с внешним или внутренним генератором. ИС предназначены для построения как функционально независимых модулей, так и модулей, выполненных в стандарте Multibus.

Корпус типа 2123.40-6, масса не более 7,7 г.

В состав ИС входят 2 функциональных блока, один из которых принимает адреса ячеек памяти от центрального процессора (ЦП) и формирует их в мультиплексированном режиме в правильной последовательности на выходе; второй выполняет операции синхрони-



Условное графическое обозначение K1810BT3, KM1810BT3

зации, арбитража и формирования полного набора управляющих сигналов для динамического ОЗУ. Первый блок включает 2 буфера для приема от ЦП 16-разрядного адреса ячейки ОЗУ, счетчик/регистр адресов регенерации, 2 мультиплексора, осуществляющих выдачу на выходы младших и старших адресов или адресов строк регенерации в правильной последовательности в сопровождении стробов. Второй блок включает буфер для приема сигналов адресации, записи/считывания от ЦП, триггер для запоминания запроса на регенерацию от внешних источников, счетчик-таймер, обеспечивающий необходимые запросы на регенерацию, арбитр, разрешающий конфликты между запросами на регенерацию и к памяти, схему для привязки входных сигналов к фронтам тактового генератора, генератор синхротактов и логическую схему, обеспечивающую формирование сигналов управления элементами ОЗУ и квитирующих сигналов.

Назначение выводов: 1...5, 38, 39 — входы разрядов 4...0, 6, 5 адреса столбца; 6, 8, 10, 12, 14, 16 — входы разрядов 5...0 адреса строки; 7, 19 — выходы разрядов 0, 6 адреса памяти; 9, 11, 13, 15, 17 — выходы разрядов 1...5 адреса строки; 18 — вход разряда 6 адреса строки/вход управления режимом 64 цикла; 20 — общий; 21, 22 — выходы строба 0, 1 адреса строки; 23 — выход строба 2 адреса строки/выход разряда 7 адреса к памяти; 24 — вход 0 выбора банка/вход разряда 7 адреса строки; 25 — вход 1 выбора банка/вход управления режимом ускоренного считывания/вход разряда 7 адреса столбца; 26 — выход строба 3 адреса строки/код 2 выбора банка; 27 — выход строба адреса столбца; 28 — выход разрешения записи; 29 — выход подтверждения переноса (готовности данных); 30 — выход подтверждения готовности системы; 31 — вход запроса записи в память; 32 — вход запроса считывания из памяти/вход сигнала ЦПУ; 33 — вход разрешения запроса памяти; 34 — вход управлением восстановлением/вход запроса ускоренного считывания; 35 — вход выбора режима 16 к/64 к; 36, 37 — выходы для кварцевого резонатора/входы управления режимами; 40 — напряжение питания.

Примечание. Если вывод 36 подключить к $U_n=5$ В или через резистор сопротивлением 1 кОм к $U_n=12$ В, то вывод 37 используется для подключения внешнего генератора.

Электрические параметры

Напряжение питания	4,75...5,25 В
Выходное напряжение низкого уровня при $I_{\text{ВЫХ}}^0 = 1,8$ мкА	$\leq 0,45$ В
Выходное напряжение высокого уровня при $I_{\text{ВЫХ}}^1 = -100$ мкА	$\geq 2,4$ В

Ток потребления	≤ 290 мА
Входной ток:	
низкого уровня	≤ 2 мА
высокого уровня	≤ 0,2 мА
Тактовая частота	18,432 МГц
Период следования импульсов тактовых сигналов	40...54 нс
Емкость нагрузки	≤ 320 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение:	
низкого уровня	≤ 0,45 В
высокого уровня	≤ 5,25 В
Емкость нагрузки	≤ 500 пФ
Температура окружающей среды	-10...+70° С

K1810BT37, KP1810BT37A, KP1810BT37B, KP1810BT37B

Микросхемы представляют собой высокопроизводительный контроллер прямого доступа к памяти (ПДП) и используются в составе микропроцессорных систем на основе серий K580, K1810, K1821 для реализации ПДП по четырем независимым каналам с положительным или отрицательным приращением адреса со скоростью 1,6 Мбайт/с. Каждый канал может выполнять до 64 к циклов ПДП. Режим ПДП является самым скоростным способом обмена, который реализуется с помощью контроллеров ПДП без использования программного обеспечения.

В состав ИС входят 4 канала, состоящих каждый из четырех 16-разрядных регистров (регистра текущего адреса, регистров циклов ПДП, регистра хранения базового адреса и регистра хранения базового числа циклов ПДП), 6-разрядного регистра режима, а также 3 функциональных блока, выполняющих функции управления (буфер шины данных, блок управления контроллером при передаче память — память, блок управления режимом ПДП). Блок управления контроллером включает регистр команд, регистр условий, регистр запросов, регистр маски.

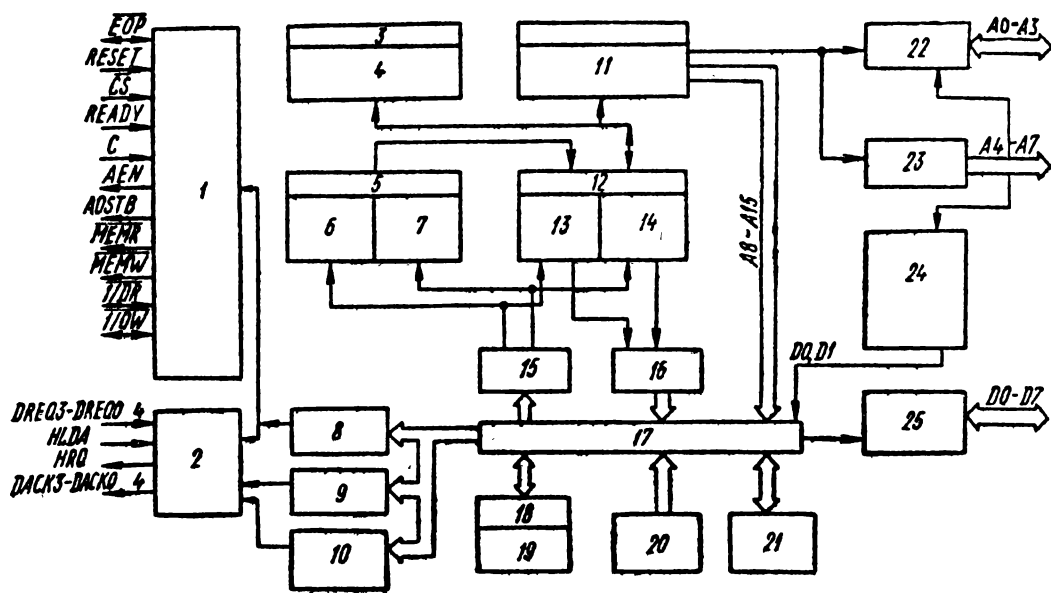
ИС могут работать в двух основных режимах: с центральным процессором и выполнения циклов ПДП (в режиме одиночной передачи, в режиме блочной передачи, в режиме передачи по требованию, в режиме передачи память — память).

Корпус типа 2123.40-2, масса не более 6,5 г.

Назначение выводов: 1 — вход/выход чтения $\overline{I}/\overline{DR}$; 2 — вход/выход записи $\overline{I}/\overline{QW}$; 3 — выход чтения из памяти \overline{MEMR} ; 4 — выход записи в память \overline{MEMW} ; 5 — вход смещения $PULL-UP$; 6 — вход готовности $READY$; 7 — вход подтверждение захвата $HLDA$; 8 — выход stroba адреса $ADSTB$; 9 — выход разрешения адреса AEN ; 10 — выход запроса захвата HRQ ; 11 — вход выбора микросхемы \overline{CS} ; 12 — вход тактового импульса C ; 13 — вход сброса $RESET$; 14, 15, 24, 25 — входы/выходы подтверждения канала прямого доступа $DACK3...DACK0$; 16...19 — входы запроса канала прямого доступа $DRQ3...DRQ0$; 20 — общий; 21...23, 26...30 — входы/выходы канала данных $D7...D0$; 31 — напряжение питания; 32...35 — входы/выходы канала адреса $A0...A3$; 36 — вход/выход конец счета \overline{EOP} ; 37...40 — входы/выходы канала адреса $A4...A7$.

Электрические параметры

Номинальное напряжение питания	5 В $\pm 5\%$
Выходное напряжение низкого уровня:	
КР1810ВТ37А	$\leq 0,4$ В
КР1810ВТ37Б, КР1810ВТ37В	$\leq 0,45$ В
Выходное напряжение высокого уровня:	
КР1810ВТ37А	$\geq 2,5$ В
КР1810ВТ37Б, КР1810ВТ37В	$\geq 2,4$ В
Выходное напряжение высокого уровня на выводе 10	$\geq 3,5$ В
Ток потребления:	
КР1810ВТ37А	≤ 130 мА
КР1810ВТ37Б, КР1810ВТ37В	≤ 150 мА
Ток утечки низкого уровня на входе:	
КР1810ВТ37А	≤ 1 мкА
КР1810ВТ37Б, КР1810ВТ37В	≤ 10 мкА
Ток утечки высокого уровня на входе:	
КР1810ВТ37А	$\leq -1 $ мкА
КР1810ВТ37Б, КР1810ВТ37В	$\leq -10 $ мкА
Выходной ток низкого уровня в состоянии «выключено»	≤ 1 мкА
Входной ток высокого уровня в состоянии «выключено»	$\leq -1 $ мкА
Время задержки распространения сигнала AEN относительно сигнала $C(S1)$ при переходе из состояния высокого уровня в состояние низкого уровня:	
КР1810ВТ37А	≤ 300 нс
КР1810ВТ37Б	≤ 225 нс



Структурная схема K1810BT37, KP1810BT37:

1 — блок управления и синхронизации; 2 — блок управления приоритетом; 3 — схема уменьшения; 4 — регистр временного счетчика записей (16); 5 — буфер чтения; 6 — регистр базового адреса; 7 — регистр базового счетчика записей 4×16; 8 — регистр команд (8); 9 — регистр маски (4); 10 — регистр запроса (4); 11 — схема увеличения (уменьшения) регистр временного адреса (16); 12 — буфер чтения (записи); 13 — регистр текущего адреса 4×16; 14 — регистр текущего счетчика записей 4×16; 15 — буфер записи; 16 — буфер чтения; 17 — внутренняя шина данных; 18 — буфер чтения (записи); 19 — регистр установки режима; 20 — регистр состояния (8); 21 — временной регистр (8); 22 — буфер ввода-вывода; 23 — выходной буфер; 24 — дешифратор команд; 25 — буфер ввода-вывода

Время задержки распространения сигнала AEN относительно сигнала $C (S1)$ при переходе из состояния низкого уровня в состояние высокого уровня:

KP1810BT37A ≤ 200 нс

KP1810BT37Б ≤ 150 нс

Время задержки распространения сигнала A при переходе в состояние «выключено» относительно сигнала $C(S1)$:

KP1810BT37A ≤ 150 нс

KP1810BT37Б ≤ 120 нс

Время задержки распространения сигналов $\overline{RD}, \overline{RW}$ при переходе из состояния высокого уровня в состояние «выключено» относительно сигнала $C (S1)$:

KP1810BT37A ≤ 150 нс

KP1810BT37Б ≤ 120 нс

Время задержки распространения сигнала D при переходе в состояние «выключено» относительно сигнала $C(S2)$:

KP1810BT37A ≤ 250 нс

KP1810BT37Б ≤ 190 нс

Время сохранения сигнала D относительно сигнала $ADSTB$:

KP1810BT37A ≥ 50 нс

KP1810BT37Б ≥ 40 нс

Время задержки распространения сигнала $DACK$ относительно сигналов $C (S1, S2)$:

KP1810BT37A ≤ 250 нс

KP1810BT37Б ≤ 220 нс

Время задержки распространения сигнала INT, \overline{EOP} относительно сигналов $C (S3, S4)$:

KP1810BT37A ≤ 250 нс

KP1810BT37Б ≤ 220 нс

Время задержки распространения сигнала INT, \overline{EOP} относительно сигнала $C (S2)$ при ускоренном обмене:

KP1810BT37A ≤ 250 нс

KP1810BT37Б ≤ 220 нс

Время удержания сигнала $ADSTB$ относительно сигнала D ≥ 100 нс

Длительность тактовых сигналов высокого уровня:

KP1810BT37A ≥ 120 нс

KP1810BT37Б ≥ 100 нс

Время задержки распространения сигнала A относительно сигнала $C (S2)$:

KP1810BT37A ≤ 250 нс

KP1810BT37Б ≤ 190 нс

Период следования тактовых сигналов:

KP1810BT37A	≥ 320 нс
KP1810BT37Б	≥ 250 нс
KP1810BT37В	≥ 200 нс

Предельно допустимые режимы эксплуатации

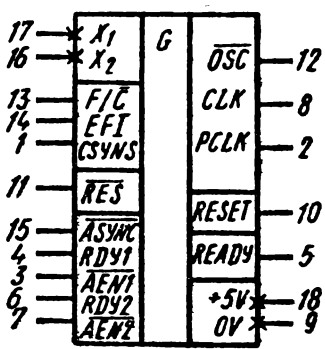
Напряжение питания	4,75...5,25 В
Входное напряжение низкого уровня	0...0,8 В
Входное напряжение высокого уровня	2... $U_{П}$ В
Максимальный выходной ток низкого уровня:	
по выводу 8	2,5 мА
по выводам 21...23, 26...30, 36	2 мА
по остальным выводам	3,2 мА
Максимальный выходной ток высокого уровня:	
по выводу 10	−0,1 мА
по остальным выводам	−0,2 мА
Максимальная частота следования импульсов тактового сигнала:	
KP1810BT37A	3 МГц
KP1810BT37Б	4 МГц
KP1810BT37В	5 МГц
Максимальное время фронта нарастания (спада) сигнала	20 нс
Максимальная емкость нагрузки	150 пФ
Температура окружающей среды	−10...+70° С

K1810ГФ84, KM1810ГФ84, KP1810ГФ84, KP1810ГФ84А

Микросхемы представляют собой тактовый генератор с возможностью работы на гармониках кварцевого резонатора (KP1810ГФ84) и с выбором режима синхронизации сигнала готовности (KP1810ГФ84А) и предназначены для управления KP1810ВМ86 и периферийными устройствами, для синхронизации сигналов готовности с тактовыми сигналами ЦП и сигналов интерфейсной шины Multibus.

В состав ИС входят задающий мультивибратор, делители на 2 и 3, формирователь тактового сигнала, схемы синхронизации и выбора задающей частоты и схемы формирования сигналов «установка» и «готовность». Сигналы формируются из колебаний основной частоты внешнего кварцевого резонатора, подключаемого к выводам X1 и X2, или третьей гармоники кварцевого резонатора, выделяемой резонансным LC-контуром, или от

внешнего генератора, подключаемого к выводу 14. Рекомендуемые типы резонаторов: РГ-05, РК8, РК45ММ. Последовательно с резонатором подключается конденсатор (5...25 пФ), подбираемый при точной настройке на требуемую частоту мультивибратора. В ИС имеются 3 частотных выхода: *OSC* — мультивибратор, *CLK* — тактовый сигнал МОП, *PCLK* — периферийный тактовый сигнал ТТЛ. Частоты связаны соотношением: $f_{OSC} = 3f_{CLK} = 6f_{PCLK}$ в режиме внутреннего генератора и $f_{EFI} = 3f_{CLK} = 6f_{PCLK}$ в режиме внешнего генератора. Если вход F/\bar{C} подключен к земле, то генератор работает в режиме формирования сигналов от внутреннего генератора, если на вход F/\bar{C} подается высокий потенциал — то в режиме формирования сигналов от внешнего генератора.



Условное графическое обозначение К1810ГФ84, КМ1810ГФ84, КР1810ГФ84

Содержат 528 интегральных элементов. Корпус типа 2104.18-5, масса не более 1,8 г.

Назначение выводов: 1 — вход синхронизации; 2 — выход тактовый ТТЛ; 3 — вход адреса готовности 1; 4 — вход сигнала готовности 1; 5 — выход сигнала готовности 1; 6 — вход сигнала готовности 2; 7 — вход адреса готовности 2; 8 — выход тактовый МОП; 9 — общий; 10 — выход сигнала установки; 11 — вход установки; 12 — выход

мультивибратора; 13 — вход выбора задающей частоты; 14 — вход внешней частоты; 15 — вход выбора синхронизации готовности (КР1810ГФ84А) или для подключения LC-контура (КР1810ГФ84); 16 — вывод подключения резонатора X2; 17 — вывод подключения резонатора X1; 18 — напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня:	
по выводам 2, 5, 10, 12	≥ 2,4 В
по выводу 8	≥ 4 В
Разность пороговых напряжений высокого и низкого уровней на выводе 11	≥ 0,25 В

Ток потребления:	
КР1810ГФ84А	≤ 162 мА
КР1810ГФ84	≤ 140 мА
Входной ток низкого уровня:	
по выводу 15	≤ −1,3 мА
по остальным выводам	≤ −0,5 мА
Входной ток высокого уровня	≤ 0,05 мА
Длительность сигнала высокого уровня	
на входе 8	≥ 43 нс
Длительность сигнала низкого уровня	
на входе 8	≥ 68 нс
Время задержки распространения сигнала <i>RESET</i>	
относительно сигнала <i>CLK</i>	≤ 40 нс

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение низкого уровня	−0,4...+0,8 В
Входное напряжение высокого уровня:	
по входу 11	2,6...5,25 В
по остальным входам	2...5,25 В
Максимальный выходной ток низкого уровня	5 мА
Максимальный выходной ток высокого уровня	−1 мА
Максимальная частота генерирования	
на выходе 12	30 МГц
Максимальная частота на выходе 14	30 МГц
Максимальное время фронта нарастания (спада)	
сигнала:	
по входу 14	5 нс
по остальным входам (кроме 11)	20 (12) нс
Минимальная длительность сигнала высокого	
(низкого) уровня на входе 14	13 нс
Минимальное время установления сигналов 4, 6	
относительно сигнала 8	35 нс
Минимальное время сохранения сигналов 4, 6	
относительно сигнала 8	0 нс
Минимальное время установления сигналов 3, 7	
относительно сигналов 4,6 соответственно	35 нс
Минимальное время сохранения сигналов 3, 7	
относительно сигнала 8	0 нс
Минимальное время установления сигнала 1	
относительно сигнала 14	20 нс
Минимальное время сохранения сигнала 1	
относительно сигнала 14	10 нс

Минимальное время сохранения сигнала 11

относительно сигнала 8:

КР1810ГФ84 20 нс

КР1810ГФ84А 65 нс

Минимальное время установления сигнала 15

относительно сигнала 8 КР1810ГФ84А 50 нс

Минимальное время сохранения сигнала 15

относительно сигнала 8 0 нс

Максимальная емкость нагрузки.

по выходу 8 100 пФ

по остальным выходам 30 пФ

Температура окружающей среды -10...+70° С

Общие рекомендации по применению

Допустимое значение статического потенциала 30 В.

Микросхемы пригодны для монтажа в аппаратуре методом групповой пайки или паяльником.

Микросхемы серии КР1810 по входам и выходам совместимы с микросхемами транзисторно-транзисторной логики (ТТЛ) и микросхемами серий КР580, КМ580.

К двунаправленным выводам микросхемы рекомендуется подключать специальные двунаправленные трехстабильные шинные формователи.

Замену микросхемы при ремонте аппаратуры, установку и извлечение микросхемы из контактных приспособлений необходимо производить при отсутствии напряжения на выводах микросхем.

Конструкция изделий обеспечивает трехкратное воздействие групповой пайки и лужение выводов горячим способом без применения теплоотвода и соединение при температуре групповой пайки $255 \pm 10^\circ \text{C}$ в течение не более 4 с.

Интервал между последовательными пайками 5–10 с.

Очистку изделий следует производить в спирто-бензиновой смеси (1:1) или спирто-хладоновой смеси (1:19) при виброотмывке с частотой 50 ± 5 Гц и амплитудой колебаний до 1 мм в течение 4 мин.

Серии КМ1811, КН1811, КР1811

В состав микропроцессорного комплекса серий КМ1811, КН1811, КР1811, изготовленных по nМОП технологии и предназначенных для построения 16-разрядных микро-ЭВМ, применяемых для управления производством и технологическими процессами, сбора и обработки данных, решения научно-технических и экономических задач, для проведения инженерно-конструкторских расчетов, моделирования и управления объектами в реальном масштабе времени, входят типы:

КМ1811ВМ1, КН1811ВМ1 — центральный процессор, выполняющий арифметические и логические операции;

КМ1811ВТ1, КР1811ВТ1 — диспетчер памяти центрального процессора;

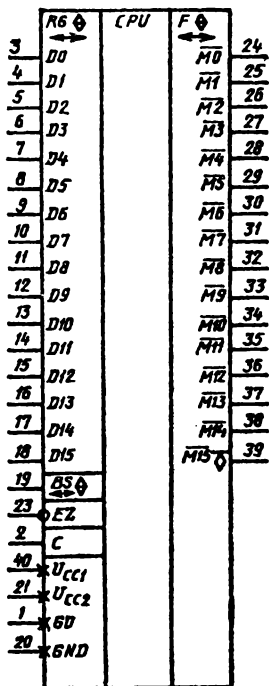
КМ1811ВУ1, КН1811ВУ1 — схема микропрограммного управления центральным процессором для реализации базовой системы команд;

КМ1811ВУ2 — схема микропрограммного управления центральным процессором для реализации команд с плавающей запятой;

КМ1811ВУ3, КН1811ВУ3 — схемы микропрограммного управления центральным процессором для реализации расширенного набора команд.

Общие характеристики комплекта: разрядность обрабатываемых данных — 8, 16, 32, 64 бит; разрядность АЛУ, регистров общего назначения и шины данных — 16 бит; разрядность шины адреса — 22 бит; шина адреса и данных — совмещенная; объем адресуемой памяти — 4 Мбайт; способ управления — микрокомандный; число микрокоманд — 83; базовый набор типов команд — 89; число команд с плавающей запятой — 46; число типов команд — 135; число способов адресации — 12; число регистров общего назначения — 18; число программно-доступных регистров общего назначения — 10; система прерываний — приоритетная, многоуровневая, векторная.

КМ1811ВМ1, КН1811ВМ1



Условное графическое обозначение КМ1811ВМ1, КН1811ВМ1

Микросхемы представляют собой центральный процессор, выполняющий арифметические и логические операции над 16-разрядными операндами. В состав ИС входят: 16-разрядное АЛУ, блок регистров общего назначения (РОН), мультиплексор регистровой записи; мультиплексор и дешифратор адреса РОН; регистр системных команд; регистр микрокоманд; регистр наноконанд; схема управления, схема выбора банка, схема анализа ветвления, дешифратор микрокоманд. Имеют два 16-разрядных двунаправленных информационных канала: шину адреса и данных и шину микроканала. Совместимы по входам и выходам с ТТЛ-схемами.

Корпус 2123,40-6, масса не более 7,7 г, Н13.40-1.

Назначение выводов: 1 — выход напряжения внутреннего генератора смещения подложки; 2 — вход тактовых импульсов; 3...18 — входы/выходы совмещенной шины адреса и данных; 19 — вход/выход сигнала «выбор ВУ»; 20 — общий; 21 — напряжение питания ($U_{п2}$);

22 — свободный; 23 — вход установки выходов в высокоомное состояние; 24...39 — входы/выходы шины микрокоманд; 40 — напряжение питания ($U_{п1}$).

Электрические параметры

Номинальное напряжение питания:

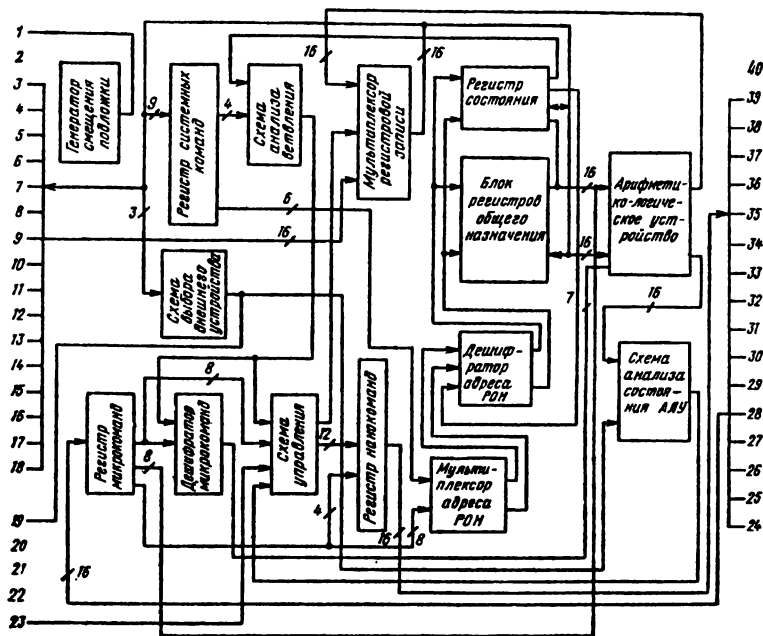
$U_{п1}$	5 В ±5%
$U_{п2}$	12 В ±5%

Выходное напряжение низкого уровня по выводам

3...18, 19, 24...39	≤ 0,5 В
---------------------	---------

Выходное напряжение высокого уровня:

по выводам 3...18	≥ 2,4 В
по выводам 24...39	≥ 3,5 В

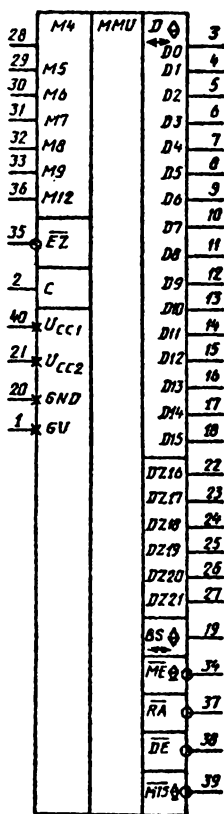


Структурная схема КМ1811ВМ1, КН1811ВМ1

Входное напряжение низкого уровня по выводу 19	$\leq 0,8$ В
Входное напряжение высокого уровня по выводу 19	$\geq 2,4$ В
Входное напряжение высокого уровня тактовых сигналов	$\geq 10,8$ В
Ток потребления от источника $U_{п1}$	≤ 90 мА
Ток потребления от источника $U_{п2}$	≤ 41 мА
Потребляемая мощность	0,99 Вт
Время установления сигнала входных данных	≤ 75 нс
Время сохранения сигнала микрокоманды	20...50 нс
Время установления сигнала микрокоманды	50...110 нс
Время задержки сигнала наноконанды	≤ 95 нс
Время задержки сигнала выходных данных:	
базовый цикл	≤ 110 нс
цикл ввода/вывода	≤ 185 нс
Емкость входа тактового сигнала	≤ 60 пФ
Емкость входов	≤ 15 пФ
Емкость входов/выходов	≤ 25 пФ

- Длительность тактового сигнала высокого уровня:
 базовый цикл (режим) ≤ 145 нс
 цикл ввода/вывода и преобразования
 адреса ≤ 215 нс
- Длительность тактового сигнала низкого уровня:
 базовый цикл (режим) ≤ 145 нс
 цикл ввода/вывода и преобразования адреса ≤ 290 нс
- Время перехода тактового сигнала из состояния
 низкого (высокого) уровня в состояние высокого
 (низкого) уровня ≤ 20 нс

КМ1811ВТ1, КР1811ВТ1



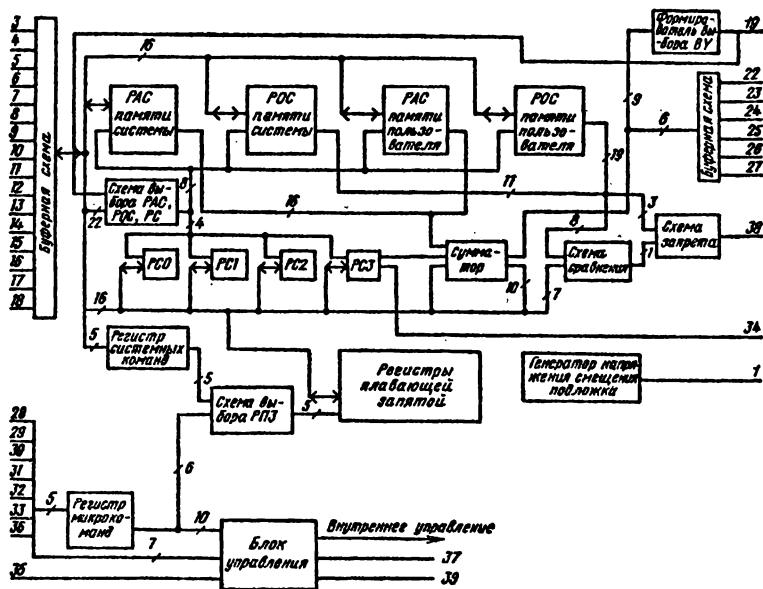
Микросхемы представляют собой диспетчер памяти, обеспечивающий стыковку КМ1811ВМ1 с оперативной памятью емкостью до 4 Мбайт. Осуществляют преобразование 16-разрядных логических адресов в 18- или 22-разрядные физические адреса, что обеспечивает расширение объема адресуемой памяти с 64 до 256 кбайт или до 4 Мбайт, функции защиты памяти и обеспечивают разделение областей адресного пространства, используемого в системном режиме и режиме пользователя, различные виды доступа к каждой перемещаемой странице (странице без доступа, странице только для считывания, странице для записи и считывания). Для системного режима и режима пользователя перемещение адресов осуществляется постранично с длиной страницы от 64 байт до 8 кбайт с шагом 64 байт.

В состав ИС входят: шестнадцать 16-разрядных регистров адресов страниц (РАС) памяти системы; десять 16-разрядных регистров описания страниц (РОС) памяти системы; шестнадцать 16-разрядных РАС памяти пользователя; двенадцать 16-разрядных РОС памяти пользователя; четыре 16-разрядных регистра состояний (PC0...PC3); регистры системных команд и микрокоманд; регистры плавающей запятой; логика управления.

Условное графическое обозначение
 КМ1811ВТ1, КР1811ВТ1

Корпус типа 2123.40-6, масса не более 7,7 г.

Назначения выводов: 1 — выход напряжения внутреннего генератора смещения подложки; 2 — вход тактовых импульсов; 3...18 — входы/выходы совмещенной шины адреса (разряды 15...0) и данных; 19 — вход/выход сигнала «выбор ВУ»; 20 — общий; 21 — напряжение питания ($U_{п2}$); 22...27 — выходы шины адреса, разряды 16...21; 28...33 — входы шины микрокоманд, разряды 4...9; 34 — выход преобразования адреса; 35 — вход установки выходов в высокоомные состояния; 36 — вход шины микрокоманд, разряд 12; 37 — выход сигнала «готово» (прием информации); 38 — выход сигнала «запрет»; 39 — выход шины микрокоманд, разряд 15; 40 — напряжение питания ($U_{п1}$).



Структурная схема KM1811BT1, KP1811BT1

Электрические параметры

Номинальное напряжение питания:

$U_{п1}$	5 В $\pm 5\%$
$U_{п2}$	12 В $\pm 5\%$

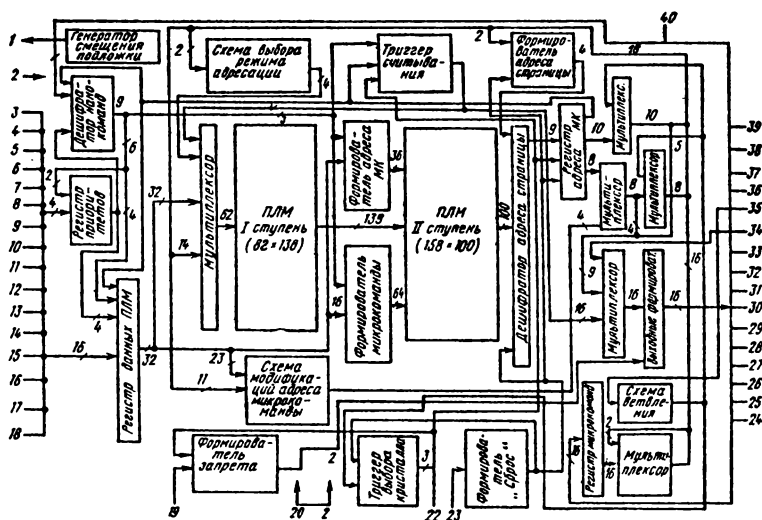
Выходное напряжение низкого уровня

по выводам 3...18, 19, 34, 37, 38, 39 $\leq 0,5$ В

Выходное напряжение высокого уровня:	
по выводам 3...18, 19, 34, 37, 38, 39	$\geq 2,4$ В
Входное напряжение низкого уровня по выводу 19 ..	$\leq 0,8$ В
Входное напряжение высокого уровня по выводу 19 ..	$\geq 2,4$ В
Ток потребления от источника $U_{П1}$	≤ 75 мА
Ток потребления от источника $U_{П2}$	≤ 45 мА
Потребляемая мощность	0,96 Вт
Время сохранения сигнала микрокоманды, нанокоманды, входных данных	≥ 20 нс
Время установления сигнала нанокоманды, входных данных	≤ 110 нс
Время задержки входных данных, сигнала «Готово»	≤ 180 нс
Время задержки выходных данных	≤ 260 нс
Время задержки сигнала «запрет»	≤ 250 нс

КМ1811ВУ1, КН1811ВУ1, КН1811ВУ2, КМ1811ВУ3, КН1811ВУ3

Микросхемы представляют собой схемы микропрограммного управления центральным процессором КН1811ВМ1 для реализации базовой системы команд, команд с плавающей запятой, расширенного набора команд.

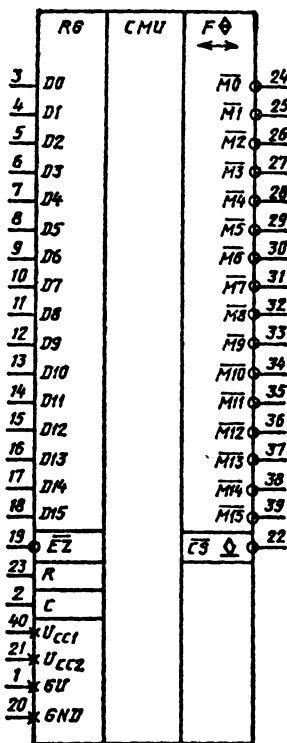


Структурная схема КН1811ВУ1, КН1811ВУ2, КН1811ВУ3

В состав ИС входят: 16-разрядный регистр данных ПЛМ; 16-разрядный регистр микрокоманд; 9-разрядный регистр адреса микрокоманд; дешифратор микрокоманд; логика модификации адреса микрокоманды; логика ветвления микропрограммы; логика приоритетов прерываний; логика выбора кристалла; программируемая логическая матрица (ПЛМ). Имеют две 16-разрядные информационные шины: шину адреса и данных и шину микрокоманд (ШМК). Управляющая микропрограмма размещается в ПЛМ объемом 15 800 бит. К ШМК (в архитектурном максимуме МПК) может быть подключено до 16 микросхем управления. Общее число реализуемых микрокоманд 83.

Корпус типа Н13.40-1.

Назначение выводов: 1 — выход напряжения внутреннего генератора смещения подложки; 2 — вход тактовых импульсов; 3...18 — входы шины адреса и данных; 19 — вход установки выходов в высокоомное состояние; 20 — общий; 21 — напряжение питания ($U_{п2}$); 22 — выход сигнала «выбор кристалла»; 23 — вход сигнала сброса; 24...39 — входы/выходы шины микрокоманд; 40 — напряжение питания ($U_{п1}$).



Условное графическое обозначение КН1811ВУ1, КН1811ВУ2, КН1811ВУ3

Электрические параметры

Номинальное напряжение питания:

$U_{п1}$	5 В ±5%
$U_{п2}$	12 В ±5%

Выходное напряжение низкого уровня

по выводам 22, 24...39

≤ 0,5 В

Выходное напряжение высокого уровня

по выводам 24...39

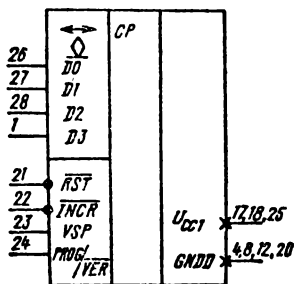
≥ 3,5 В

Входное напряжение низкого уровня по выводу 23	≤ 0,8 В
Входное напряжение высокого уровня по выводу 23	≥ 2,4 В
Ток потребления от источника $U_{П1}$	≤ 50 мА
Ток потребления от источника $U_{П2}$	≤ 50 мА
Потребляемая мощность	0,89 Вт
Время установления сигнала нанокomанды	50...110 нс
Время сохранения сигнала команд, микрокоманд, запросов прерывания, сброса	20...50 нс
Время установления сигнала команды, запросов прерывания, сброса	20...100 нс
Время задержки сигнала микрокоманды	≤ 110 нс
Время задержки сигнала «выбор кристалла»	≤ 110 нс

Цифровые микропроцессоры могут иметь встроенные аналого-цифровые и цифро-аналоговые преобразователи. Поэтому входные аналоговые сигналы передаются в МП через преобразователь в цифровой форме, обрабатываются и после обратного преобразования в аналоговую форму поступают на выход. Такие аналоговые функциональные преобразователи сигналов, или аналоговые микропроцессоры, выполняют функции аналоговой схемы (например, генерацию колебаний, модуляцию, смещение, фильтрацию, кодирование и декодирование сигналов в реальном масштабе времени, заменяя сложные схемы, состоящие из операционных усилителей, катушек индуктивности, конденсаторов). Применение аналогового микропроцессора повышает точность обработки аналоговых сигналов и их воспроизводимость, расширяет функциональные возможности за счет программной настройки цифровой части микропроцессора на различные алгоритмы обработки сигналов.

КМ1813ВЕ1А, КМ1813ВЕ1Б

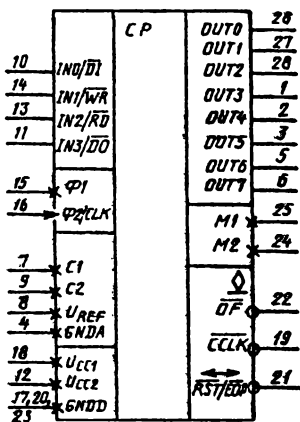
Микросхемы представляют собой однокристалльную программируемую микро-ЭВМ (процессор) с аналоговыми устройствами ввода/вывода и предназначены для цифровой обработки непрерывных сигналов в реальном масштабе времени для диапазона низких частот в технике связи, промышленной автоматике, гидролокации, гидроакустике, сейсмологии, геофизике, биомедицине, для синтеза и анализа распознавания речи. Функции, выполняемые ИС, связаны с обработкой сигналов (цифровые фильтры, адаптивные фильтры, корреляторы, модемы), обработкой и распознаванием речи (вокадеры, синтезаторы), реализацией устройств управления объектами и генерацией сигналов произвольной формы. Набор команд в сочетании с высокой точностью (25 двоичных разрядов) работы АЛУ позволяет стро-



Условное графическое обозначение KM1813BE1 в режиме «программирование»:
 +5 В — выводы 17, 18, 25;
 0 В — выводы 4, 8, 12, 20

Несколько ИС могут быть объединены в сложные мультипроцессорные системы. Выполнены по ПМОП-технологии.

Цифровая часть включает ПЗУ с ультрафиолетовым стиранием (содержит 192 командных слова), двухпортовое сверхоперативное ОЗУ, двоичное масштабирующее устройство (арифметический двоичный сдвигатель), АЛУ, схемы тактирования и синхронизации. Аналоговая часть содержит 4 аналоговых входа, 4-канальный входной мультиплексор с входной схемой выборки и хранения (одну на все 4 канала), аналого-цифровой и

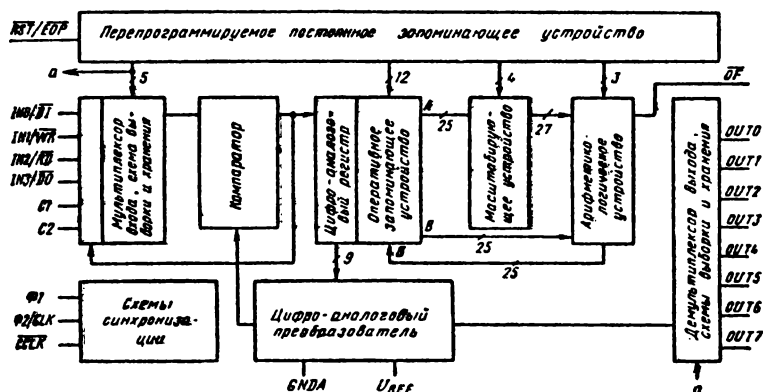


Условное графическое обозначение KM1813BE1 в режиме «работа»:
 +5 В — вывод 12; -5 В — вывод 18;
 0 В — выводы 17, 20, 23

цифровой обработки сигналов и цифрового динамического управления. Можно реализовать: фильтры нижних и верхних частот, содержащие до 20 комплексных пар полюсов и нулей (фильтр 40-го порядка); детекторы; выпрямители; ограничители; умножители и делители 25-разрядных двоичных чисел; генераторы колебаний и функции — аппроксимации нелинейных функций (квадратичных, логарифмических); логические операции; мультипликация входных и выходных сигналов.

Несколько ИС могут быть объединены в сложные мультипроцессорные системы. Выполнены по ПМОП-технологии. Цифровая часть включает ПЗУ с ультрафиолетовым стиранием (содержит 192 командных слова), двухпортовое сверхоперативное ОЗУ, двоичное масштабирующее устройство (арифметический двоичный сдвигатель), АЛУ, схемы тактирования и синхронизации. Аналоговая часть содержит 4 аналоговых входа, 4-канальный входной мультиплексор с входной схемой выборки и хранения (одну на все 4 канала), аналого-цифровой и цифро-аналоговый преобразователи, выходной мультиплексор, 8 выходных каналов со схемами выборки и хранения. Связь между цифровой и аналоговой частями осуществляется через цифро-аналоговый регистр на 9 разрядов. Цифро-аналоговое преобразование производится методом поразрядного взвешивания цифрового представления числа. Аналого-цифровое преобразование реализуется программным путем в соответствии с алгоритмом последовательного приближения. Способ синхронизации — от внешнего или внутреннего генератора.

Функциональный состав: программная память (ГПЗУ) — 192×24 разряда; оперативная память 40×25 разрядов (бит); объем памяти коэффициентов (число констант) — 16×4 бит; масштабирующее устройство: $+2^2 \dots -2^{-13}$; 4-канальный АЦП — 9 разрядов (8 + знак); восьмиканальный ЦАП — 8 разрядов + знак; АЛУ с возможностью коррекции результата при переполнении — 25 разрядов, 11 команд; количество аналоговых команд — 8; количество цифровых команд — 15; разрядность данных ОЗУ — 25; число каналов ввода — 4, число каналов вывода — 8, разрядность команд — 24 бит. Для применения СБИС необходимы транслятор ассемблера в объектный код; программный имитатор для отладки программ и программатор для занесения объектного кода. ИС имеют 2 режима функционирования: «программирование» и «работа».

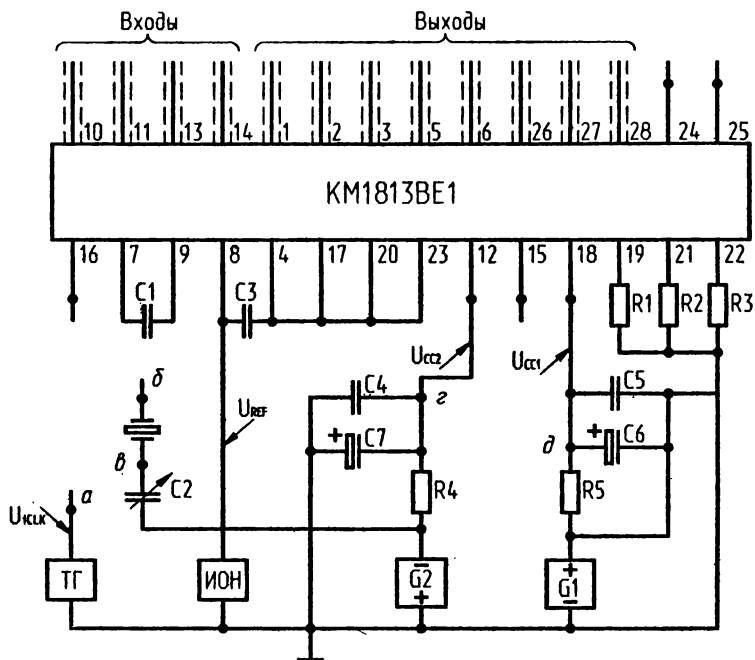


Структурная схема KM1813BE1

Содержат 19 500 интегральных элементов. Корпус типа 2121.28-6 с прозрачной для ультрафиолетового излучения крышкой, масса не более 5 г.

Назначение выводов: 1...3, 5, 6 — выходы; 4 — общий аналоговый; 7 — для подключения внешнего конденсатора выборки и хранения входного сигнала; 8 — источник опорного напряжения; 9 — для подключения внешнего конденсатора выборки и хранения входного сигнала; 10 — вход аналогового или цифрового последовательного сигнала (ТТЛ уровень); 11 — вход/выход входного аналогового сигнала или выходного цифрового последовательного сигнала (открытый сток); 12 — напряжение питания ($U_{П2}$); 13 — вход/выход аналогового сигнала или сигнала «чтение» (открытый сток); 14 — вход аналогового сигнала или вывод

синхроимпульса «запись» (открытый сток); 15, 16 — входы тактирования; 17, 20, 23 — общие цифровые; 18 — напряжение питания ($U_{П1}$); 19 — выход внутреннего сигнала синхронизации (открытый сток); 21 — вход/выход напряжения низкого уровня, возвращающего счетчик команд в начальное состояние (открытый сток); 22 — выход напряжения низкого уровня, указывающего на переполнение АЛУ во время предыдущей команды (открытый сток); 24, 25, 26...28 — выходы, определяющие режим работы входов/выходов (в аналоговой или цифровой форме).



Основная схема включения KM1813BE1: $C1=220\text{...}1000$ пФ; $C2=4\text{...}20$ пФ; $C3\text{...}C5=1$ мкФ; $C6=C7=100$ мкФ; $R1\text{...}R3=10$ кОм; $R4=R5=0,51$ Ом

Положение перемычек: при внешнем тактовом генераторе 16 — а; 15 — 12; при внутреннем тактовом генераторе 16 — в; 15 — б; режим входов аналоговых 24 — д; режим выходов аналоговых 25 — д; цифровые ТТЛ выходы 25 — г; аналоговые входы 24 — г

Электрические параметры

Номинальное напряжение питания:

$U_{П1}$	5 В $\pm 5\%$
$U_{П2}$	-5 В $\pm 5\%$

Погрешность перехода нулевой точки по входу	−4...+16 мВ
Выходное напряжение низкого уровня	≤ 0,4 В
Напряжение опорного источника	1...2 В
Напряжение смещения нуля на входе	≤ ±10 мВ
Диапазон входного сигнала	− $U_{оп}$...+ $U_{оп}$ В
Напряжение смещения нуля на выходе	≤ ±60 мВ
Ток потребления:	
от источника опорного напряжения	100...250 мкА
от источника питания $U_{п1}$	≤ 50 мА
от источника питания $U_{п2}$	≤ 150 мА
Ток высокого уровня по входу VSP	≤ 20 мА
Входной ток низкого (высокого) уровня	≤ 15 мкА
Выходной ток высокого уровня	≤ 15 мкА
Потребляемая мощность	≤ 1 Вт
Нелинейность преобразования аналого-цифрового:	
КМ1813ВЕ1А	−1...+1 МЗР
КМ1813ВЕ1Б	−2...+2 МЗР
цифро-аналогового	−1...+1 МЗР
Дифференциальная нелинейность преобразования аналого-цифрового:	
КМ1813ВЕ1А	−1...+1 МЗР
КМ1813ВЕ1Б	−1...+2 МЗР
цифро-аналогового	−1/2...+1/2 МЗР
Погрешность коэффициента цифро-аналогового и аналого-цифрового преобразования	
	≤ ±2 %
Коэффициент цифро-аналогового преобразования	
	0,8...0,9 В/В
Коэффициент аналого-цифрового преобразования	
	0,98...1,02 В/В
Время аналого-цифрового преобразования	
	≥ 25 мкс
Время цикла (в режиме «работа»)	
	600...8000 нс
Время стирания УФ лампой ДРБ-8-0,4 на расстоянии 20 мм	
	≤ 15 мин
Число перепрограммирований	
	≥ 10
Внешняя тактовая частота:	
КМ1813ВЕ1А	0,5...6,67 МГц
КМ1813ВЕ1Б	≤ 4 МГц
Время хранения информации в ППЗУ:	
во включенном состоянии	15 000 ч
в выключенном состоянии	3 года
Количество циклов перезаписи	
	≥ 10

Среднее значение входного сопротивления
аналогового входа:

в режиме выборки	1,5 кОм
в режиме хранения	≥ 1 МОм

Среднее значение входного сопротивления

аналоговых выходов	500 Ом
Время цикла $t_{\text{ц}}$	600...8000 нс
Длительность сигнала <i>EOP</i>	$t_{\text{ц}} - 150...t_{\text{ц}}$ нс
Длительность сигнала <i>OF</i>	$t_{\text{ц}} - 200...t_{\text{ц}}$ нс
Время задержки сигнала <i>EOP</i> относительно сигнала <i>CCLK</i>	80...200 нс
Время задержки сигнала <i>OF</i> относительно сигнала <i>CCLK</i>	$t_{\text{ц}}$ нс

Входное сопротивление:

в режиме хранения	≥ 100 кОм
в режиме выборки	≤ 2 кОм

Сопротивление нагрузки на аналоговых входах ≥ 30 кОм

Предельно допустимые режимы эксплуатации

Напряжение питания $U_{\text{п1}}$	4,75...5,25 В
Напряжение питания $U_{\text{п2}}$	-5,25...-4,75 В
Опорное напряжение	1...2 В
Входное напряжение низкого уровня	-0,5...+0,8 В
Входное напряжение на выводах <i>IN0...IN3</i>	$-U_{\text{оп}}...+U_{\text{оп}}$
Входное напряжение высокого уровня	2...5,25 В
Выходное напряжение низкого уровня	0...0,4 В
Программирующее входное напряжение высокого уровня	23,5...24,5 В
Программирующее входное напряжение низкого уровня (при $t_{\text{и}} < 100$ мс)	5...5,25 В
Сопротивление нагрузки на аналоговых выходах	≥ 20 кОм
Температура окружающей среды	-10...+70° С

Рекомендации по применению

Допустимое значение статического потенциала 30 В. В процессе эксплуатации крышку ИС необходимо закрыть лентой (типа ПВХ), чтобы исключить попадание на кристалл УФ лучей, потоков солнечного или люминесцентного света. Не рекомендуется в режиме «программирование» подключение к незадействованным выводам и закорачивание их на «землю».

Разводку выводов 1...6, 10, 11, 13...16, 25, 27 и 28 проводить шинами минимальной длины. Блокировочные конденсаторы по

источникам питания и запоминающий конденсатор входной схемы выборки и хранения информации устанавливать в непосредственной близости от выводов. В качестве запоминающего конденсатора можно использовать типы КМ6, К10, СГМ с минимальным ТКЕ.

Порядок подачи напряжений: $U_{п2}$, $U_{п1}$, и $U_{оп}$, порядок снятия напряжений обратный. Установку и извлечение ИС из контактных приспособлений производить при отключенных источниках питания. Способ синхронизации — от внешнего или внутреннего генератора. Длительность фронта и спада внешнего генератора тактовых импульсов не более 10 нс, скважность $Q = 2 \pm 10\%$. Температура пайки $(235 \pm 5)^\circ \text{C}$, продолжительность пайки 3 с, число допускаемых перепаек — 3. Ультразвуковая очистка от флюса не допускается.

В состав серий КМ1814, КР1814, изготовленных по рМОП технологии с поликремниевыми затворами и предназначенных для построения микропроцессорных систем управления, входят типы:

КР1814ВЕ1 — однокристалльная 4-разрядная микро-ЭВМ без ПЗУ;

КР1814ВЕ2 — однокристалльная 4-разрядная микро-ЭВМ с масочным ПЗУ (для управления цветомузыкальной игрой);

КР1814ВЕ3 — универсальная 4-разрядная микро-ЭВМ без ПЗУ;

КР1814ВЕ4 — однокристалльная 4-разрядная микро-ЭВМ с масочным ПЗУ (для управления кассетным магнитофоном);

КР1814ВЕ5 — однокристалльная 4-разрядная микро-ЭВМ с масочным ПЗУ (для управления синтезатором частот цветного телевизора);

КР1814ВЕ6 — однокристалльная микро-ЭВМ для электронной игры;

КР1814ВЕ7 — однокристалльная 4-разрядная микро-ЭВМ с масочным ПЗУ (для электронной игры «Электроника ИМ-28»);

КР1814ВЕ8 — однокристалльная 4-разрядная микро-ЭВМ с масочным ПЗУ (для электронной игры «Электроника ИМ-37»);

КР1814ВЕ9 — однокристалльная 4-разрядная микро-ЭВМ для управления электронной игрой;

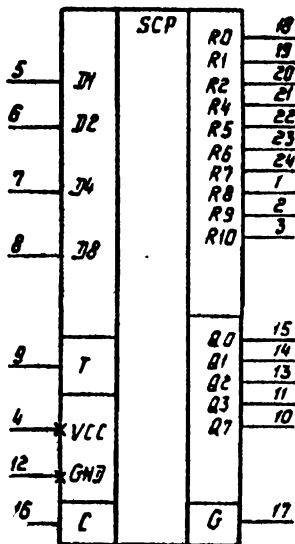
КР1814ВЕ10 — однокристалльная 4-разрядная микро-ЭВМ для управления электронным музыкальным звонком.

Однокристалльные микро-ЭВМ выполняют функции специализированных микроконтроллеров в соответствии с программой, хранящейся в масочно-программируемом ПЗУ, и применяются в периферийных устройствах вычислительной техники, контрольно-измерительной, медицинской и бытовой аппаратуре. Универсальная микро-ЭВМ предназначена для отладки программ в составе отладочных устройств и для самостоятельного применения в изделиях частного применения.

КР1814ВЕ2

Микросхема представляет собой однокристалльную 4-разрядную микро-ЭВМ с масочным ПЗУ, в котором записана программа управления цветомузыкальной игрой. Предназначена для построения микроконтроллерных систем управления различными объектами с простым алгоритмом управления. Содержит 9000 интегральных элементов. Корпус типа 239.24-7, масса не более 5 г, 2120.24.

Назначение выводов: 1, 2, 3 — разряды выходного порта; 4 — напряжение питания; 5...8 — 4-разрядные входные порты; 9 — вход управления режимом; 10, 11, 13, 14, 15 — разряды выходного Q-порта; 12 — общий; 16 — вход генератора (подключение внешней RC-цепи); 17 — выход генератора; 18...24 — разряды выходного R-порта.



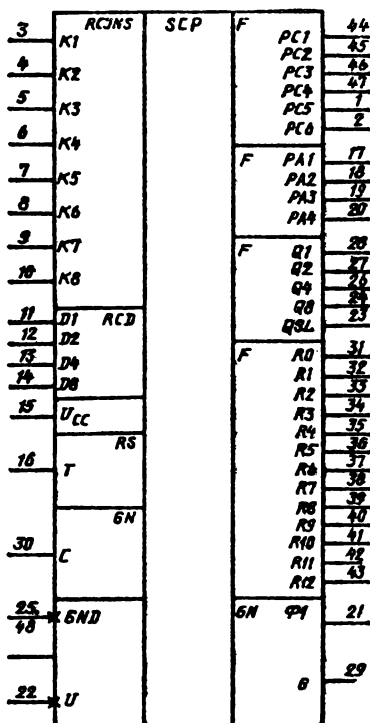
Условное графическое обозначение КР1814ВЕ2

Электрические параметры

Номинальное напряжение питания	-9 В (+10%, -20%)
Выходное напряжение низкого уровня (выводы 18...24)	$\leq -6,6 $ В
Выходное напряжение высокого уровня (выводы 18...24)	$\geq -10 $ В
Входной ток высокого уровня по выводам 5...8	40...350 мкА
Входной ток утечки низкого уровня по выводу 16	10 мкА
Ток потребления при $U_{п} = -10$ В, $f_{т} = 350$ кГц	$\leq 5,6$ мА
Потребляемая мощность	≤ 70 мВт
Тактовая частота	320...350 кГц
Емкость памяти программ:		
ПЗУ	8192 бит (1 к × 8)
ОЗУ	256 бит (64 × 4)

КМ1814ВЕЗ

Микросхема представляет собой универсальную микро-ЭВМ. Адресует внешние ЗУ программ и управляет внешней выходной ПЛМ. Корпус типа 2126.48-1, масса не более 9,2 г.



Структурная схема КМ1814ВЕЗ

Назначение выводов: 1, 2 — выходы порта счетчика команд; 3...10 — входы порта шины команд; 11...14 — входы порта данных; 15 — напряжение питания; 16 — вход сброса; 17...20 — выходы порта адреса страниц; 21 — вход фазового сигнала; 22 — технологический вывод; 23, 24, 26...28 — выходы порта Q; 25, 48 — общие; 29 — выход тактового сигнала; 30 — вход тактового сигнала; 31...43 — выходы порта R; 44...47 — выходы порта счетчика команд.

Электрические параметры

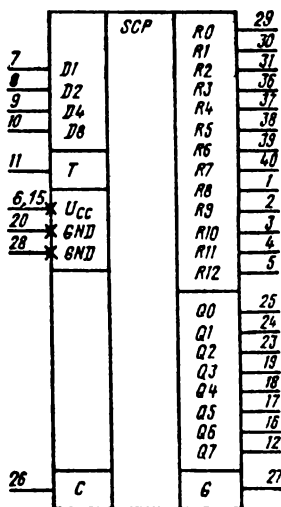
Напряжение питания	-9,9...-8,1 В
Входное напряжение низкого уровня	$\leq -4 $ В
Входное напряжение высокого уровня	$\geq -0,75 $ В
Потребляемая мощность	≤ 70 мВт
Тактовая частота	100...350 кГц

КР1814ВЕ4

Микросхема представляет собой однокристалльную 4-разрядную микро-ЭВМ с масочным ПЗУ, в котором записана программа управления кассетным магнитофоном. Содержит 4-разрядный процессор, ПЗУ программы емкостью 8 кбит (1 к × 8), ОЗУ данных емкостью 256 бит (64 × 4), схемы ввода / вывода и встроенный тактовый генератор. Микро-ЭВМ построена с разделением шин команд и данных, что позволяет использовать данные и команды независимой разрядности, а также реализовывать конвейерный принцип выполнения операции; 4-разрядная организация достаточна для выполнения большинства контроллерных функций и удобна при использовании двоично-десятичной арифметики.

Корпус типа 2123.40-1, масса не более 9 г.

Назначения выводов: 1...5, 29...31, 36...40 — выходы порта R; 6, 15 — напряжение питания; 7...10 — входы порта D; 11 — вход сброса, теста; 12, 16...19, 23...25 — выходы порта Q; 13...15, 21, 22, 32...25 — свободные; 20, 28 — общие; 26 — вход тактового сигнала; 27 — выход тактового сигнала.



Условное графическое обозначение КР1814ВЕ4

Электрические параметры

Номинальное напряжение питания	-9 В ±10%
Входное напряжение высокого уровня	$\geq -0,75 $ В
Ток потребления	≤ 7 мА
Выходной ток высокого уровня	≥ 40 мкА
Ток утечки низкого уровня	≤ 10 мкА

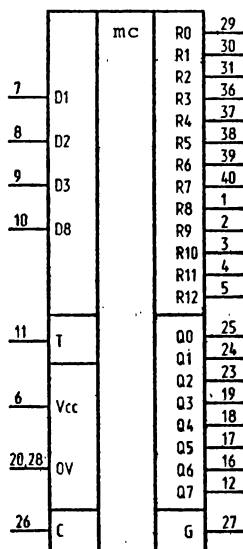
Потребляемая мощность	45...70 мВт
Тактовая частота	100...350 кГц

Предельно допустимые режимы эксплуатации

Напряжение питания	-9,9...-8,1 В
Входное напряжение низкого уровня	-10...-4 В
Входное напряжение высокого уровня	-1...+0,3 В
Выходное напряжение низкого уровня	≤ 12,5 В
Выходное напряжение высокого уровня	≤ 0,3 В
Значение статического потенциала	100 В
Температура окружающей среды	-10...+70° С

КР1814ВЕ5

Микросхема представляет собой однокристалльную 4-разрядную микро-ЭВМ с масочным ПЗУ, в котором записана программа управления синтезатором частот в телевизорах цветного изображения.



Условное графическое обозначение КР1814ВЕ5

Пластмассовый корпус типа 2123.40-1, масса не более 8 г.

Назначения выводов: 1...5, 29...31, 36...40 — выходы порта R; 6 — напряжение питания; 7...10 — входы 4 разрядного порта; 11 —

вход управления режимом; 12, 16...19, 23...25 — разряды выходного порта Q; 13...15, 21, 22, 32...35 — свободные; 20, 28 — общие; 26 — вход тактового генератора; 27 — выход тактового генератора.

Электрические параметры

Номинальное напряжение питания	-9 В ±10%
Выходное напряжение высокого уровня:		
при $I_{\text{вых}}^1 = -1,2$ мА	≥ -0,75 В
при $I_{\text{вых}}^1 = -6$ мА	≥ -0,9 В
Выходной ток низкого уровня	≥ 100 мкА
Входной ток высокого уровня	40...425 мкА
Потребляемая мощность	45...70 мВт

Предельно допустимые режимы эксплуатации

Напряжение питания	-10...-7,65 В
Входное напряжение низкого уровня	$U_{\text{п}} - 4$ В
Входное напряжение высокого уровня	-1...+0,3 В
Значение статического потенциала	100 В
Выходной ток нагрузки	≤ 10 мА
Частота следования импульсов тактовых сигналов	100...350 кГц
Рассеиваемая мощность	≤ 400 мВт
Температура окружающей среды	-10...+70° С

КР1814ВЕ7, КР1814ВЕ8

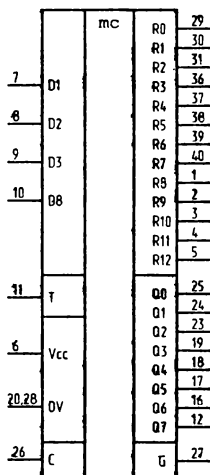
Микросхемы представляют собой однокристалльную 4-разрядную микро-ЭВМ с масочным ПЗУ, и предназначены соответственно для управления обучающей электронной игрой «Электроника ИМ-28» и «Электроника ИМ-37». Корпус типа 2123.40-1, масса не более 9 г.

Назначения выводов: 1...5 — разряды выходного R-порта R8...R12; 6 — напряжение питания; 7...10 — входы 4 разрядного порта D1, D2, D4, D8; 11 — вход управления режимом T; 12, 16...19 — разряды выходного Q-порта Q7...Q3; 13, 14, 15, 21, 22, 32, 33, 34, 35 — свободные; 20, 28 — общие; 23, 24, 25 — разряды выходного порта Q2...Q0; 26 — вход генератора С; 27 — выход генератора G; 29, 30, 31, 36...40 — разряды выходного R-порта R0...R7.

Электрические параметры

Номинальное напряжение питания	-9 В ±10%
Выходное напряжение высокого уровня	≥ -0,75 В

Ток потребления при $U_{\Pi} = -9,9$ В, $f_T = 350$ кГц	≤ 7 мА
Входной ток высокого уровня	40...425 мкА
Ток утечки низкого уровня на входе	≤ 10 мкА
Входная, выходная емкости	≤ 10 пФ



Условное графическое обозначение KP1814BE7, KP1814BE8

Предельно допустимые режимы эксплуатации

Напряжение питания	-9,9...-8,1 В
Значение статического потенциала	200 В
Входное напряжение низкого уровня:		
на входах D, T	-9,9...-4 В
на входах C	-9,9...-6 В
Входное напряжение высокого уровня		
на входах C, D, T	-1...+0,3 В
Напряжение, прикладываемое к выводам R, Q, B	-12,5...+0,3 В
Средний выходной ток за период времени 100 мс:		
на выходах R	≤ 10 мА
на выходах Q	≤ 17 мА
Максимальный выходной ток:		
на выходах R	≤ 21 мА
на выходах Q	≤ 35 мА
Максимальный суммарный ток по выводам OV	≤ 200 мА
Частота следования импульсов тактовых сигналов	100...350 кГц
Емкость нагрузки для выходов R, Q	≤ 160 пФ
Температура окружающей среды	-10...+70° С

Зарубежные аналоги микросхем, помещенных в справочник

КР1564АГ1	MM74HC121
КР1564АГ3	MM74HC123
КР1564АП3	MM74HC240
КР1564АП4	MM74HC241
КР1564АП5	MM74HC244
КР1564АП6	MM74HC245
КР1564АП9	MM74HC640
КР1564АП25	MM74HC620
КР1564АП26	MM74HC623
КР1564ГГ1	MM74HC124
КР1564ИБ3	MM74HC147
КР1564ИД3	MM74HC154
КР1564ИД4	MM74HC155
КР1564ИД5	MM74HC156
К1564ИД7,	
КР1564ИД7	MM74HC138
КР1564ИД14	MM74HC139
К1564ИД23	MM74HC4511
КР1564ИЕ6	MM74HC192
КР1564ИЕ7	MM74HC193N
КР1564ИЕ9	MM74HC160
КР1564ИЕ10	MM74HC161
КР1564ИЕ15	MM74HC197
КР1564ИЕ19	MM74HC393
КР1564ИП5	MM74HC280
КР1564ИП7	MM74HC243
КР1564ИР8	MM74HC164
КР1564ИР9	MM74HC165
КР1564ИР10	MM74HC166AN
КР1564ИР22	MM74HC373
КР1564ИР23	MM74HC374
КР1564ИР35	MM74HC273AN
КР1564ИР37	MM74HC574AN
КР1564ИР40	MM74HC533AN
КР1564ИР41	MM74HC534AN
КР1564КП2	MM74HC153N
КР1564КП7	MM74HC151
К1564КП11,	
КР1564КП11	MM74HC257N
КР1564КП12	MM74HC253
КР1564КП13	MM74HC298
КР1564КП14	MM74HC258AN
КР1564КП15	MM74HC251
КР1564КП16	MM74HC157AN
КР1564КП18	MM74HC158N
КР1564КТ3	MM74HC4066
К1564ЛА1,	
КР1564ЛА1	MM74HC20N

КР1564ЛА2	MM74HC30
К1564ЛА3,	
КР1564ЛА3	MM74HC00
К1564ЛА4,	
КР1564ЛА4	MM74HC10
КР1564ЛА7	MM74HC22
КР1564ЛА9	MM74HC03
К1564ЛЕ1,	
КР1564ЛЕ1	MM74HC02
К1564ЛЕ4,	
КР1564ЛЕ4	MM74HC27
КР1564ЛЕ5	MM74HC28
КР1564ЛЕ9	MM74HC4002
К1564ЛИ1,	
КР1564ЛИ1	MM74HC08
КР1564ЛИ2	MM74HC09
К1564ЛИ3,	
КР1564ЛИ3	MM74HC11
КР1564ЛИ6	MM74HC21
КР1564ЛЛ1	MM74HC32
КР1564ЛН1	MM74HC04
КР1564ЛН2	MM74HC05
КР1564ЛН7	MM74HC368
КР1564ЛН9	MM74HCТ368
К1564ЛП5,	
КР1564ЛП5	MM74HC86
КР1564ЛП10	MM74HC365N
КР1564ЛП11	MM74HC367N
К1564ЛП13,	
КР1564ЛП13	MM74HC266
КР1564ЛР11	MM74HC51
К1564ПУ1,	
КР1564ПУ1	MM74HC4049
К1564ПУ2,	
КР1564ПУ2	MM74HC4050
КР1564СП1	MM74HC85
КР1564ТВ9	MM74HC112
КР1564ТЛ2	MM74HC14
КР1564ТМ2	MM74HC74
КР1564ТМ5	MM74HC77
КР1564ТМ7	MM74HC75
КР1564ТМ8	MM74HC175
КР1564ТМ9	MM74HC174AN
ЭКР1566ВГ1	PCA84C640
КР1566РР1,	
ЭКР1566РР1	PCF8582A
КР1566ХЛ1	SAA1250
КС1566ХЛ2	SAA1251
КР1566ХЛ3	SAA3006

ЭКР1568ВГ1	PCA84C640/019
ЭКР1568ВГ2	SAA5243P/R
ЭКР1568ВГ3	PCA84C81A
ЭКР1568ВГ4	PCA84C641/068
ЭКР1568РР1	PCF8582E
ЭКР1568ХЛ1	SAA3010
ЭКР1568ХЛ2	CX20106A

K1572XM1	—
----------	---

KA1574XM1, KP1574XM1	—
-------------------------	---

KP1575XM1	—
KP1575XM1-002	—
KP1575XM1-003	—

K1577XM1	—
----------	---

KB1579XM3-2	—
KB1579XM3-2-001	—
KB1579XM3-2-002	—
KB1579XM3-2-003	—

KP1580XM3, KФ1580XM3	—
KФ1580XM3-7773	74HC4511

KP1582ИП1	—
-----------	---

KP1590ИД164, КС1590ИД164	MC10H164
KP1590ИЕ160, КС1590ИЕ160	MC10H160
KP1590ЛК117, КС1590ЛК117	MC10H117
KP1590ЛК121, КС1590ЛК121	MC10H121
KP1590ЛЛ110, КС1590ЛЛ110	MC10H110
KP1590ЛМ101, КС1590ЛМ101	MC10H101
KP1590ЛМ102, КС1590ЛМ102	MC10H102
KP1590ЛМ105, КС1590ЛМ105	MC10H105
KP1590ЛП107, КС1590ЛП107	MC10H107
KP1590ТМ130, КС1590ТМ130	MC10H130
KP1590ТМ133, КС1590ТМ133	MC10H133

KP1590TM134, KC1590TM134 KP1590TM173, KC1590TM173	MC10H134 MC10H173
K1601PP1, KP1601PP1 K1601PP11, KP1601PP11 K1601PP12, KP1601PP12 K1601PP3, KP1601PP3 K1601PP31...K1601PP38, KP1601PP31...KP1601PP38	ER2401 — — HN48016* —
K1602PQ2A, K1602PQ2B, K1602PQ2B K1602PQ3A, K1602PQ3B, K1602PQ3B K1602PQ9, K1602PQ91, K1602PQ92 KA1603PE1 KM1603PY1 KM1603PT5	— — — — — SCM5316 HM1-6501-2, HM6519-9 AM29775
КБ1604PY1A-4, КБ1604PY1Б-4	MWS55010, CD1821D
K1605PQ1	—
KM1608PT1, KM1608PT1A, KP1608PT1, KP1608PT1A KM1608PT2	AM29751A* AM29775*
KM1609PP1 KM1609PP11 KM1609PP12 KM1609PP2A, KM1609PP2Б, KM1609PP21A, KM1609PP21Б KM1609PP22A, KM1609PP22Б KM1609PP3A, KM1609PP3Б KM1609PP31A,	2816 — — 12864A — — X2864AL25

KM1609PP31Б	—
KM1609PP32A,	
KM1609PP32Б	—
KP1609XП1	—
KP1609XП21	—
KP1610PE1	—
KM1611PP1A,	
KM1611PP1Б,	
KP1611PP1A,	
KP1611PP1Б	HN58064-30
KP1611PP2	X28256
KM1611PP11(A, Б)...KM1611PP14 (A, Б)	—
KM1613PT1	—
KM1623PT1,	
КБ1623PT1-4	HM6616
K1624PP1,	
KM1624PP1	28256
K1624PP11,	
K1624PP12	—
KP1625PП1	PCF8571P
KC1626PФ1A,	
KC1626PФ1Б	27C64-20
KC1626PФ11A,	
KC1626PФ11Б	—
KC1626PФ12A,	
KC1626PФ12Б	—
K1627PП1A,	
K1627PП1Б,	
K1627PП1В	—
K1627PП2A,	
K1627PП2Б,	
K1627PП2В	—
KP1628PP1	MDA2061
KP1628PP2	MDA2062
KP1628PP3,	
KP1628PP3A	NVM3060
KM1656PE1,	
KP1656PE1	5275-1
KP1656PE11	—
KP1656PE2	6275
KM1656PE3	6249-1
KP1656PE4	MB7144H*, 2364-20
KP1656PE6	—

KP1656PE11	—
KP1656PΠ2	—
K1800BA4, KC1800BA4	MC10804L
K1800BA7, KC1800BA7	MC10807L
K1800BБ2, KP1800BБ2	MC10802
KP1800BЖ5	MC10905
K1800BP1	MC10901
K1800BP8	MC10808
K1800BC1	MC10800
K1800BT3	MC10803
K1800BY1	MC10801
K1800PΠ6	MC10806
K1800PΠ16	—
K1801BM1A, K1801BM1Б, K1801BM1B, KP1801BM1A, KP1801BM1Б, KP1801BM1B	—
KM1801BM2A, KM1801BM2Б, KP1801BM2A, KP1801BM2Б	—
KM1801BM3A, KM1801BM3Б, KM1801BM3B, KP1801BM3	—
KH1801BM4A, KH1801BM4Б, KH1801BM4B	—
K1801BΠ1, KP1801BΠ1	—
K1801BΠ1-030, KP1801BΠ1-030	—
K1801BΠ1-033, KP1801BΠ1-033	—
K1801BΠ1-034, KP1801BΠ1-034	—
K1801BΠ1-035, KP1801BΠ1-035	—
K1801PE1A, K1801PE1Б	MK3600*
KP1801PE2A, KP1801PE2Б	—
K1802BB1, KP1802BB1	—

K1802BB2,	—
KP1802BB2	—
KP1802BB3	
K1802BP1,	
KP1802BP1	AM25510
K1802BP2,	
KP1802BP2	SN74S508
K1802BP3,	
KP1802BP3	MPY8H
KM1802BP4	MPY12HJM
KM1802BP5	MPY16HJ
KP1802BP6	MPY8HUUJ-1
K1802BP7,	MPY008H-1
KP1802BP7	
K1802BC1,	
KP1802BC1	6701
K1802ИМ1,	
KP1802ИМ1	—
KP1802ИП1	—
K1802ИР1,	
KP1802ИР1	AM29705
KP1802КП1	—
KP1803BE1	TMC0270
KP1803BЖ1	TMS5100, TMC0281
KP1803PE1	TMC0351
KP1803PE2	TMC0352
K1804BA1,	
KM1804BA1,	
KP1804BA1,	
KC1804BA1	AM2905DC*
K1804BA2,	
KM1804BA2,	
KP1804BA2	AM2908DC*
K1804BA3,	
KM1804BA3,	
KP1804BA3,	
KC1804BA3	AM2916ADC*
KC1804BA4	AM29853*
K1804BЖ1,	
KM1804BЖ1	AM2960DC*
K1804BЖ2,	
KM1804BЖ2,	
KC1804BЖ2	AM2961*
KM1804BЖ3,	
KC1804BЖ3	AM2962*
KM1804BM1	AM29116DC*
KM1804BH1,	
KP1804BH1	AM2914DC*
K1804BP1,	
KM1804BP1,	
KC1804BP1	AM2902ADC*

K1804BP2, KM1804BP2, KP1804BP2	AM2904DC*
K1804BP3, KM1804BP3, KC1804BP3	AM2913DC*
K1804BC1, KM1804BC1, KP1804BC1	IDM2901A-2, AM2901DC*
K1804BC2, KM1804BC2	AM2903ADC*
KM1804BT1, KP1804BT1	AM2964B*
KM1804BT2, KP1804BT2	AM2965*
KM1804BT3, KP1804BT3	AM2966*
K1804BY1, KM1804BY1, KP1804BY1,	AM2909DC*
KC1804BY1	AM2911*
KM1804BY2, KP1804BY2	
K1804BY3, KM1804BY3, KP1804BY3,	AM29811ADC*
KC1804BY3	
K1804BY4, KM1804BY4, KP1804BY4	AM2910DC*
KM1804BY5, KP1804BY5	AM2930DC*
KP1804BY6	AM2940*
KM1804BY7, KP1804BY7	AM2942DC*
KM1804ГГ1, KP1804ГГ1,	
KC1804ГГ1	AM2925DC*
K1804ИР1, KM1804ИР1, KC1804ИР1	AM2918DC*
K1804ИР2, KM1804ИР2, KC1804ИР2	AM2920DC*
K1804ИР3, KM1804ИР3, KC1804ИР3	AM2950DC*
KM1804ИР4, KC1804ИР4	IDM29705A*
КБ1805ВА-1, КБ1805ВА-4	

КБ1805ВА2-1,	—
КБ1805ВА2-4	—
КБ1805ВБ1-1,	—
КБ1805ВБ1-4	—
КБ1805ВК1-1,	—
КБ1805ВК1-4	—
КБ1805ВР1-1,	—
КБ1805ВР1-4	—
КБ1805ВР2-1,	—
КБ1805ВР2-4	—
КБ1805ВУ1-1,	—
КБ1805ВУ1-4	—
КБ1805ИР1-1,	—
КБ1805ИР1-4	—
КР1806ВЕ1	—
К1806ВП1,	—
КР1806ВП1	—
К1806ХМ1-158	—
КР1807ВМ1	—
К1807ВМ2,	—
КР1807ВМ2	DCT11-AA*
КЛ1807ВМ3	—
КЛ1807ВМ4	—
КА1808ВВ1	—
КА1808ВВ2	—
КА1808ВВ3	—
КА1808ВГ1	—
КА1808ВМ1	—
КА1808ВУ1	—
КА1808ВУ2	J135-723
КА1808ИР1	—
КА1808ХК1	—
КА1808ХК2	—
К1809ВВ1	8251*
К1809ВВ2	—
КМ1809ВВ3	MC2681P, SCN2681P
К1809ВГ1	μPD371*
К1809ВГ2	μPD371*
К1809ВГ3	TMS9918A*
К1809ВГ4	μPD7220
КМ1809ВГ5	MC68652
КМ1809ВГ6	MC6845
КМ1809ВГ7	82062
КМ1809ВМ1	AM9513
К1809РЕ1	—
К1809РУ1,	—
К1809РУ1А,	—
К1809РУ1Б	—

K1810BБ89,	18289
KP1810BБ89	
KP1810BГ72A	18272
K1810BГ88,	
KP1810BГ88	18288
KP1810BИ54	18254
KP1810BК56	18256AH
K1810BМ86,	
KM1810BМ86,	
KP1810BМ86,	
KP1810BМ86Б,	
KP1810BМ86M	18086
K1810BМ87,	
KM1810BМ87,	
KM1810BМ87Б	18087
K1810BМ88,	
KM1810BМ88,	
KP1810BМ88	18088
K1810BМ89,	
KM1810BМ89,	
KP1810BМ89Б	18089
K1810BН59A,	
KP1810BН59A	18259A
K1810BТ3,	
KM1810BТ3	18203
K1810BТ37,	
KP1810BТ37A	18237A
KP1810BТ37Б	18237A-4
KP1810BТ37B	18237A-5
K1810ГФ84,	
KM1810ГФ84,	
KP1810ГФ84,	
KP1810ГФ84A	18284
KM1811BТ1,	
KP1811BТ1	DEC304F
KM1811BУ1,	
KH1811BУ1	DEC303A
KH1811BУ2,	
KM1811BУ3,	
KH1811BУ3	DEC303D
KM1813BE1-A	12920
KM1813BE1-B	12920-16
KM1814BE2	TMS1000*
KM1814BE3	TMS1099*
KM1814BE4...KM1814BE10	TMS1200NLL*, TMS1200NNL*

Примечание. ИС, отмеченные знаком *, являются приближенными (функциональными) аналогами.

Приложение 2

Перечень серий микросхем, вошедших в 1...10 тома

Перечень серий микросхем, вошедших в первый том

Серия K100	Серии K119, KP119	Серии K134, KP134
Серия K101	Серия K121	Серия K136
Серия K104	Серия K122	Серия K137
Серия K106	Серии K123, KP123	Серия K138
Серия K108	Серия K124	Серия K139
Серия K109	Серия KP127	Серии K140, KM140,
Серия K110	Серия K128	KP140
Серия K111	Серия K129	Серия K141
Серия K112	Серия K130	Серии K142, KB142,
Серия K113	Серия K131	KP142
Серия K114	Серии KP132, KM132	
Серия K115	Серии K133, KM133	
Серия K118		

Перечень серий микросхем, вошедших во второй том

Серии K143, KP143	Серия K157	Серия K167
Серия K144	Серия K158	Серия K168, KP168
Серия K145	Серии K159, KP159	Серия K169
Серия K146	Серия K160	Серии K170, KM170
Серия K148	Серия K161	Серия K171
Серия K149	Серия K162	Серия K172
Серия K153	Серия K164	Серия K174
Серия K154	Серия K165	
Серия K155	Серия K166	

Перечень серий микросхем, вошедших в третий том

Серия K175	Серия K218	Серия K281
Серия K176	Серия K223	Серия K283
Серия K177	Серия K224	Серия K284
Серия K178	Серия K226	Серия K286
Серии KM185, KP185	Серия K228	Серия K293
Серии K186, KP186	Серия K229	Серия K298
Серия K187	Серия K230	Серия K302
Серии K188, KP188	Серия K237	Серия K304
Серии KM189, KP189	Серия K238	Серия K308
Серия K190	Серия K243	Серия K310
Серии K193, KP193,	Серия K245	Серия K311
KC193	Серии K249, KP249	Серия K312
Серия K194	Серия K252	Серия K313
Серии K198, KP193	Серия K260	Серия K314
Серия K199	Серия K262	Серия K315
Серия K201	Серия K264	Серия K318
Серия K204	Серия K265	Серия K402
Серия K210	Серия K272	Серия K403
Серия K217	Серия K278	Серия K413

Серия K416
Серия K417
Серия K424
Серия K425
Серия K427

Серия K433
Серия K490
Серии K500, KM500,
KC500A
Серия KP501

Серия K502
Серия K503
Серии K504, KP504
Серии K505, KP505

Перечень серий микросхем, вошедших в четвертый том

Серии K507, KP507
Серии K508, KP508
Серия K511
Серии K512, KA512,
KP512
Серии K513, KP513
Серии K514, KP514
Серия K517
Серия K519
Серия K520
Серия K521
Серия K522

Серия K523
Серия K524
Серии K525, KM525,
KP525
Серия K527
Серия KA528
Серии K530, KM530,
KP530
Серии K531, KM531,
KP531, KC531
Серии K533, KB533,
KP533, KH533

Серия K535
Серия K536
Серии K537, KB537,
KI537, KH537,
KP537
Серии K538, KP538
Серия K539
Серии K540, KP540
Серии K541, PK541
Серия K542
Серия K543

Перечень серий микросхем, вошедших в пятый том

Серии K544, KP544
Серия K545
Серия K547
Серии K548, KP548,
KФ548
Серия K549
Серия K550
Серии KM551, KP551
Серия K552

Серия K553
Серия K554
Серии K555, KB555,
KM555
Серии K556, KM556,
KP556
Серии K558, KM558,
KP558, KC558
Серии K559, KI559,

KM559, KP559,
KФ559
Серия K560
Серии K561, KA561,
KM561, KФ561,
ЭК561, ЭКФ561
Серии K563, KP563
Серии K564, KP564,
KФ564

Перечень серий микросхем, вошедших в шестой том

Серии K565, KB565-4,
KE556, KH565,
ЭКP565, KP565
Серия K566
Серии K568, KP568
Серия K569
Серии K570, KP570
Серии K571, KP571
Серии K572, KB572,
KM572, KH572,
KP572, KФ572
Серии K573, KM573,
KP573, KC573

Серии K574, KP574
Серии K580, KM580,
KP580
Серии KM581, KP581,
KC581
Серии K582, KP582
Серии K583, KP583
Серии K584, KP584
Серии K585, KP585
Серии K586
Серии K587, KP587
Серии K588, KA588,
KP588

Серии K589, KM589
Серии K590, KA590,
KB590, KI590,
KH590, KP590
Серии K591, KP591
Серия K592
Серия K593
Серия K594
Серия K596
Серии K597, KB597,
KM597, KP597,
KC597
Серии K599, KP599

Перечень серий микросхем, вошедших в седьмой том

Серия К700-2	Серии К1005, КМ1005,	Серия КР1022
Серия К706	КР1005, КБ1005-1	Серия КР1023
Серия К714	Серии КР1006,	Серия КБ1024
Серия К715	КФ1006	Серии КМ1025,
Серия К725	Серия КА1007	КС1025
Серия К733	Серии К1008, КМ1008,	Серия КР1026
Серия К734	КР1008,	Серии К1027, КР1027,
Серия К740	КС1008,	КС1027, КФ1027
Серия К743	ЭКР1008	Серия КР1028
Серия К744	Серия К1009	Серия К1029
Серия К745	Серии КМ1010,	Серии К1030, КБ1030,
Серия К757	КР1010, КС1010	КН1030, КР1030
Серия К765	Серии КМ1012,	Серия КР1031
Серия К776	КР1012	Серия КФ1032
Серия К798	Серии КА1013,	Серии К1033, КР1033
Серия К849	КБ1013, КР1013	Серия КА1035
Серия КА1001	Серия КР1014	Серии КР1036,
Серии К1002, КМ1002,	Серии КН1015,	КФ1036
КР1002	КР1015, КФ1015	Серия КР1038
Серии К1003,	Серия К1016	Серия КР1039
КМ1003	Серия КР1017	Серия КР1040
Серии КА1004,	Серия К1019	Серия КБ1041
КБ1004-4,	Серия КБ1020	Серия КР1042
КР1004	Серии К1021, КР1021	Серии К1043, КР1043

Перечень серий микросхем, вошедших в восьмой том

Серия КР1044	Серия КБ1077	Серии К1104, КБ1104
Серия КР1045	Серия КР1079	Серии К1106, КБ1106
Серии КБ1047, КР1047	Серия КР1080	Серии К1107, КМ1107,
Серия КР1049	Серии К1082, КР1082,	КР1107
Серии КР1051, КС1051,	КС1082, КФ1082	Серии К1108, КМ1108,
КФ1051	Серия КР1083	КР1108
Серии КФ1053, КБ1053	Серия КР1084	Серии К1109, КР1109
Серии КР1054, КС1054,	Серия КР1085	Серии К1112, КР1112,
КФ1054	Серия КР1087,	КФ1112
Серии К1055, КР1055,	ЭКР1087	Серия К1113
КС1055, КФ1055	Серии КБ1088, КР1088	Серии К1114, КМ1114,
Серия КР1056	Серия КР1089	КР1114
Серия КР1057	Серии КМ1091, КР1091,	Серии К1116, КБ1116
Серия КР1058	КФ1091	Серии К1118, КМ1118,
Серии К1059, КР1059,	Серия КР1093	КР1118, КС1118
КФ1059	Серии КМ1095, КР1095	Серия К1119
Серия КР1064	Серия КР1096	Серия К1121
Серии КР1066, КС1066,	Серия К1098	Серия К1124
КФ1066	Серия КР1099	Серии КР1125, КБ1125
Серия КР1071	Серии К1100, КР1100,	Серии КМ1126,
Серия КР1072	КФ1100	КС1126
Серия КР1074	Серия КР1101	Серия КР1128
Серия КР1075	Серия К1102	Серия КБ1130
Серия КР1076	Серия К1103	Серия КР1142

Перечень серий микросхем, вошедших в девятый том

Серия КМ1144	Серия КР1183	Серия КР1426
Серии КР1146, КС1146	Серия КР1184	Серия КР1427
Серия КР1151	Серия КР1185	Серия КР1429
Серия КР1152	Серия КР1188	Серии К1432, КМ1432,
Серия КА1153	Серия КР1199	КР1432,
Серия К1156, КР1156	Серия К1200	КБ1432
Серии КР1157, КБ1157	Серия К1400	Серия КР1434
Серии КР1158, КФ1158	Серии К1401, КМ1401,	Серия КР1435
Серия КР1162	КР1401, КБ1401	Серии КА1436, КР1436,
Серия КР1167	Серия КБ1402	ЭКР1436,
Серия КР1168	Серии КА1403, КБ1403	ЭКФ1436
Серия К1169	Серии К1407, КБ1407,	Серия КР1438
Серия КР1170	КР1407, КФ1407	Серия КР1441
Серия КР1171	Серии КМ1408, КР1408	Серия К1443
Серия КР1172	Серии К1409, КР1409,	Серии К1446, КА1446,
Серия КМ1175	КБ1409	КР1446,
Серия К1176	Серии К1413, КР1413	КФ1446
Серия КР1179	Серии КА1414, КН1414	Серия КБ1450
Серия КР1180	Серия КН1420	Серия КБ1451
Серия КР1181	Серия К1422	Серии К1500, КА1500,
Серия КР1182	Серии К1423, КМ1423	КН1500, КР1500

Перечень серий микросхем, вошедших в десятый том

Серия КБ1502	Серия К1519	Серии КР1535,
Серии К1506, КМ1506,	Серии К1520, КН1520	КФ1535
КР1506, КФ1506	Серия К1521	Серия КА1537
Серии КР1507, КБ1507	Серия КБ1523	Серия КР1538
Серии К1508, КА1508,	Серия К1524	Серия КС1543
КР1508, КБ1508,	Серии К1527, КМ1527	Серия К1548
КФ1508	Серия КР1530	Серии КР1554, КФ1554,
Серия 1509	Серия КР1531	ЭКР1554,
Серии КФ1510,	Серия К1532	ЭКФ1554
КБ1510	Серии К1533, КР1533,	Серии КМ1556,
Серии К1515, КА1515,	КФ1533,	КР1556
КБ1515	ЭКР1533,	Серия КР1558
Серии К1517, КР1517	ЭКФ1533	Серии КР1561, КФ1561
Серии К1518, КМ1518	Серия КР1534	Серия КБ1563

Список литературы

1. Применение интегральных микросхем памяти. Справочник под ред. А. Ю. Гордонова, А. А. Дерюгина.— М.: «Радио и связь», 1993.
2. Микропроцессоры и микропроцессорные комплекты интегральных микросхем. Справочник, т. 1 и т. 2. под ред. В. А. Шахнова.— М.: «Радио и связь», 1988.
3. Казаринов Ю. М., Номоконов В. Н, Подклетнов Г. С., Филиппов Ф. В. «Микропроцессорный комплект К1810.— М.: «Высшая школа», 1990.
4. Блох Е. М., Бодашков К. Б. «Однокристалльный контроллер дисплея и клавиатуры». — М.: «Микропроцессорные средства и системы», № 4, 1990.
5. Коннов Е. В., Медведев В. И., Силин А. В., Сухопаров А. И. Базовые матричные кристаллы типа КМ1574ХМ1, КР1574ХМ1 для маломощных цифровых БИС.— М.: «Электронная промышленность», № 3, 1990.
6. Гордонов А. Ю., Бекин Н. В., Цыркин В. В. «Большие интегральные схемы запоминающих устройств». — М.: «Радио и связь», 1990.
7. Все отечественные микросхемы. — М.: Додэка, 1997.
8. Нефедов А. В., Нефедова М. Ю. Зарубежные интегральные микросхемы. Обозначения, товарные знаки, корпуса ИМС. — М.: Энергоатомиздат, 1995.
9. Джуранюк И. В., Дружук С. В., Парамонов Ю. П. Микросхема КР1810ВК56 — многофункциональный универсальный периферийный контроллер. М.: «Электронная промышленность», № 2, 1990.
10. Нефедов А. В., Савченко А. М., Феоктистов Ю. Ф. Зарубежные интегральные микросхемы для промышленной электронной аппаратуры. — М.: Энергоатомиздат, 1989.
11. Коваленко В. А., Москалевский А. И., Солдатенко Л. М. Контроллер гибкого магнитного диска КР1810ВГ72А.— М.: «Микропроцессорные средства и системы», № 1, 1990.
12. Кобылинский А. В., Калатинец В. М., Заика А. И. Микропроцессор КМ1810ВМ87 с плавающей запятой. — М.: «Микропроцессорные средства и системы», № 5, 1989.

Адрес: 109542 Москва, а/я 69
Тел./факс: (095) 305-7738, 305-7748

e-mail: optonika@aha.ru
http://www.optonika.ru

Научно-технический центр "ОПТОНИКА" основан в 1989 году.

Главная задача НТЦ "ОПТОНИКА" – максимально полно и оперативно отвечать потребностям российских заказчиков в импортных электронных компонентах. Список поставщиков НТЦ "ОПТОНИКА" постоянно расширяется. Это позволяет работать с информацией о ценах и наличии необходимого количества микросэлектронных компонентов на складах фирм в Европе, Канаде и США.

Основные направления деятельности:

- ♦ оказание информационных и консалтинговых услуг по подбору импортных электронных компонентов;
- ♦ обеспечение легальных поставок любых количеств самых современных изделий микроэлектроники,
- ♦ разработка и изготовление электронных устройств (светофоров, светодинамических табло – "бегающая строка", дорожных знаков, дополнительных сигналов торможения и т.п.).

Научно-технический центр "ОПТОНИКА" является официальным дистрибьютором и представляет интересы следующих компаний:

Компания	Поставляемые компоненты
Agilent Technologies (Hewlett-Packard)	Оптоэлектронные компоненты (светодиоды, индикаторы, матрицы, шкалы), волоконно-оптические линии связи, датчики вращения и перемещения, устройства считывания штрих-кодов, твердотельные реле, ВЧ- и СВЧ-компоненты, драйверы IGBT/MOSFET
Kingbright	Оптоэлектронные компоненты (светодиоды, семисегментные цифровые индикаторы с высотой знака от 2,7 до 127 мм всех цветов, светодиодные матричные индикаторы со схемой управления с высотой знака от 3,5 до 100 мм)
Wustlich Opto-Elektronik	Оптоэлектронные компоненты (сверхяркие светодиоды белого, зеленого, синего, сине-зеленого цвета свечения, светодиодные сборки, индикаторы, матрицы)
NICHIA	Оптоэлектронные компоненты (сверхяркие светодиоды зеленого, синего, белого цвета свечения, светодиодные кластеры, матрицы, источники света на основе явления люминесценции)
SEMIKRON	Мощные полупроводниковые компоненты и устройства различного назначения (мощные MOSFET-транзисторы и IGBT-транзисторы, драйверы, мощные диоды и диодные мосты)
LITE-ON	Полупроводниковые оптоэлектронные компоненты (светодиоды, семисегментные цифровые индикаторы, шкальные индикаторы)
BOLYMIN	Жидкокристаллические матричные и графические индикаторные модули с подсветкой и без подсветки
MOK SAN ELECTRONIC	Инфракрасные излучающие диоды, фотодиоды и фототранзисторы, фотоприемные устройства для дистанционного управления, оптолары щелевого и отражательного типа
FP-Displays AG	Матричные и цифровые электромагнитные индикаторы-блнкеры с высотой знака до 350 мм

Легальные поставки продукции ведущих мировых производителей со склада в Москве и на заказ - оптроны, светоизлучающие диоды, индикаторы, датчики, волоконно-оптические линии связи, ВЧ- и СВЧ-электроника, полупроводниковые лазеры видимого и инфракрасного диапазонов, микросхемы управления и обработки сигналов, фотоприемные устройства, ПЗС-линейки и ПЗС-матрицы с различным количеством элементов, силовая электроника, аналоговая электроника, компараторы, ЦАП, АЦП любой разрядности, стабилитроны, цифровая электроника, электромеханические индикаторы (блнкеры).

В целях расширения перечня поставляемых компонентов Научно-технический центр "ОПТОНИКА" постоянно дополняет список своих зарубежных поставщиков. Это позволяет работать с информацией о ценах и наличии необходимого количества микросэлектронных компонентов на складах фирм по всему миру. По каждой заявке на поставку импортных электронных компонентов НТЦ "ОПТОНИКА" проводит оперативное исследование возможностей всех своих поставщиков по основным критериям:

- наличие на складе необходимого количества изделий;
- минимальное время доставки;
- оптимальная цена.

ОПТОНИКА - МИКРОЭЛЕКТРОНИКА БЕЗ ГРАНИЦ

СОДЕРЖАНИЕ

Раздел первый	5	КР1566РР1, ЭКР1566РР1	101
Общие сведения	5	КР1566ХЛ1	102
1.1. Классификация и система условных обозначений		КС1566ХЛ2	103
микросхем	5	КР1566ХЛ3	103
1.5. Элементы для автоматизированной сборки и поверхностного монтажа	48	Серии ЭКР1568, ЭКФ1568	106
1.6. Особенности применения		ЭКР1568ВГ1	106
микросхем	59	ЭКР1568ВГ2	109
Серии К1564, КР1564, КФ1564	68	ЭКР1568РР1	109
КР1564АГ3	71	ЭКР1568ХЛ1	110
КР1564АП3	73	ЭКР1568ХЛ2	111
К1564ИД7, КР1564ИД7	75	Серия К1572	113
К1564ИД23	77	К1572ХМ1	113
КР1564ИЕ6	77	Серии К1574, КА1574, КР1574, КФ1574	114
КР1564ИЕ7	78	КА1574ХМ1, КР1574ХМ1	114
КР1564ИЕ10	79	Серии КА1575, КР1575, КФ1575	116
КР1564ИЕ19	81	КР1575ХМ1	116
КР1564КП7	81	КР1575ХМ1-002	118
К1564КП11, КР1564КП11	83	КР1575ХМ1-003	119
КР1564КП13	84	Серия К1577	121
К1564ЛА1, КР1564ЛА1	85	К1577ХМ1	121
К1564ЛА3, КР1564ЛА3	86	Серия КЛ1578	122
К1564ЛА4, КР1564ЛА4	87	Серия КБ1579	123
К1564ЛЕ1, КР1564ЛЕ1	88	КБ1579ХМ3-2	123
К1564ЛЕ4, КР1564ЛЕ4	89	КБ1579ХМ3-2-001	124
КР1564ЛЕ9	90	КБ1579ХМ3-2-002	124
К1564ЛИ1, КР1564ЛИ1	92	КБ1579ХМ3-2-003	125
К1564ЛИ3, КР1564ЛИ3	93	Серии КР1580, КФ1580	126
КР1564ЛЛ1	94	КР1580ХМ3, КФ1580ХМ3	127
К1564ЛП5, КР1564ЛП5	95	Серия К1582, КР1582	128
К1564ЛП13, КР1564ЛП13	96	КР1582ИП1	128
К1564ПУ1, КР1564ПУ1,		Серии КР1590, КС1590	130
К1564ПУ2, КР1564ПУ2	97	КР1590ИД164,	
КР1564ТМ2	98	КС1590ИД164	131
Серии КР1566, КС1566, ЭКР1566	100	КР1590ИЕ160,	
ЭКР1566ВГ1	100	КС1590ИЕ160	132
		КР1590ЛК117,	
		КС1590ЛК117	133

КР1590ЛК121,		Серия К1605	165
КС1590ЛК121	133	К1605РЦ1	165
КР1590ЛЛ110,		Серии К1608, КМ1608,	
КС1590ЛЛ110	134	КР1608	166
КР1590ЛМ101,		КМ1608РТ1, КМ1608РТ1А,	
КС1590ЛМ101	135	КР1608РТ1, КР1608РТ1А	166
КР1590ЛМ102,		КМ1608РТ2	168
КС1590ЛМ102	136	Серии КМ1609, КР1609	170
КР1590ЛМ105,		КМ1609РР1, КМ1609РР11,	
КС1590ЛМ105	137	КМ1609РР12	170
КР1590ЛП107,		КМ1609РР2А, КМ1609РР2Б,	
КС1590ЛП107	137	КМ1609РР21А, КМ1609РР21Б,	
КР1590ТМ130,		КМ1609РР22А,	
КС1590ТМ130	138	КМ1609РР22Б	171
КР1590ТМ133,		КМ1609РР3А, КМ1609РР3Б,	
КС1590ТМ133	139	КМ1609РР31А, КМ1609РР31Б,	
КР1590ТМ134,		КМ1609РР32А,	
КС1590ТМ134	141	КМ1609РР32Б	175
КР1590ТМ173,		КР1609ХП1	178
КС1590ТМ173	141	КР1609ХП21	178
Серии КР1594, КФ1594,		Серия КР1610	180
ЭКР1594, ЭКФ1594	143	КР1610РЕ1	180
Серия КМ1596	146	Серии КМ1611, КР1611	181
Серии К1601, КР1601	147	КМ1611РР1А, КМ1611РР1Б,	
К1601РР1, КР1601РР1,		КР1611РР1А, КР1611РР1Б,	
К1601РР11, КР1601РР11,		КМ1611РР11(А, Б)...	
К1601РР12, КР1601РР12	148	...КМ1611РР14 (А, Б)	181
К1601РР3, КР1601РР3,		Серия КМ1613	184
К1601РР31...К1601РР38,		КМ1613РТ1	184
КР1601РР31...КР1601РР38	150	Серии К1623, КБ1623,	
Серия К1602	153	КМ1623	186
К1602РЦ2А, К1602РЦ2Б,		КМ1623РТ1, КБ1623РТ1-4	186
К1602РЦ2В	154	Серия К1624	187
К1602РЦ3А, К1602РЦ3Б,		К1624РР1, КМ1624РР1,	
К1602РЦ3В	156	К1624РР11, К1624РР12	187
К1602РЦ9, К1602РЦ91,		Серия КР1625	190
К1602РЦ92	157	КР1625РР11	190
Серии КА1603, КМ1603	159	Серия КС1626	191
КА1603РЕ1	159	КС1626РФ1А, КС1626РФ1Б,	
КМ1603РУ1	160	КС1626РФ11А, КС1626РФ11Б,	
Серия КБ1604	163	КС1626РФ12А,	
КБ1604РУ1А-4,		КС1626РФ12Б	191
КБ1604РУ1Б-4	163	Серия К1627	195

K1627РП1А, K1627РП1Б,		K1801ВП1-033,	
K1627РП1В	195	KP1801ВП1-033	252
K1627РП2А, K1627РП2Б,		K1801ВП1-034,	
K1627РП2В	196	KP1801ВП1-034	256
Серия КР1628	198	K1801ВП1-035,	
KP1628РР1	198	KP1801ВП1-035	259
KP1628РР2	199	K1801РЕ1А, K1801РЕ1Б	261
KP1628РР3, KP1628РР3А	200	KP1801РЕ2А, KP1801РЕ2Б ...	262
Серии КР1630, ЭКР1630 ..	201	Серии К1802, КМ1802,	
Серии КМ1656, КР1656 ...	202	КР1802	265
KM1656РЕ1, КР1656РЕ1,		K1802ВВ1, КР1802ВВ1	266
KP1656РЕ11	202	K1802ВВ2, КР1802ВВ2	269
KM1656РЕ3	204	K1802ВВ3, КР1802ВВ3	272
KP1656РЕ4	205	K1802ВР1, КР1802ВР1	275
KP1656РЕ6	208	K1802ВР2, КР1802ВР2	278
KP1656РП2	208	K1802ВР3, КР1802ВР3	280
Серии К1800, КР1800,		K1802ВР4, КМ1802ВР4	282
КС1800	209	K1802ВР5, КМ1802ВР5	285
K1800ВА4, КС1800ВА4	211	KP1802ВР6	288
K1800ВА7, КС1800ВА7	213	K1802ВР7, КР1802ВР7	289
K1800ВБ2, КР1800ВБ2	214	K1802ВС1, КР1802ВС1	291
KP1800ВЖ5	216	K1802ИМ1, КР1802ИМ1	294
K1800ВР1	218	KP1802ИП1	297
K1800ВР8	220	K1802ИР1, КР1802ИР1	300
K1800ВС1	221	KP1802КП1	302
K1800ВТ3	224	Серии КМ1803, КР1803 ...	306
K1800ВУ1	226	KP1803ВЖ1	306
K1800РП6	228	Серии К1804, КМ1804,	
K1800РП16	231	КР1804, КС1804	308
Серии К1801, КМ1801,		K1804ВА1, КМ1804ВА1,	
КН1801, КР1801	234	KP1804ВА1, КС1804ВА1	309
K1801ВМ1А, К1801ВМ1Б,		K1804ВА2, КМ1804ВА2,	
K1801ВМ1В, КР1801ВМ1А,		KP1804ВА2	312
KP1801ВМ1Б, КР1801ВМ1В ...	235	K1804ВА3, КМ1804ВА3,	
КМ1801ВМ2А, КМ1801ВМ2Б,		KP1804ВА3, КС1804ВА3	314
KP1801ВМ2А, КР1801ВМ2Б ...	240	КС1804ВА4	317
КМ1801ВМ3А, КМ1801ВМ3Б,		K1804ВЖ1, КМ1804ВЖ1	318
КМ1801ВМ3В, КР1801ВМ3 ...	246	K1804ВЖ2, КМ1804ВЖ2,	
КН1801ВМ4А, КН1801ВМ4Б,		КС1804ВЖ2	321
КН1801ВМ4В	248	КМ1804ВЖ3, КС1804ВЖ3 ...	323
K1801ВП1, КР1801ВП1	249	КМ1804ВН1, КР1804ВН1	324
K1801ВП1-030,		K1804ВР1, КМ1804ВР1,	
KP1801ВП1-030	250	КС1804ВР1	327

K1804BP2, KM1804BP2,		KБ1805ИР1-1,	
KP1804BP2	329	KБ1805ИР1-4	373
K1804BP3, KM1804BP3,		Серии К1806, КН1806,	
KC1804BP3	332	КР1806	375
K1804BC1, KM1804BC1,		KP1806BE1	375
KP1804BC1	334	K1806ВП1, КР1806ВП1	376
K1804BC2, KM1804BC2	336	K1806ХМ1-158	377
KM1804BT1, КР1804BT1	339	Серии К1807, КЛ1807,	
KM1804BT2, КР1804BT2	341	КР1807	379
KM1804BT3, КР1804BT3	342	KP1807BM1	379
K1804BY1, KM1804BY1,		K1807BM2, КР1807BM2	381
KP1804BY1, КС1804BY1	344	КЛ1807BM3	383
KM1804BY2, КР1804BY2	346	КЛ1807BM4	385
K1804BY3, KM1804BY3,		Серии КА1808, КБ1808 ...	387
KP1804BY3, КС1804BY3	348	КА1808ВВ1	388
K1804BY4, KM1804BY4,		КА1808ВВ2	390
KP1804BY4	349	КА1808ВВ3	391
KM1804BY5, КР1804BY5	352	КА1808ВГ1	393
KM1804BY7, КР1804BY7	353	КА1808ВМ1	394
KM1804ГГ1, КР1804ГГ1,		КА1808ВУ1	396
КС1804ГГ1	355	КА1808ВУ2	398
K1804ИР1, KM1804ИР1,		КА1808ИР1	398
КС1804ИР1	357	КА1808ХК1	400
K1804ИР2, KM1804ИР2,		КА1808ХК2	402
КС1804ИР2	359	Серии К1809, КМ1809 ...	404
K1804ИР3, KM1804ИР3,		K1809ВВ1	404
КС1804ИР3	360	K1809ВВ2	407
KM1804ИР4, КС1804ИР4	362	KM1809ВВ3	409
Серия КБ1805-1,		K1809ВГ1	410
КБ1805-4	365	K1809ВГ2	412
КБ1805ВА-1, КБ1805ВА-4 ...	365	K1809ВГ3	413
КБ1805ВА2-1,		K1809ВГ4	415
КБ1805ВА2-4	367	KM1809ВГ5	418
КБ1805ВБ1-1,		KM1809ВГ6	419
КБ1805ВБ1-4	368	KM1809ВГ7	421
КБ1805ВК1-1,		KM1809ВМ1	423
КБ1805ВК1-4	369	K1809PE1	424
КБ1805ВР1-1,		K1809PY1, К1809PY1A,	
КБ1805ВР1-4	369	K1809PY1Б	427
КБ1805ВР2-1,		Серии К1810, КМ1810,	
КБ1805ВР2-4	371	КР1810	430
КБ1805ВУ1-1,		K1810ВБ89, КР1810ВБ89	431
КБ1805ВУ1-4	372	КР1810ВГ72А	434

K1810BГ88, КР1810BГ88	436	Кр1810ГФ84А	465
КР1810ВИ54	439	Серии КМ1811, КН1811,	
КР1810ВК56	441	КР1811	469
К1810ВМ86, КМ1810ВМ86,		КМ1811ВМ1, КН1811ВМ1	470
КР1810ВМ86, КР1810ВМ86Б,		КМ1811ВТ1, КР1811ВТ1	472
КР1810ВМ86М	443	КМ1811ВУ1, КН1811ВУ1,	
К1810ВМ87, КМ1810ВМ87,		КН1811ВУ2, КМ1811ВУ3,	
КМ1810ВМ87Б	447	КН1811ВУ3	474
К1810ВМ88, КМ1810ВМ88,		Серия КМ1813	477
КР1810ВМ88	450	КМ1813ВЕ1А,	
К1810ВМ89, КМ1810ВМ89,		КМ1813ВЕ1Б	477
КР1810ВМ89Б	452	Серии КМ1814, КР1814	484
К1810ВН59А, КР1810ВН59А	455	КР1814ВЕ2	485
К1810ВТ3, КМ1810ВТ3	459	КМ1814ВЕ3	486
К1810ВТ37, КР1810ВТ37А,		КР1814ВЕ4	487
КР1810ВТ37Б,		КР1814ВЕ5	488
КР1810ВТ37В	461	КР1814ВЕ7, КР1814ВЕ8	489
К1810ГФ84, КМ1810ГФ84,		Приложение 1	490
КР1810ГФ84,		Приложение 2	501

СПРАВОЧНИК

Нефедов Анатолий Владимирович

ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ И ИХ ЗАРУБЕЖНЫЕ АНАЛОГИ

Том 11

Ответственный за выпуск *А. А. Халоян*
Технический редактор *М. Ю. Нефедова*

Подписано в печать 26.07.00. Формат 84x108 1/32.
Бумага газетная. Печать высокая. Печ. л. 16,0. Тираж 5 000 экз. Заказ 760'

Издательское предприятие РадиоСофт
109125, Москва, Саратовская ул., д. 6/2
Лицензия № 065В66 от 30.04.98

ФГУП Владимирская книжная типография
600000, г. Владимир, Октябрьский проспект, д. 7